

Reducción de la impedancia de salida en inversores monofásicos para UPS con multi-lazo convencional y plug-in repetitivo

Juan Astrada*, Cristian De Angelo

Instituto de Investigaciones en Tecnologías Energéticas y Materiales Avanzados (IITEMA). Grupo de Electrónica Aplicada (GEA)-CONICET. Facultad de Ingeniería - Universidad Nacional de Río Cuarto (UNRC). Ruta Nacional 36 Km. 601, X5804BYA, Río Cuarto, Córdoba, Argentina.

Resumen

En este trabajo se propone una metodología de diseño del sistema de control de un inversor monofásico para aplicaciones en UPS, que permite cumplir con las exigencias de desempeño de las normas internacionales de calidad de energía IEC62040-3 e IEC61000-2-2. El sistema de control consta de un multi-lazo convencional con controladores del tipo Proporcional-Integral-Derivativo y un Controlador Repetitivo en configuración *plug-in* con *multi-rate* (MR-OHRC). La propuesta constituye una metodología de diseño del multi-lazo convencional con la que se reduce la impedancia de salida del inversor y complementa el desempeño del MR-OHRC. De este modo se atenúan las variaciones en la tensión de salida como resultado de perturbaciones producidas por cambios súbitos en la corriente de carga y la alimentación de cargas no lineales. Esta estrategia permite además superar las limitaciones de respuesta dinámica y reducir el tiempo de establecimiento del MR-OHRC. La validez de la propuesta se analiza considerando las exigencias de normas internacionales de calidad de energía en relación a la respuesta dinámica, contenido armónico individual y distorsión armónica, en un prototipo experimental de 2kVA.

Palabras Clave:

Electrónica de Potencia, Inversor CC-CA, Control PID, Control Repetitivo.

Reduction of the output impedance in single phase inverters for UPS combining conventional multi-loop and plug-in repetitive control.

Abstract

In this paper we propose a methodology for the design of the single-phase inverter control system for UPS applications, which allows to meet the performance requirements of the international power quality standards IEC62040-3 and IEC61000-2-2. The control system consists of a conventional multi-loop with Proportional-Integral-Derivative type controllers and a multi-rate Repetitive Controller in *plug-in* configuration (MR-OHRC). The proposal constitutes a conventional multi-loop design methodology with which the inverter output impedance is reduced and the performance of the MR-OHRC is complemented. In this way, variations in the output voltage are attenuated as a result of disturbances caused by sudden changes in the load current and non-linear loads. This strategy also allows to overcome the limitations of dynamic response and reduce the settling time of the MR-OHRC. The validity of the proposal is analyzed considering the requirements of international power quality standards in relation to the dynamic response, individual harmonic content and harmonic distortion, in an experimental 2kVA prototype.

Keywords:

Power Electronics, DC-AC Inverter, PID Control, Repetitive Control.

1. Introducción

Los sistemas de alimentación ininterrumpida o UPS (*Uninterruptible Power Supply*) por sus siglas en inglés, son utiliza-

dos para la alimentación de cargas consideradas críticas o sensibles, con el propósito de garantizar la calidad y continuidad del suministro eléctrico de corriente alterna. Estos sistemas se utilizan para alimentar equipos de soporte vital en centros de salud

*Autor para Correspondencia: jastrada@ing.unrc.edu.ar

y dispositivos de telecomunicaciones en las torres de control de tráfico aéreo, entre otros (Guerrero et al. (2007), Aamir et al. (2016)).

En una UPS estática estas características se logran mediante un convertidor estático de potencia CC-CA o inversor, con el que se sintetiza una tensión sinusoidal con una reducida distorsión armónica total (*Total Harmonic Distortion* - THD) con la finalidad de cumplir con las exigencias de desempeño de normas internacionales de calidad de energía, como las normas IEC62040-3 (IEC (2011)) e IEC61000-2-2 (IEC (2002)). Este aspecto garantiza la provisión de una tensión sinusoidal de amplitud y frecuencia constante que no resulte afectada por el factor de forma y las variaciones de la corriente de carga.

La norma IEC62040-3 proporciona los límites máximos de la variación de la tensión eficaz de salida de una UPS, como resultado de una variación específica en la corriente de carga. Proporciona además, el valor máximo de la distorsión armónica y la amplitud máxima de los armónicos individuales de la tensión de salida en función de las exigencias de la norma IEC61000-2-2, para redes públicas de baja tensión. El contenido armónico máximo de la tensión de salida de una UPS se obtiene considerando una carga no lineal de referencia, definida en el Apéndice E de la norma IEC62040-3, en función de la potencia nominal de la UPS.

Con el propósito de cumplir con las exigencias de desempeño, la consideración de la impedancia de salida del inversor en el diseño del sistema de control tiene una importancia fundamental (Carballo et al. (2016), Monfared et al. (2014), Ryan et al. (1997)). Esto se debe a que la impedancia de salida determina la magnitud de las variaciones en la tensión de salida del inversor, como resultado del factor de forma y las perturbaciones producidas por cambios súbitos en la corriente de carga.

En la bibliografía se reportan diferentes estrategias de control, con las que es posible obtener un valor reducido de impedancia de salida. En particular, los sistemas de control basados en el Principio del Modelo Interno (PMI) (Francis and Wonham (1976)) como el Control Repetitivo (Ye et al. (2018), Lorenzini et al. (2018), Zhao and Ye (2018), Razi et al. (2017), Flores et al. (2016), Costa-Castelló et al. (2012), Kai et al. (2003)) y Resonante (Monfared et al. (2014), Carballo et al. (2016), Pereira et al. (2014)), han permitido obtener valores reducidos de impedancia de salida en frecuencias específicas, en las que se manifiestan las perturbaciones periódicas causadas por la alimentación de cargas no lineales. La reducción de la impedancia de salida en los controladores basados en el PMI se obtiene mediante la consideración de un modelo de la perturbación y de la referencia de tensión sinusoidal en el diseño del sistema de control, con lo que se logra el seguimiento asintótico de una referencia de tensión sinusoidal y el rechazo de perturbaciones de naturaleza periódica. No obstante, estos sistemas exhiben serias limitaciones para rechazar perturbaciones causadas por variaciones súbitas en la corriente de carga.

El Control Repetitivo permite la reducción de la impedancia de salida a la frecuencia de la componente fundamental de la tensión de salida del inversor y en las frecuencias armónicas impares, en el caso del OHRC (*Odd Harmonic Repetitive Controller*) (Lu et al. (2014), Hara et al. (1988)), donde se manifiestan las perturbaciones periódicas causadas por la corriente de una carga no lineal de referencia como la indicada en la nor-

ma IEC62040-3. Esto se logra con menores requerimientos de cómputo en comparación a un banco de controladores resonantes (Lorenzini et al. (2018)).

Con el propósito de mejorar la respuesta dinámica de la tensión de salida para variaciones súbitas de la corriente de carga, el OHRC habitualmente se implementa en conjunto con otras estrategias de control en configuración *plug-in* (Sanz i López et al. (2017)). De este modo, se mejora además el desempeño de los controladores multi-lazo convencionales para rechazar perturbaciones periódicas, causadas por la alimentación de cargas no lineales. El controlador multi-lazo convencional de un OHRC se diseña generalmente para establecer márgenes de estabilidad que permitan una ganancia elevada del controlador basado en el PMI, con el propósito de lograr una velocidad de convergencia elevada y un valor reducido de distorsión armónica de la tensión de salida del inversor (Flores et al. (2016)).

En este trabajo se propone una metodología de diseño del controlador multi-lazo convencional de un *plug-in* OHRC utilizando controladores del tipo PID, que permite superar las limitaciones de respuesta dinámica del OHRC y cumplir con las exigencias de las normas internacionales para variaciones súbitas de la corriente de carga. Esto se logra mediante la reducción de la impedancia de salida del inversor en frecuencias en las que no es posible obtener un valor reducido de impedancia, como resultado de la sola implementación del *plug-in* OHRC. La propuesta permite además reducir el tiempo de establecimiento del *plug-in* OHRC, a través de la atenuación de las variaciones en la tensión de salida causadas por perturbaciones producidas por cambios súbitos en la corriente de carga.

De esta manera se complementan las características del OHRC y del multi-lazo convencional, proporcionando al sistema de control la capacidad de: i) rechazar las perturbaciones producidas por variaciones súbitas de la corriente de carga, ii) lograr el seguimiento de una referencia de tensión sinusoidal y el rechazo de perturbaciones periódicas producidas por la alimentación de cargas no lineales y iii) lograr un valor reducido de distorsión armónica y un contenido armónico individual que cumpla en conjunto las exigencias de las normas internacionales de calidad de energía IEC62040-3 e IEC61000-2-2.

Con el propósito de disminuir los requerimientos de cómputo y de memoria del procesador utilizado en la implementación digital del *plug-in* OHRC, este último se implementa a una frecuencia de muestreo inferior a la del controlador convencional (*multi-rate*).

El trabajo está organizado del siguiente modo. En la Sección 2, se realiza una descripción de la topología y el modelo de un inversor monofásico y se obtienen las funciones de transferencia con las que posteriormente se realiza el diseño del sistema de control. En la Sección 3, se realiza una revisión de los aspectos referidos a la implementación del *plug-in* MR-OHRC. En la Sección 4, se describe el diseño del multi-lazo convencional y la implementación del *plug-in* MR-OHRC. Finalmente, en la Sección 5, se muestran los resultados experimentales que validan la presente propuesta para un inversor monofásico de 2kVA y se compara su desempeño con las exigencias de las normas IEC62040-3 e IEC61000-2-2.

2. Topología y Modelo del Inversor.

En la Figura 1, se muestra la topología de un inversor monofásico utilizado en UPS de doble conversión u *online* (Gurrero et al. (2007), Aamir et al. (2016)). La topología consta de una fuente de alimentación de CC (V_{cc}), un inversor en puente completo formado por los semiconductores S_1 a S_4 y un filtro L-C de salida con el que se reduce la amplitud de los armónicos que resultan de la modulación. El sistema de control se implementa en tiempo discreto a través de la realimentación de la corriente de inductor (I_L) y la tensión de capacitor (V_o) del filtro L-C.

En la Figura 2 se muestra un diagrama en bloques del inversor de la Figura 1, donde se han indicado las funciones de transferencia de los controladores del lazo interno de control de corriente $G_{ci}(z)$, del lazo externo de control de tensión $G_{cv}(z)$ y el OHRC $G_r(z)$ en configuración *plug-in*.

En el diagrama de la Figura 2, se ha considerado que la frecuencia de conmutación del inversor (f_c) es significativamente mayor a la frecuencia de la componente fundamental (f_0) de la tensión de salida del filtro L-C, de modo que la planta puede ser considerada un sistema Lineal e Invariante en el Tiempo (LTI), donde $G_1(s)$ y $G_2(s)$ son las funciones de transferencia del inductor con su resistencia serie equivalente (r_L) y del capacitor del filtro L-C, respectivamente:

$$G_1(s) = \frac{I_L(s)}{V_L(s)} = \frac{1}{sL + r_L} \quad (1)$$

$$G_2(s) = \frac{V_o(s)}{I_L(s) - I_o(s)} = \frac{1}{sC} \quad (2)$$

Aquí L y C son los valores de inductancia y capacidad del filtro, respectivamente, $V_L(s)$ es la tensión a bornes del inductor e $I_o(s)$ es la corriente de la carga, considerada una perturbación.

A continuación se describen las funciones de transferencia que posteriormente serán utilizadas en el diseño del sistema de control.

A partir de la Figura 2 y considerando una corriente de carga $I_o(s) = 0$, se determina la función de transferencia de la planta para el lazo interno de control de corriente:

$$G_{pi}(z) = \frac{I_L(z)}{U_i(z)} = z^{-1}Z \left\{ \frac{(1 - e^{sT_s})}{s} G_i(s)G_j(s) \right\} \quad (3)$$

donde las funciones de transferencia $G_i(s)$ y $G_j(s)$ se indican a continuación:

$$G_i(s) = V_{cc} \left\{ \frac{G_1(s)G_2(s)}{1 + G_1(s)G_2(s)} \right\}$$

$$G_j(s) = \frac{1}{G_2(s)}$$

El operador Z en (3) representa la transformada z de las funciones indicadas, considerando un Muestreador y Retenedor de Orden Cero (S-ZOH) con periodo de muestreo T_s para la reconstrucción de la acción de control.

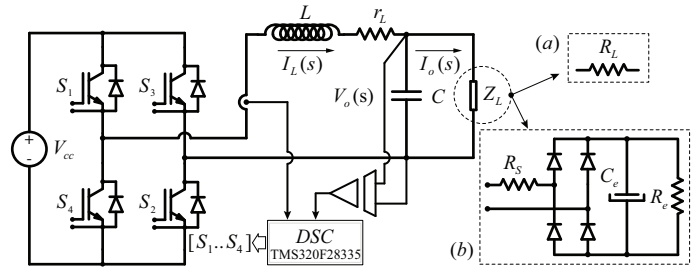


Figura 1: Inversor en puente completo con filtro L-C de salida. (a) Carga lineal. (b) Carga no lineal de referencia.

En (3) se ha modelado el retardo de transporte (z^{-1}), causado por la implementación digital y originado por el tiempo que requiere el procesador para resolver las ecuaciones en diferencia de los controladores de los lazos interno y externo. La función de transferencia de la planta para el lazo externo de control de tensión se puede obtener de la Figura 2:

$$G_{pv}(z) = \frac{V_o(z)}{I_{ref}(z)} = \frac{G_{ci}(z)z^{-1}Z \left\{ \frac{(1 - e^{sT_s})}{s} G_i(s) \right\}}{1 + G_{ci}(z)z^{-1}Z \left\{ \frac{(1 - e^{sT_s})}{s} G_i(s)G_j(s) \right\}} \quad (4)$$

La función de transferencia a lazo cerrado se puede obtener a partir de (4) del siguiente modo:

$$G_{lc}(z) = \frac{V_o(z)}{V_{ref}(z)} = \frac{(1 + G_r(z))G_{cv}(z)G_{pv}(z)}{1 + (1 + G_r(z))G_{cv}(z)G_{pv}(z)} \quad (5)$$

La impedancia de salida a lazo cerrado, se obtiene a partir del cociente entre la tensión y la corriente de salida en los instantes de muestreo para una referencia de tensión $V_{ref} = 0$:

$$\begin{aligned} Z_{o-lc}(z) &= \frac{V_o(z)}{I_o(z)} = \\ &= \frac{-(G_{ci}(z)G_a(z) + G_b(z))}{(1 + G_r(z))G_{cv}(z)G_{ci}(z)G_a(z) + G_{ci}(z)G_c(z) + G_d(z)} \end{aligned} \quad (6)$$

donde las funciones $G_a(z)$, $G_b(z)$, $G_c(z)$ y $G_d(z)$ se indican a continuación:

$$G_a(z) = z^{-1}Z \left\{ \frac{(1 - e^{sT_s})}{s} V_{cc}G_1(s)G_2(s) \right\}$$

$$G_b(z) = Z \{G_2(s)\}$$

$$G_c(z) = z^{-1}Z \left\{ \frac{(1 - e^{sT_s})}{s} V_{cc}G_1(s) \right\}$$

$$G_d(z) = Z \{G_1(s)G_2(s)\} + 1$$

En (6) se ha considerado la implementación de un S-ZOH en $I_o(s)$, con el propósito de obtener una expresión analítica aproximada de la impedancia de salida en el dominio discreto.

Para disponer de un valor de comparación para la impedancia de salida a lazo cerrado, a partir de la Figura 2 se obtiene la impedancia de salida a lazo abierto, considerando únicamente el filtro L-C en el dominio continuo:

$$Z_o(s) = \frac{V_o(s)}{I_o(s)} = (-1) \frac{G_2(s)}{1 + G_1(s)G_2(s)} \quad (7)$$

Del análisis realizado anteriormente, la tensión de salida del inversor se obtiene por superposición de (5) y (6):

$$V_o(z) = G_{lc}(z) \cdot V_{ref}(z) + Z_{o-lc}(z) \cdot I_o(z) \quad (8)$$

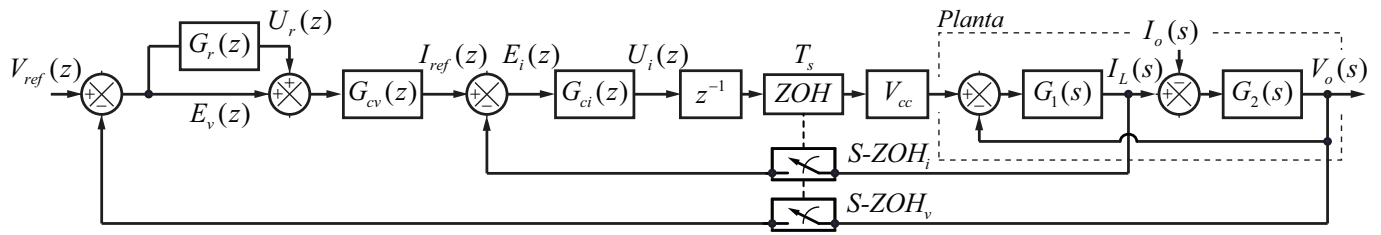


Figura 2: Diagrama en bloques del inversor en puente completo de la Figura 1.

A partir de (8) se puede verificar que la reducción de la impedancia de salida a lazo cerrado (6) permite atenuar la variación en la tensión de salida del inversor como resultado de perturbaciones producidas por variaciones en la corriente de carga. La impedancia de salida a lazo cerrado adopta valores diferentes en función de la corriente que se utilice como variable de realimentación. En términos generales, se obtiene un mejor desempeño del inversor cuando se utiliza la corriente de capacitor del filtro L-C o la corriente de carga (Dong et al. (2011), Poh Chiang et al. (2003)). Por otra parte, la medición de la corriente de capacitor proporciona ventajas prácticas como consecuencia de una amplitud reducida y la inexistencia de una componente de CC. En este trabajo, la elección de la corriente de inductor para la realimentación responde a que la misma proporciona la posibilidad de implementar estrategias de protección por sobrecarga y cortocircuito de la tensión de salida con un número reducido de sensores.

3. Estructura e Implementación del Plug-In OHRC

En esta sección se realiza una breve revisión de la estructura e implementación de un controlador OHRC, con el que se obtiene un valor reducido de la impedancia de salida en las frecuencias en las que se manifiestan las perturbaciones periódicas, producidas por la alimentación de una carga no lineal de referencia.

La implementación de un OHRC se debe a que la carga no lineal de referencia, constituye una perturbación a la frecuencia fundamental y en componentes armónicas impares de esta frecuencia. El OHRC tiene además menores requerimientos de memoria y un tiempo de convergencia menor en comparación con el *Odd and Even Repetitive Controller* (Lu et al. (2014), Keliang et al. (2006), Costa-Castello et al. (2004)), el cual permite la reducción de la impedancia de salida a la frecuencia de la componente fundamental de la tensión de salida y en las componentes armónicas pares e impares de esta frecuencia.

Para lograr una reducción adicional de los requerimientos de memoria y desempeño del procesador utilizado en la implementación digital, en este trabajo el OHRC se implementa a una frecuencia de muestreo menor a la del resto del sistema de control (mT_s), donde m es el factor de diezmado (*multi-rate*).

En la Figura 3, se muestra un diagrama en bloques del OHRC en configuración *plug-in* (Sanz i López et al. (2017)), conjuntamente con las funciones de transferencia de la planta (4) y del controlador convencional del lazo externo de control de tensión $G_{cv}(z)$.

El *plug-in* MR-OHRC está formado por un generador de señales periódicas que se implementa a partir de un retardo de

$N/2$ muestras ($z_m^{-N/2}$), donde N es el número de muestras en un período de la componente fundamental de la tensión de salida del inversor $N = f_s/(mf_0)$, $f_s = 1/T_s$, $N \in \mathbb{N}$.

La función de transferencia del *plug-in* MR-OHRC se obtiene a partir de la Figura 3:

$$G_r(z_m) = \frac{U_r(z_m)}{E_v(z_m)} = (-1) \cdot k_r \cdot \frac{z_m^{-N/2} \cdot Q(z_m)}{1 + z_m^{-N/2} \cdot Q(z_m)} \cdot G_f(z_m) \quad (9)$$

donde k_r constituye la ganancia del MR-OHRC y $Q(z_m)$ es la función de transferencia de un filtro pasa bajos no causal de Respuesta al Impulso Finita (FIR), con el cual se reduce la ganancia del controlador en frecuencias elevadas; donde pueden existir incertezas en el modelo de la planta susceptibles de ser excitadas por el MR-OHRC (Inoue (1990)). La función de transferencia $G_f(z_m)$ en (9) se implementa para compensar el atraso de fase introducido por el controlador convencional $G_{cv}(z)$ y la planta del lazo externo de control de tensión (4). En sistemas de fase mínima $G_f(z_m)$ se puede obtener como la inversa de la función de transferencia a lazo cerrado considerando únicamente el controlador convencional (Inoue (1990), Tomizuka (1987)):

$$G_f(z_m) = H(z_m)^{-1} \quad (10)$$

$$H(z_m) = \frac{G_{cv}(z_m)G_{pv}(z_m)}{(1 + G_{cv}(z_m)G_{pv}(z_m))} \quad (11)$$

donde $G_{cv}(z_m)$ y $G_{pv}(z_m)$ se obtienen a partir de las funciones homónimas para una frecuencia de muestreo f_s/m . Este procedimiento permite el análisis de una implementación *multi-rate* a una única frecuencia de muestreo. Aunque $G_f(z_m)$ puede resultar difícil de determinar como resultado de incertezas en el modelo, no linealidades y variaciones paramétricas de la planta, la implementación *multi-rate* permite una mayor correlación entre el modelo y la planta real, debido a que las incertezas no modeladas ocurren habitualmente en alta frecuencia (Inoue (1990)).

A partir de la Figura 3, es posible obtener la función de transferencia del error de tensión a una frecuencia de muestreo f_s/m en función de la referencia de tensión sinusoidal $V_{ref}(z_m)$ y la perturbación $D(z_m)$:

$$\frac{E_v(z_m)}{V_{ref}(z_m) - D(z_m)} = \frac{1}{1 + G_{cv}(z_m)G_{pv}(z_m)} \cdot \frac{1 + z^{-N/2}Q(z_m)}{1 + z_m^{-N/2}Q(z_m) \cdot (1 - k_r G_f(z_m)H(z_m))} \quad (12)$$

donde el primer término de (12) constituye la función de sensibilidad del sistema, considerando únicamente el multi-lazo convencional.

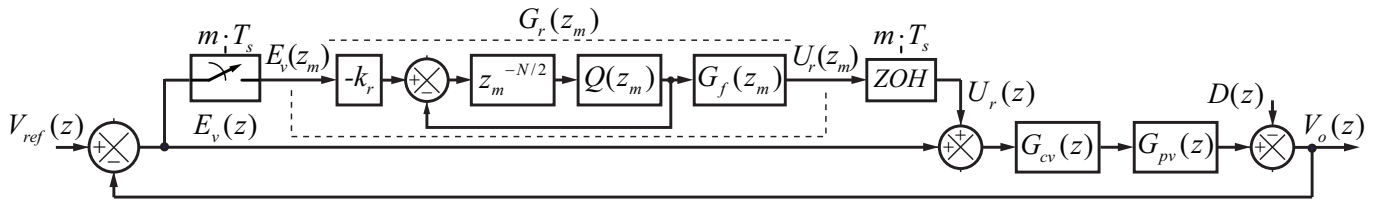


Figura 3: Diagrama en bloques del inversor con el MR-OHRC en configuración *plug-in*.

La estabilidad asintótica del sistema descrito por (12) requiere el cumplimiento de las siguientes condiciones (Tomizuka et al. (1989)):

- (i) Las raíces del polinomio característico $1 + G_{cv}(z_m)G_{pv}(z_m) = 0$, deben ubicarse en el interior del círculo unitario $|z_m| < 1$.
- (ii) $|Q(z_m) \cdot (1 - k_r G_f(z_m)H(z_m))| < 1 \Leftrightarrow \forall z_m = e^{j\omega_m}$ con $0 < \omega_m < \frac{\pi}{mT_s}$

Asumiendo que el controlador convencional permite cumplir con la primera de las condiciones de estabilidad considerando las variaciones paramétricas de la planta, la segunda condición se puede analizar expresando a $G_f(z_m)$, $H(z_m)$ y $Q(z_m)$ del siguiente modo:

$$G_f(e^{j\omega_m}) = N_f(e^{j\omega_m}) \cdot e^{j\theta_f(e^{j\omega_m})}$$

$$H(e^{j\omega_m}) = N_h(e^{j\omega_m}) \cdot e^{j\theta_h(e^{j\omega_m})}$$

$$Q(e^{j\omega_m}) = N_q(e^{j\omega_m})$$

donde $N_i(e^{j\omega_m})$ con $i = \{f, h, q\}$ y $e^{j\theta_k(e^{j\omega_m})}$ con $k = \{f, h\}$, constituyen la magnitud y la fase respectivamente de $G_f(z_m)$, $H(z_m)$ y $Q(z_m)$. Como se indicó, $Q(z_m)$ no presenta fase por tratarse de una función no causal de fase nula.

Mediante Euler se obtiene el valor máximo que puede adoptar k_r para una operación marginalmente estable del controlador:

$$0 < k_r < \frac{2 \cos(\theta_h(e^{j\omega_m}) + \theta_f(e^{j\omega_m}))}{N_h(e^{j\omega_m})N_f(e^{j\omega_m})} \quad (13)$$

Considerando una compensación en fase dada por (10) de modo que $\theta_h(e^{j\omega_m}) + \theta_f(e^{j\omega_m}) = 0$, se obtiene el valor que puede adoptar k_r para una operación estable (Tomizuka et al. (1988)):

$$0 < k_r < 2$$

Asumiendo la estabilidad del controlador MR-OHRC con $Q(z_m) = 1$, el error de tensión en régimen permanente se obtiene de (12) considerando el límite para $\omega_m = 2\pi f_0 \cdot (2n - 1)$, donde $n = 1, 2, 3, \dots(N/2)$ y $z_m^{-N/2} = -1, \forall z_m = e^{j\omega_m}$:

$$\lim_{\omega \rightarrow \omega_m} |E_v(z_m)| \rightarrow 0 \quad (14)$$

La ecuación (14) permite asumir el seguimiento asintótico de la referencia de tensión sinusoidal y el rechazo de perturbaciones periódicas a la frecuencia de la componente fundamental de la tensión de salida del inversor y en frecuencias armónicas impares $\omega_m = 2\pi f_0 \cdot (2n - 1)$ hasta la frecuencia de Nyquist.

Con un valor de $Q(z_m) = 1$, el MR-OHRC presenta una ganancia infinita (9) a la frecuencia de la componente fundamental de la tensión de salida y en frecuencias armónicas impares,

lo cual permite rechazar perturbaciones periódicas en la tensión de salida debido a que se obtiene un valor nulo de impedancia de salida para dichas frecuencias; como se puede deducir de (6). No obstante, para un valor $Q(z_m) \neq 1$ se obtiene un valor de impedancia distinto de cero luego de un periodo de tiempo finito en el que el controlador converge a un valor límite $|E_v(z_m)| \neq 0$.

El filtro $Q(z_m)$ habitualmente se selecciona para proporcionar una ganancia unitaria a baja frecuencia y un una ganancia < 1 , en la región donde se manifiestan las incertezas en el modelo de la planta. La selección de la frecuencia de corte del filtro $Q(z_m)$ constituye un compromiso entre el seguimiento asintótico de la referencia de tensión sinusoidal, el rechazo de perturbaciones periódicas y la robustez del controlador para incertezas no modeladas (Inoue (1990)). En la Figura 4 se muestra la ubicación de los polos de (9) con $Q(z_m) = 0,25z_m + 0,5 + 0,25z_m^{-1}$ (Michels et al. (2004)). La figura muestra que el filtro logra desplazar los polos de alta frecuencia del OHRC hacia el interior del círculo unitario del plano z_m , mejorando la robustez del controlador para incertezas no modeladas a expensas de una reducción en la capacidad de rechazar perturbaciones periódicas con frecuencias armónicas elevadas.

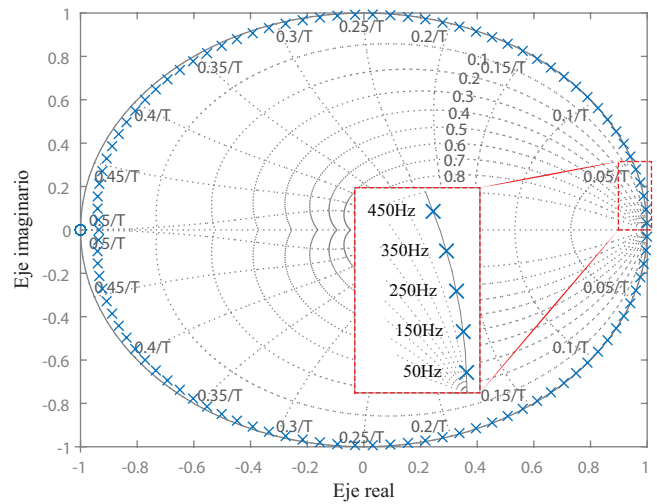


Figura 4: Ubicación de los polos $G_r(z_m)$ con $Q(z_m) = 0,25z_m + 0,5 + 0,25z_m^{-1}$.

De (12) se puede concluir que el tiempo de convergencia para el error de tensión está determinado por el valor de k_r ; una ganancia elevada permite obtener un tiempo de convergencia reducido a expensas de una menor robustez frente a variaciones paramétricas e incertezas en el modelo de la planta (Sanz i López et al. (2017)). No obstante, como se muestra en la Figura 3, la acción de control del MR-OHRC tiene lugar luego de $N/2$ periodos de muestreo, lo que limita la respuesta dinámica del controlador para variaciones súbitas de la corriente de carga.

A diferencia de otras implementaciones reportadas en la bibliografía (Lorenzini et al. (2018), Zhao and Ye (2018), Razi et al. (2017), Flores et al. (2016), Botteron and Pinheiro (2007, 2006), Keliang et al. (2006), Michels et al. (2004), Kai et al. (2003), Rech et al. (2001)), en este trabajo se propone superar los límites del MR-OHRC a través del diseño del multi-lazo convencional. El mismo se diseña entonces para cumplir con la primera de las condiciones de estabilidad y proporcionar un valor reducido de impedancia de salida en frecuencias en las que no es posible obtener una impedancia de salida reducida mediante la implementación del MR-OHRC únicamente. La propuesta permite además, reducir el tiempo de establecimiento del *plug-in* MR-OHRC, a través de la atenuación de las variaciones en la tensión de salida causadas por perturbaciones producidas por cambios súbitos en la corriente de carga. De esta manera se logra cumplir con las exigencias de las normas IEC62040-3 e IEC61000-2-2, en lo que refiere a respuesta dinámica, contenido armónico individual y distorsión armónica.

4. Diseño del Sistema de Control

En esta sección se realiza el diseño de los controladores convencionales que conforman el multi-lazo de corriente y de tensión de los lazos interno y externo, respectivamente. Ambos controladores se diseñan con el propósito de obtener un valor reducido de impedancia de salida. Posteriormente se implementa el controlador *plug-in* MR-OHRC, con el que se logra la reducción de la impedancia de salida en frecuencias específicas, en las que se manifiestan las perturbaciones periódicas producidas por la corriente de carga.

4.1. Diseño del controlador de corriente del lazo interno

El controlador de corriente se diseña con el propósito de reducir el valor de la impedancia de salida en torno a la frecuencia de resonancia del filtro L-C, mediante el amortiguamiento activo (Monfared et al. (2014)) de la planta del lazo interno (3). A causa de que la impedancia de salida se ve afectada por el diseño del controlador de tensión (6), en esta sección se considera a $(1 + G_r(z))G_{cv}(z) = 0$, con el propósito de analizar la capacidad del lazo interno para rechazar las perturbaciones producidas por la corriente de carga.

Para el diseño del controlador del lazo interno se compararon dos estrategias utilizadas en la bibliografía, tanto en sistemas multi-lazo como en sistemas con un único lazo de control, con las que se logra el amortiguamiento activo de la dinámica del filtro L-C; un controlador Proporcional (P) (Carballo et al. (2016), Flores et al. (2016), Razi et al. (2017), Monfared et al. (2014)) y un controlador Proporcional-Derivativo (PD) Predictivo (Botteron and Pinheiro (2007, 2006), Michels et al. (2004), Rech et al. (2001, 2000)) con el que además se reducen las exigencias de desempeño del procesador utilizado en la implementación digital.

En la Figura 5, se muestra el módulo de la impedancia de salida (6), en torno a la frecuencia de resonancia del filtro L-C, en función de la ganancia proporcional del controlador del lazo interno (k_{pi}), para los parámetros del inversor indicados en la Tabla 1. El valor de impedancia indicado en la Figura 5, corresponde al valor máximo de impedancia de salida en un intervalo

de frecuencias de ± 1 década en torno a la frecuencia de resonancia del filtro L-C. En la Figura 6, se muestran los márgenes de ganancia (MG) y de fase (MF) para el lazo interno de control de corriente en función de la ganancia proporcional del controlador del lazo interno.

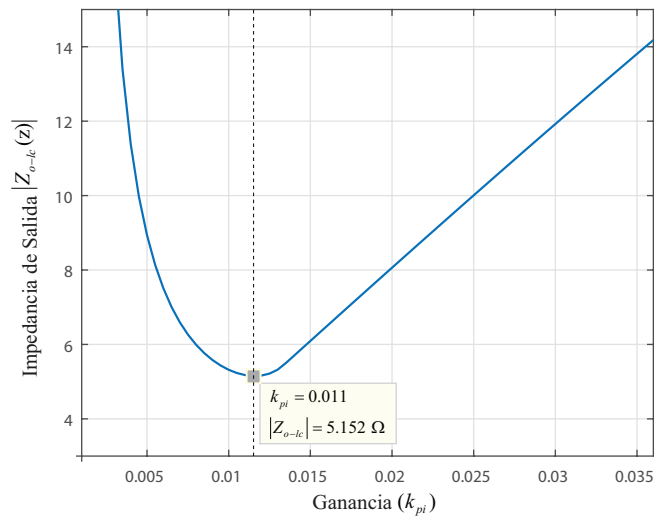


Figura 5: Módulo de la impedancia de salida en función de la ganancia proporcional del controlador del lazo interno (k_{pi}).

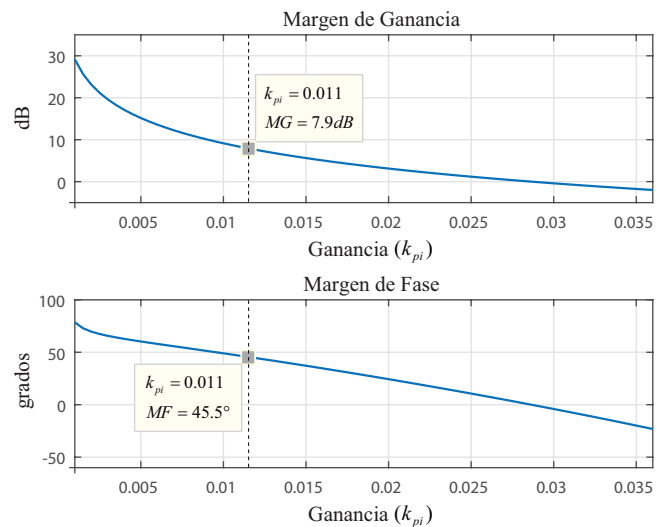


Figura 6: Márgenes de estabilidad del lazo interno en función de la ganancia proporcional del controlador del lazo interno (k_{pi}).

De la Figura 5 y Figura 6, se puede concluir que el valor mínimo de impedancia de salida (5.152Ω) se obtiene para un valor de $k_{pi} = 0,011$, con un MG de 7.9 dB y MF de 45.5° . Dichos márgenes permiten asegurar la estabilidad del lazo interno para una variación paramétrica de $\pm 50\%$ en el valor de L y C, el cual es superior a las variaciones paramétricas del filtro L-C previstas para este tipo de sistemas (Kim et al. (2015)).

Con el propósito de lograr el amortiguamiento activo del lazo interno y reducir las exigencias de desempeño del procesador utilizado en la implementación digital, en la bibliografía se reporta el uso de un controlador PD Predictivo (Botteron and Pinheiro (2007, 2006), Rech et al. (2001, 2003)). En un controlador PD Predictivo, el cálculo de la acción de control se rea-

liza mediante una estimación del error de corriente (e_i) para el período de muestreo $(k + 1)T_s$ en función de los valores previos del error (Aylor et al. (1980)):

$$e_i[(k + 1)T_s] = e_i[kT_s] + \{e_i[kT_s] - e_i[(k - 1)T_s]\} \quad (15)$$

donde k , constituye el índice de la secuencia de muestras en tiempo discreto. La predicción del error de corriente permite calcular la acción de control con anterioridad al periodo de muestreo en que debe ser aplicada a la planta.

Tabla 1: Parámetros del Inversor de la Figura 1.

P_N	Potencia nominal del inversor	2kVA
V_N	Tensión eficaz nominal	220V
f_0	Frecuencia nominal	50Hz
L	Inductancia del filtro L–C	612 μ H
r_L	Resistencia serie eq. del inductor	0.1 Ω
C	Capacidad del filtro L–C	50 μ F
V_{cc}	Tensión de la barra de CC	400V
f_c	Frecuencia de conmutación	10kHz
f_s	Frecuencia de muestreo	20kHz
m	Factor de diezmado	2
Parámetros de la carga no lineal de referencia		
R_s	Resistencia de interfaz	0.97 Ω
R_e	Resistencia de carga de CC	54.38 Ω
C_e	Capacidad de la carga no lineal	2758.43 μ F
Parámetros de la carga lineal		
R_{L-1}	Resistencia de carga 100 % de P_N	24.2 Ω
R_{L-2}	Resistencia de carga 20 % de P_N	121.0 Ω

Como resultado de la predicción del error de corriente, la función de transferencia del controlador PD Predictivo presenta dos polos en el origen del plano z y un cero, cuya ubicación se determina en función del valor de las ganancias proporcional y derivativa (Botteron and Pinheiro (2007)). Para lograr el amortiguamiento activo del lazo interno, el cero del controlador se selecciona con una ubicación próxima a $z = 0$, con el propósito de cancelar el efecto del retardo de transporte asociado a la implementación digital.

Mediante el mismo análisis realizado anteriormente se obtuvo el valor mínimo de impedancia de salida en torno a la frecuencia de resonancia del filtro L–C, en función de la ganancia proporcional k_{pi} y la ubicación del cero del controlador PD Predictivo (c_{i-1}).

En la Tabla 2, el valor mínimo de impedancia de salida y los márgenes de estabilidad del lazo interno para el controlador PD Predictivo (PD Pred), se comparan con los resultados obtenidos anteriormente para un controlador proporcional (P). Aunque el controlador PD Predictivo permite obtener un valor de impedancia inferior (4.344 Ω) en comparación al que se obtuvo para un controlador proporcional, esto se logra a expensas de una disminución en los márgenes de estabilidad del lazo interno, como resultado del atraso de fase causado por los polos en $z = 0$. En la Tabla 2 se muestran además los parámetros de un controlador PD Predictivo (PD Pred¹), diseñado para obtener los mismos márgenes de estabilidad que el controlador proporcional (P). En este caso, el valor mínimo de impedancia de salida es superior al valor mínimo de impedancia para los controladores analizados anteriormente.

Tabla 2: Impedancia de salida a lazo cerrado.

$G_{ci}(z)$	$ Z_{o-lc} $	k_{pi}	c_{i-1}	c_{i-2}	MG (dB)	MF (grados)
P	5.152	0.011	-	-	7.9	45.5
PD	5.164	0.011	0.01	-	8.0	46.1
PDPred	4.344	0.010	0.01	-	3.4	19.5
PDPred ¹	6.369	0.011	0.04	-	7.6	45.3
PDPredD	5.153	0.011	0.01	-0.11	7.9	45.6

En la Tabla 2 se muestran además los valores de impedancia de salida y los márgenes de estabilidad para un controlador PD y un controlador PD Predictivo Modificado (PD PredD) en el que la predicción del error de corriente (15) se utiliza en el cálculo de la acción derivativa, en tanto que la acción proporcional se calcula a partir del error de corriente en el instante de muestreo $e_i[kT_s]$. A diferencia del PD Predictivo el PD PredD proporciona un mayor aporte de fase debido a que dispone de dos ceros en su función de transferencia (c_{i-1}, c_{i-2}). No obstante, aunque el PD PredD presenta un desempeño similar al de un controlador PD con requerimientos de cómputo levemente inferiores, la impedancia de salida en ambos casos es superior a la del controlador proporcional (P).

De los resultados mostrados anteriormente se concluye que la implementación de un controlador proporcional constituye una solución de compromiso adecuada, considerando la reducción de la impedancia de salida y las exigencias de desempeño del procesador utilizado en la implementación digital.

En la Figura 7, se muestra el Lugar Geométrico de las Raíces (LGR) de la función de transferencia del lazo interno de control de corriente. En la Figura 8, se muestra el factor de amortiguamiento de los polos dominantes de la Figura 7 en función de la ganancia proporcional del lazo interno. Como se muestra en la Figura 8, el valor mínimo de la impedancia de salida en torno a la frecuencia de resonancia del filtro L–C (Figura 5), se obtiene para un amortiguamiento levemente inferior al valor de máximo amortiguamiento.

En la Figura 9, se compara el módulo de la impedancia de salida a lazo abierto (7) y el módulo de la impedancia de salida a lazo cerrado (6) para los valores de ganancia proporcional indicados en la Figura 7 y Figura 8. Como se muestra en la Figura 9, para el máximo amortiguamiento del lazo interno se obtiene una impedancia de salida más baja en la región de baja frecuencia a expensas de un leve incremento de la impedancia de salida en torno a la frecuencia de resonancia del filtro L–C, como resultado de la influencia del polo real que se muestra en la Figura 7.

Como se muestra en la Figura 9, la impedancia de salida a lazo abierto en torno a la frecuencia de resonancia del filtro L–C es de 123 Ω (41.8 dB). Mediante el amortiguamiento activo del lazo interno de control de corriente este valor se reduce a 5.152 Ω , con lo que se logra una atenuación de las variaciones en la tensión de salida producidas por armónicos de la corriente de carga, con frecuencias próximas a la frecuencia de resonancia del filtro L–C.

4.2. Diseño del controlador de tensión del lazo externo

En esta sección se realiza el diseño del controlador convencional del lazo externo, con el propósito de obtener un valor

reducido de impedancia de salida en torno a la frecuencia de la componente fundamental de la tensión de salida del inversor (f_0). De este modo, se logra la atenuación de las variaciones en la tensión de salida producidas por variaciones súbitas de la corriente de carga.

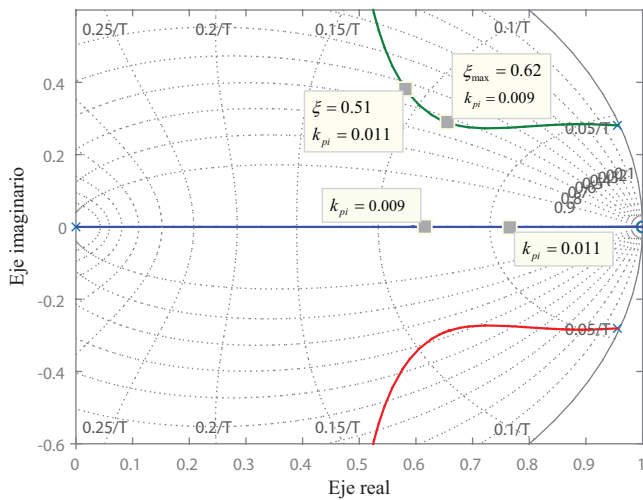


Figura 7: LGR de la función de transferencia a lazo abierto para el lazo interno de control de corriente $G_{ci}(z)G_{pi}(z)$.

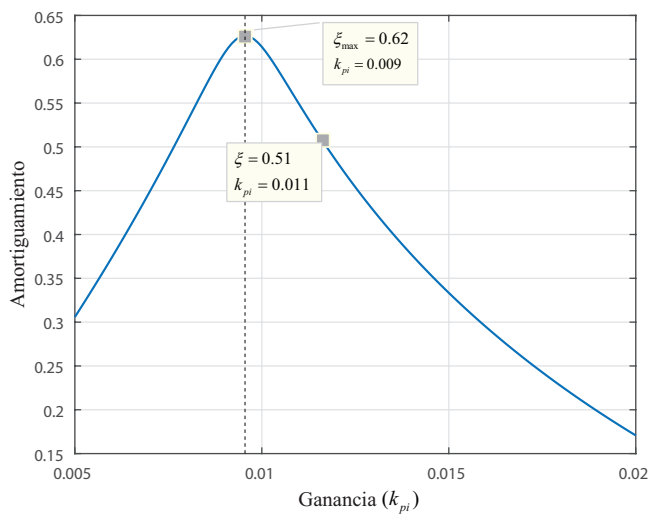


Figura 8: Factor de amortiguamiento de los polos dominantes del lazo interno en función de la ganancia proporcional (k_{pi}).

El controlador convencional del lazo externo es un controlador Proporcional-Integral (PI), diseñado para lograr un tiempo de establecimiento de la tensión de salida que permita cumplir con las exigencias de respuesta transitoria de la norma IEC62040-3. La norma exige además que el valor medio de la tensión de salida sea inferior al 0.1 % del valor eficaz nominal, por lo que la implementación de una acción integral en el lazo externo de control de tensión garantiza el cumplimiento de este requerimiento. La propuesta se compara con la impedancia de salida para un controlador proporcional, ampliamente reportado en la bibliografía (Flores et al. (2016), Lorenzini et al. (2018), Pereira et al. (2014)) en combinación con el OHRC en configuración *plug-in* y con el que se obtiene un mejor desempeño

del controlador multi-lazo convencional cuando se alimentan cargas no lineales.

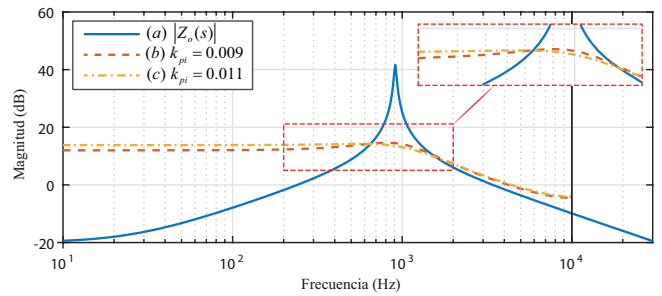


Figura 9: Módulo de la impedancia de salida (a) A lazo abierto (b) y (c) con diferentes valores de ganancia proporcional del lazo interno de control de corriente.

El controlador PI del lazo externo se diseña para obtener un tiempo de establecimiento de la tensión de salida de 2 ms. A continuación, se muestra la función de transferencia de este controlador para los parámetros del inversor utilizado en este trabajo:

$$G_{cv}(z) = k_v \cdot \frac{(z - c_{v1})}{(z - 1)} = \frac{0,056 \cdot (z - 0,7)}{(z - 1)} \quad (16)$$

En la Figura 10, se muestra el LGR de la función de transferencia del lazo externo de control de tensión, donde se verifica la ubicación de un polo dominante real ($z = 0,90$) con un tiempo de establecimiento consistente con el diseño y dos polos no dominantes con un factor de amortiguamiento de $\xi = 0,707$.

En la Figura 11, se compara el módulo de la impedancia de salida del inversor a lazo abierto (7) y el módulo de la impedancia de salida a lazo cerrado (6) con el controlador PI (Figura 11a) y un controlador proporcional con una ganancia de 0,020 (Figura 11b). Para el diseño del controlador proporcional, se consideró un tiempo de establecimiento de 1 ms y un factor de amortiguamiento de $\xi = 0,707$, con el propósito de obtener una respuesta dinámica con un tiempo de establecimiento reducido y un sobrepaso menor al 5%.

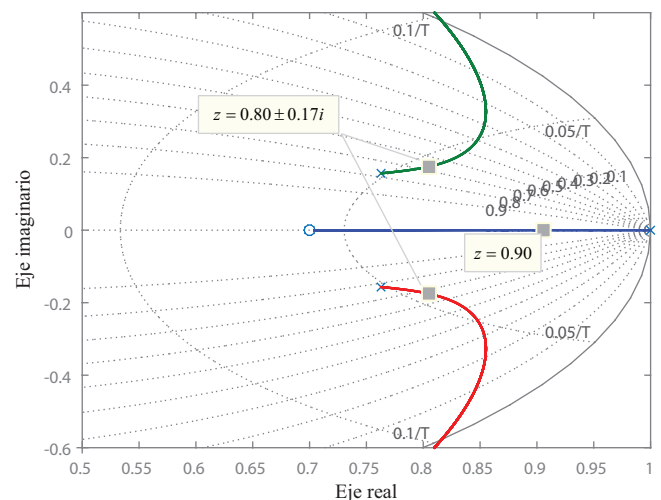


Figura 10: LGR de la función de transferencia a lazo abierto para el lazo externo de control de tensión $G_{cv}(z)G_{pi}(z)$.

Como se muestra en la Figura 11, el controlador PI permite obtener una impedancia de salida más baja en comparación al controlador proporcional en torno a la frecuencia de la componente fundamental de la tensión de salida del inversor, a causa de la ganancia que aporta la acción integral en la región de baja frecuencia. Posteriormente en la Sección 5, se muestra que la reducción de la impedancia que se obtiene a través de la presente propuesta, permite garantizar el cumplimiento de las exigencias de respuesta dinámica de la norma IEC62040–3, para variaciones súbitas de la corriente de carga.

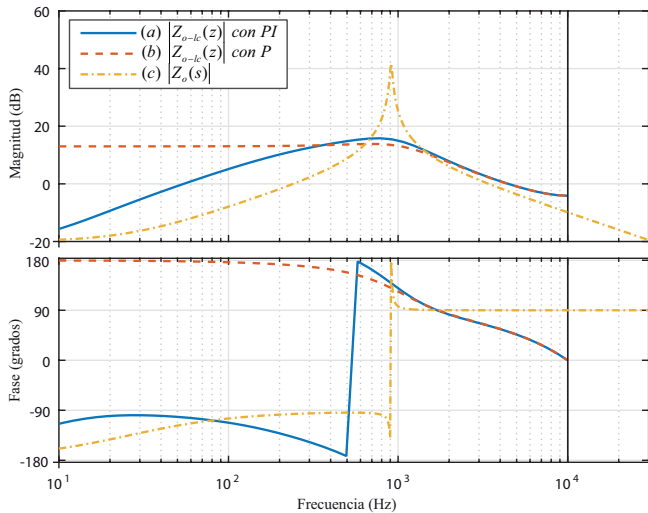


Figura 11: Impedancia de salida del inversor: (a) A lazo cerrado con controlador PI. (b) A lazo cerrado con controlador proporcional. (c) A lazo abierto.

4.3. Diseño del controlador plug-in MR-OHRC

En esta sección se describe el diseño del controlador OHRC, con el que se logra la reducción de la impedancia de salida en frecuencias específicas, en las que se manifiestan las perturbaciones periódicas producidas por la corriente de una carga no lineal de referencia. Como fue indicado anteriormente, la implementación se realiza en configuración *plug-in* y a una frecuencia de muestreo inferior a la del multi-lazo convencional (*multi-rate*), con el propósito de reducir los requerimientos de memoria del procesador utilizado en la implementación digital. Debido a que la norma IEC62040–3 establece la amplitud máxima de los armónicos individuales de tensión hasta una frecuencia de cuarenta veces la componente fundamental de la tensión de salida, el factor de diezmado m se selecciona para lograr el rechazo de las perturbaciones periódicas producidas por la corriente de carga $(f_s/m) \gg 2 \cdot (40f_0)$ y una reducción del 50% en el número de registros de memoria necesarios para la implementación de OHRC.

A continuación se describe la implementación del MR-OHRC considerando los parámetros de diseño indicados en la Sección 3:

4.3.1. Compensación en fase $G_f(z_m)$

Con el propósito de analizar el sistema de control a una única frecuencia de muestreo, en primer lugar se obtiene la función de transferencia a lazo cerrado (11) para una frecuencia de muestreo (f_s/m) , mediante mapeo al plano z_m a través de un retenedor de orden cero. La función $G_f(z_m)$ se determina a

partir de (10) para establecer una cancelación cero-polo, que permita compensar el atraso de fase producido por la planta y el controlador multi-lazo convencional.

Como resultado del mapeo $H(z_m)$ puede presentar ceros ubicados cerca del círculo unitario del plano z_m , los cuales deben ser tratados como ceros de fase no mínima para obtener una compensación en fase que no comprometa la estabilidad del sistema de control debido a una cancelación parcial cero-polo (Tomizuka (1987)).

A continuación se muestra la función de transferencia $G_f(z_m)$, para el procedimiento indicado en (Tomizuka (1987)):

$$G_f(z_m) = \frac{6,0(z_m + 1,1)(z_m - 0,8)(z_m^2 - 1,2z_m + 0,5)}{z_m(z_m - 0,5)} \quad (17)$$

Se debe aclarar que aunque $G_f(z_m)$ es no causal, la implementación de esta función en serie con (9) constituye una función causal (Oppenheim and Schaffer (2009)).

4.3.2. Ganancia del plug-in MR-OHRC

Debido a la atenuación de las perturbaciones causadas por las variaciones de la corriente de carga, como resultado de la reducción de la impedancia de salida mediante el diseño de los controladores convencionales del lazo interno y externo, no se requiere de una ganancia elevada en el *plug-in* MR-OHRC para lograr una adecuada velocidad de convergencia. En este trabajo la ganancia del controlador *plug-in* se selecciona para obtener un margen de ganancia de 10 dB y un margen de fase de 56°, en la función de transferencia de lazo abierto con $Q(z_m) = 0,25z_m + 0,5 + 0,25z_m^{-1}$.

En la Figura 12, se muestra el diagrama de Nyquist de la función de transferencia a lazo abierto del multi-lazo convencional y el *plug-in* MR-OHRC, donde se verifican los márgenes de estabilidad indicados para $k_r = 0,3$. Dichos márgenes de estabilidad garantizan una operación estable del inversor con variaciones paramétricas de hasta $\pm 50\%$ en el valor de L y C .

En la Figura 13, se muestra la impedancia de salida del inversor (6) con el multi-lazo convencional y el *plug-in* MR-OHRC, donde se verifica la reducción de la impedancia de salida a la frecuencia de la componente fundamental de la tensión de salida y en frecuencias armónicas impares, donde se manifiestan las perturbaciones periódicas causadas por la alimentación de una carga no lineal de referencia.

5. Resultados Experimentales

En esta sección se describen los resultados experimentales que se obtuvieron de la implementación de la presente propuesta, en un prototipo monofásico de 2kVA. La estrategia de control se analizó considerando las exigencias de las normas IEC62040–3 e IEC61000–2–2, en cuanto a la respuesta dinámica de la tensión de salida para variaciones súbitas de la corriente de carga, contenido armónico individual y distorsión armónica total. La propuesta se comparó con los resultados experimentales para un multi-lazo convencional del tipo proporcional y un controlador por realimentación de estados.

Las funciones de transferencia de los controladores del lazo interno de control de corriente y del lazo externo de control de tensión, fueron implementadas en lenguaje C en un DSC (*Digital Signal Controller*) de 32 bits y 150 MIPS con unidad de punto flotante de *Texas Instruments* (TMS320F28335).

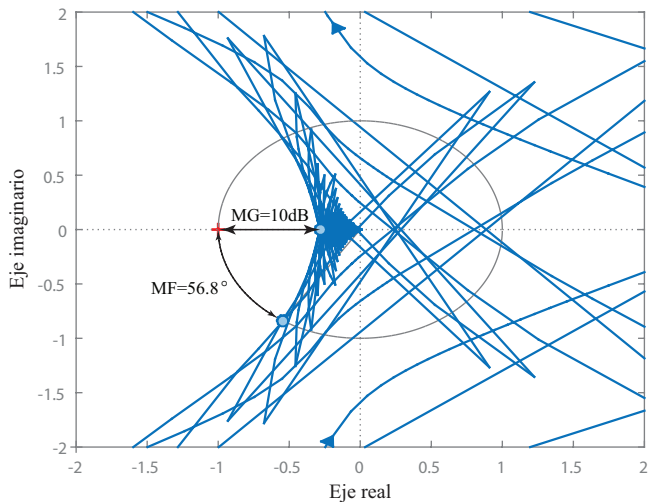


Figura 12: Diagrama de Nyquist de la función de transferencia a lazo abierto con el controlador *plug-in* MR-OHRC ($G_r(z_m) + 1$) · $G_{cv}(z_m)G_{pv}(z_m)$.

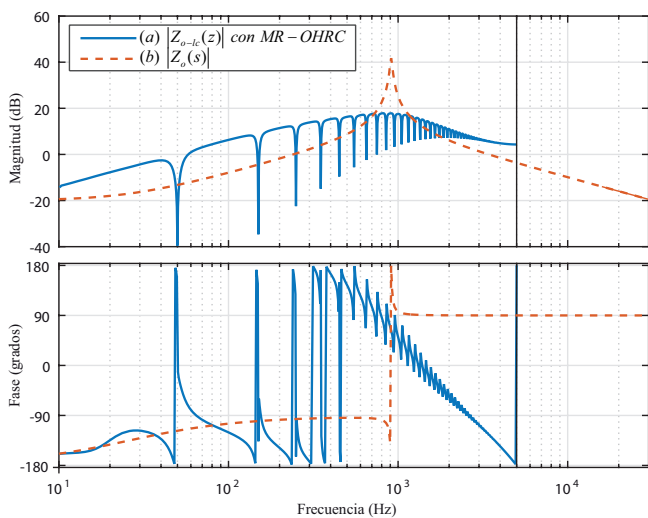


Figura 13: Impedancia de salida del inversor: (a) A lazo cerrado con multi-lazo convencional y *plug-in* MR-OHRC. (b) A lazo abierto.

En la Figura 14, se muestra la respuesta dinámica de la tensión de salida del inversor para la presente propuesta y para una variación en la corriente de una carga lineal del 20 % al 100 % de la corriente nominal del inversor.

En la curva (a) de la Figura 15, se muestra la variación del valor eficaz de la tensión de salida en función del tiempo a partir del cual se produce una variación en la corriente de carga del 20 % al 100 % (conexión de carga lineal) y del 100 % al 20 % de la corriente nominal del inversor (desconexión de carga lineal). Los límites indicados en la figura corresponden a los valores máximos admitidos por la norma IEC62040-3 para una UPS de Clasificación 1, siendo esta clasificación la más exigente de las tres clasificaciones consideradas por la norma.

En la Figura 15, la variación del valor eficaz de la tensión de salida del inversor se compara con la respuesta para dos estrategias ampliamente utilizadas en la bibliografía en combinación con OHRC, con el propósito de mejorar la respuesta dinámica de la implementación *plug-in* y el desempeño de los controladores convencionales multi-lazo cuando se alimentan cargas no lineales. La curva (b) de la Figura 15, muestra la respuesta

para un controlador proporcional en el lazo externo de control de tensión, diseñado para proporcionar una respuesta dinámica con un tiempo de establecimiento de 1 ms (Sección 4) y un controlador por realimentación de estados (curva (c)) diseñado para obtener el mismo tiempo de establecimiento que el controlador propuesto en este trabajo.

En la Tabla 3, se indica el valor de ganancia proporcional del controlador de la curva (b) de la Figura 15 (P), conjuntamente con las ganancias del vector de realimentación del controlador por realimentación de estados (SS), considerando la corriente de inductor y la tensión de capacitor del filtro L-C como variables de estado. En ambos casos, la ganancia del OHRC es aquella que se estableció en la Sección 4, con $Q(z_m) = 0,25z_m + 0,5 + 0,25z_m^{-1}$ y $G_f(z_m) = [H(z_m)]^{-1}$.

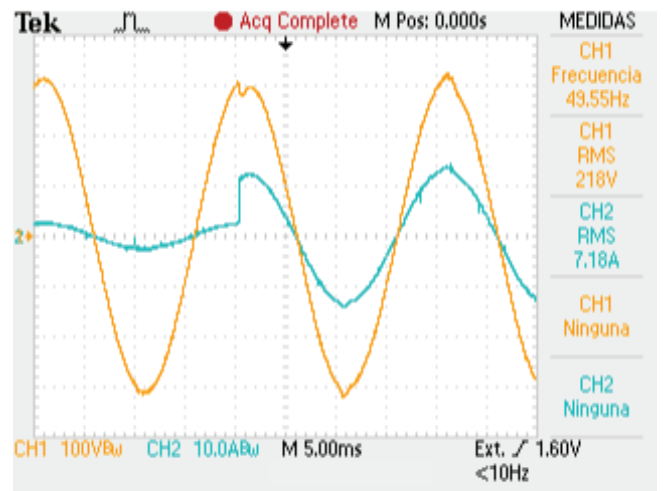


Figura 14: Tensión de salida para una variación de la corriente de carga del 20 % al 100 % de la corriente nominal. CH1: Tensión (100V/div), CH2: Corriente (10A/div).

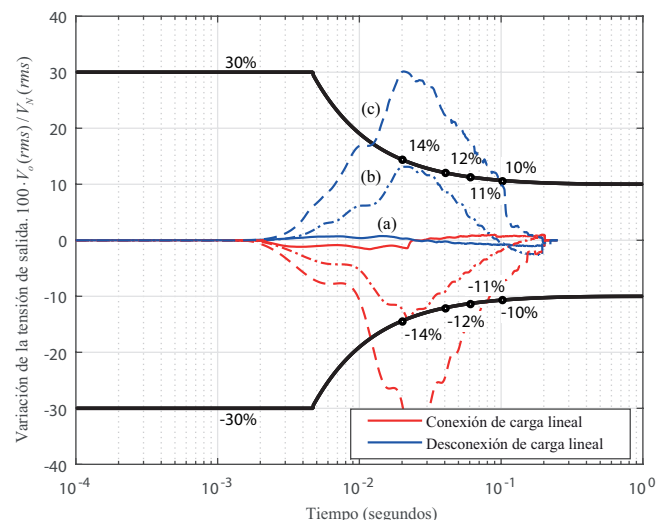


Figura 15: Variación del valor eficaz de la tensión de salida para una variación de la corriente de carga. Implementación del controlador multi-lazo convencional: (a) Proporcional-Integral, (b) Proporcional, (c) Realimentación de Estados.

En la Tabla 3, se ha indicado el tiempo de establecimiento (t_s) para las tres estrategias de control comparadas, considerando un error de ± 2 % en torno al valor nominal de la tensión de salida del inversor.

Como se muestra en la Figura 15 y en Tabla 3, la propuesta presenta una desviación menor al 2 % respecto del valor eficaz de la tensión de salida y en consecuencia un tiempo de establecimiento nulo. Esto se debe a que el multi-lazo convencional del OHRC se diseña con el propósito de reducir las perturbaciones originadas por las variaciones en la corriente de carga.

Tabla 3: Controladores comparados en la Figura 15.

Proporcional (P)	$t_s(\text{seg.})$	THD(%)
$G_{cv}(z) = 0,020$	60 ms	2.01
Proporcional-Integral (PI)		
$G_{cv}(z) = 0,056 \cdot (z - 0,7)/(z - 1)$	0 ms	1.28
Realimentación Estados (SS)		
$[k_i, k_v]' = [-0,0019, 0,0068]'$	130 ms	1.44

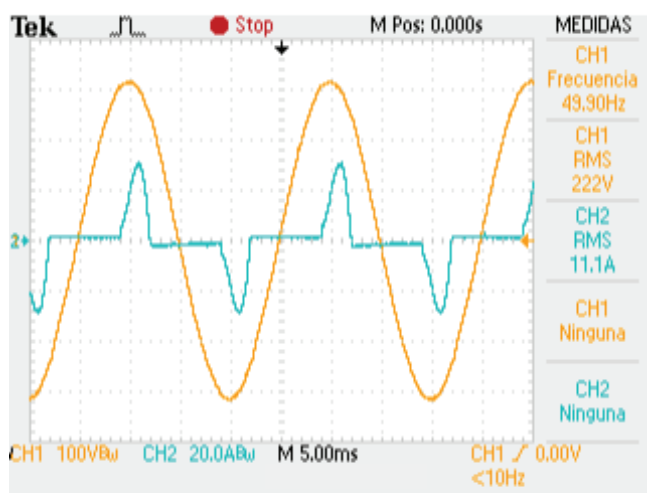


Figura 16: Tensión de salida del inversor y corriente de carga para una carga no lineal de referencia: CH1:Tensión (100V/div), CH2: Corriente (20A/div).

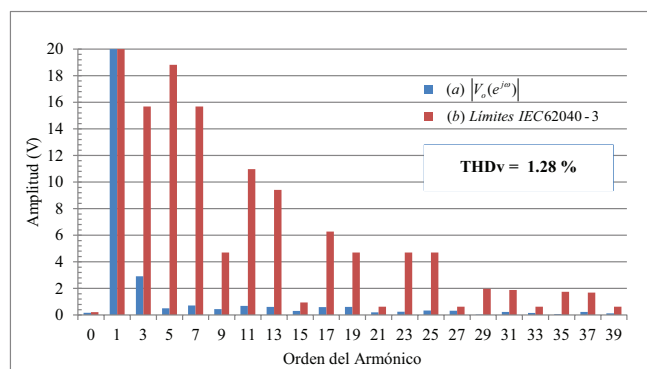


Figura 17: (a) Contenido armónico de la tensión de salida del inversor (Figura 16) para una carga no lineal de referencia. (b) Límites de la norma IEC62040-3.

Se debe destacar que el controlador por realimentación de estados (curva (c)), aunque constituye una estrategia ampliamente utilizada en la bibliografía (Pereira et al. (2014), Keliang et al. (2006)), no proporciona una respuesta dinámica que cumpla con las exigencias de respuesta transitoria que requiere la norma IEC62040-3.

En la Figura 16, se muestra la tensión y la corriente del inversor con el controlador propuesto para una carga no lineal de referencia (Figura 1b), formada por un rectificador no controlado cuyos valores de resistencia de carga (R_e), capacidad (C_e) y resistencia de interfaz (R_s) fueron calculados en función de la potencia nominal del inversor, conforme al Anexo E de la norma IEC62040-3, y se indican en Tabla 1. A partir de la Figura 16, es posible obtener el factor de cresta de la corriente de la carga no lineal de referencia, el cual tiene un valor de 2.8.

En la Figura 17, se muestra el contenido armónico de la tensión de salida del inversor con la carga no lineal de referencia (Figura 16) y los límites de los armónicos individuales de tensión que exige la norma IEC62040-3. A partir de la Figura 17, se verifica que la tensión de salida presenta un contenido armónico individual consistente con los límites de la norma y un THD de la tensión de salida de 1.28 %; el cual es inferior al 8 % que admite la norma IEC62040-3.

En la Tabla 3, se indica el valor de THD de la tensión de salida para los controladores con los que se ha comparado la presente propuesta. Como resultado de la implementación del OHRC, la tasa de distorsión armónica en todos los casos es inferior a las exigencias de la norma. No obstante, para los controladores proporcional y por realimentación de estados el contenido armónico individual es superior a los límites que establece la norma IEC61000-2-2.

A partir de las Figuras 14 a 17, se puede concluir que la propuesta presenta una respuesta dinámica que cumple las exigencias de la norma IEC62040-3 para variaciones súbitas de la corriente de una carga lineal, con una variación de la tensión de salida menor al 2 %. El desempeño para una carga no lineal de referencia muestra un contenido armónico individual consistente con los límites establecidos en la norma IEC62040-3 e IEC61000-2-2 y un THD de 1.28 %; pudiendo incluso superar exigencias mayores a la considerada en este trabajo como las indicadas en el estándar IEEE 519 (IEEE (2014)).

6. Conclusiones

En este trabajo se propuso una metodología de diseño del multi-lazo convencional de un OHRC en configuración *plug-in* con *multi-rate* (MR-OHRC), con la que es posible reducir la impedancia de salida del inversor en frecuencias en las que no es posible la reducción de la impedancia como resultado de la implementación del MR-OHRC únicamente.

La propuesta permite complementar el desempeño del controlador del multi-lazo convencional y el MR-OHRC, con el propósito de atenuar las variaciones en la tensión de salida como resultado de perturbaciones producidas por variaciones súbitas de la corriente de carga y la alimentación de cargas no lineales.

La propuesta permite cumplir con las exigencias de respuesta dinámica, contenido armónico individual y distorsión armónica que exigen las normas internacionales de calidad de energía IEC62040-3 e IEC61000-2-2.

Agradecimientos

El presente trabajo es financiado por la Secretaría de Ciencia y Técnica de la Universidad Nacional de Río Cuarto

(SeCyT, UNRC) y el FONCyT de la Agencia Nacional de Promoción Científica y Tecnológica.

Referencias

- Aamir, M., Ahmed Kalwar, K., Mekhilef, S., 2016. Review: Uninterruptible power supply (UPS) system. *Renewable and Sustainable Energy Reviews* 58, 1395–1410.
- Aylor, J. H., Ramey, R. L., Cook, G., 1980. Design and application of a micro-processor PID predictor controller. *IEEE Transactions on Industrial Electronics and Control Instrumentation IECI-27* (3), 133–137.
- Botteron, F., Pinheiro, H., 2006. Discrete-time internal model controller for three-phase PWM inverters with insulator transformer. *IEE Proceedings - Electric Power Applications* 153 (1), 57–67.
- Botteron, F., Pinheiro, H., 2007. A three-phase UPS that complies with the standard IEC 62040-3. *IEEE Transactions on Industrial Electronics* 54 (4), 2120–2136.
- Carballo, R. E., Botterón, F., Oggier, G. G., García, G. O., 2016. Design approach of discrete-time resonant controllers for uninterruptible power supply applications through frequency response analysis. *IET Power Electronics* 9 (15), 2871–2879.
- Costa-Castelló, R., Ramos, G. A., Olm, J. M., 2012. Control repetitivo digital de sistemas con frecuencia incierta o variante en el tiempo. *Revista Iberoamericana de Automática e Informática Industrial RIAI* 9 (3), 219–230.
- Costa-Castello, R., Grino, R., Fossas, E., 2004. Odd-harmonic digital repetitive control of a single-phase current active filter. *IEEE Transactions on Power Electronics* 19 (4), 1060–1068.
- Dong, D., Thacker, T., Burgos, R., Wang, F., Boroyevich, D., 2011. On zero steady-state error voltage control of single-phase PWM inverters with different load types. *IEEE Transactions on Power Electronics* 26 (11), 3285–3297.
- Flores, J. V., Pereira, L. F. A., Bonan, G., Coutinho, D. F., Gomes da Silva, J. M., 2016. A systematic approach for robust repetitive controller design. *Control Engineering Practice* 54, 214–222.
- Francis, B. A., Wonham, W. M., 1976. The internal model principle of control theory. *Automatica* 12 (5), 457–465.
- Guerrero, J. M., Vicuna, L. G. D., Uceda, J., 2007. Uninterruptible power supply systems provide protection. *IEEE Industrial Electronics Magazine* 1 (1), 28–38.
- Hara, S., Yamamoto, Y., Omata, T., Nakano, M., 1988. Repetitive control system: a new type servo system for periodic exogenous signals. *IEEE Transactions on Automatic Control* 33 (7), 659–668.
- IEC, 2002. Electromagnetic Compatibility (EMC) - Part 2-2: Environment - Compatibility levels for low-frequency conducted disturbances and signalling in public low-voltage power supply systems, 3rd Edition. International Standard IEC 61000-2-2.
- IEC, 2011. Uninterruptible Power Systems (UPS) - Part 3: Method of Specifying the Performance and Test Requirements, 3rd Edition. International Standard IEC 62040-3.
- IEEE, 2014. IEEE Recommended Practice and Requirements for Harmonic Control in Electric Power Systems. Revision of IEEE Std 519-1992.
- Inoue, T., 1990. Practical repetitive control system design. In: 29th IEEE Conference on Decision and Control. pp. 1673–1678 vol.3.
- Kai, Z., Yong, K., Jian, X., Jian, C., 2003. Direct repetitive control of SPWM inverter for UPS purpose. *IEEE Transactions on Power Electronics* 18 (3), 784–792.
- Keliang, Z., Kay-Soon, L., Wang, D., Fang-Lin, L., Bin, Z., Yigang, W., 2006. Zero-phase odd-harmonic repetitive controller for a single-phase PWM inverter. *IEEE Transactions on Power Electronics* 21 (1), 193–201.
- Kim, E., Mwasilu, F., Choi, H. H., Jung, J., 2015. An observer-based optimal voltage control scheme for three-phase UPS systems. *IEEE Transactions on Industrial Electronics* 62 (4), 2073–2081.
- Lorenzini, C., Flores, J. V., Pereira, L. F. A., Pereira, L. A., 2018. Resonant-repetitive controller with phase correction applied to uninterruptible power supplies. *Control Engineering Practice* 77, 118–126.
- Lu, W., Zhou, K., Wang, D., Cheng, M., 2014. A generic digital $nk \pm m$ -order harmonic repetitive control scheme for PWM converters. *IEEE Transactions on Industrial Electronics* 61 (3), 1516–1527.
- Michels, M., Pinheiro, H., Grundling, H. A., 2004. Design of plug-in repetitive controllers for single-phase PWM inverters. In: Industry Applications Conference, 2004. 39th IAS Annual Meeting. Conference Record of the 2004 IEEE. Vol. 1. pp. 1–170.
- Monfared, M., Golestan, S., Guerrero, J. M., 2014. Analysis, design, and experimental verification of a synchronous reference frame voltage control for single-phase inverters. *IEEE Transactions on Industrial Electronics* 61 (1), 258–269.
- Oppenheim, A., Schaffer, R., 2009. Tratamiento de señales en tiempo discreto, 3rd Edition.
- Pereira, L. F. A., Flores, J. V., Bonan, G., Coutinho, D. F., Silva, J. M. G. d., 2014. Multiple resonant controllers for uninterruptible power supplies - a systematic robust control design approach. *IEEE Transactions on Industrial Electronics* 61 (3), 1528–1538.
- Poh Chiang, L., Newman, M. J., Zmood, D. N., Holmes, D. G., 2003. A comparative analysis of multiloop voltage regulation strategies for single and three-phase UPS systems. *IEEE Transactions on Power Electronics* 18 (5), 1176–1185.
- Razi, R., Karbasforooshan, M.-S., Monfared, M., 2017. Multi-loop control of UPS inverter with a plug-in odd-harmonic repetitive controller. *ISA Transactions* 67, 496–506.
- Rech, C., Grundling, H. A., Pinheiro, J. R., 2000. Comparison of discrete control techniques for UPS applications. In: Conference Record of the 2000 IEEE Industry Applications Conference. Thirty-Fifth IAS Annual Meeting and World Conference on Industrial Applications of Electrical Energy. Vol. 4. pp. 2531–2537.
- Rech, C., Pinheiro, H., Grundling, H. A., Hey, H. L., Pinheiro, J. R., 2001. Analysis and design of a repetitive predictive-PID controller for PWM inverters. In: 2001 IEEE 32nd Annual Power Electronics Specialists Conference. Vol. 2. pp. 986–991.
- Rech, C., Pinheiro, H., Grundling, H. A., Hey, H. L., Pinheiro, J. R., 2003. Comparison of digital control techniques with repetitive integral action for low cost PWM inverters. *IEEE Transactions on Power Electronics* 18 (1), 401–410.
- Ryan, M. J., Brumsickle, W. E., Lorenz, R. D., 1997. Control topology options for single-phase UPS inverters. *IEEE Transactions on Industry Applications* 33 (2), 493–501.
- Sanz i López, V., Costa-Castelló, R., A. Ramos, G., 2017. Different architectures to develop repetitive controllers. *IFAC-PapersOnLine* 50 (1), 13408–13413.
- Tomizuka, M., 1987. Zero phase error tracking algorithm for digital control. *Journal of Dynamic Systems, Measurement, and Control* 109 (1), 65–68.
- Tomizuka, M., Tsao, T. C., Chew, K. K., 1988. Discrete-time domain analysis and synthesis of repetitive controllers. In: American Control Conference, 1988. pp. 860–866.
- Tomizuka, M., Tsao, T.-C., Chew, K.-K., 1989. Analysis and synthesis of discrete-time repetitive controllers. *Journal of Dynamic Systems, Measurement, and Control* 111 (3), 353–358.
- Ye, Y., Xu, G., Wu, Y., Zhao, Q., 2018. Optimized switching repetitive control of CVCF PWM inverters. *IEEE Transactions on Power Electronics* 33 (7), 6238–6247.
- Zhao, Q., Ye, Y., 2018. A PIMR-type repetitive control for a grid-tied inverter: Structure, analysis, and design. *IEEE Transactions on Power Electronics* 33 (3), 2730–2739.