



UNIVERSITAT
POLITÈCNICA
DE VALÈNCIA


ETSI Aeroespacial y Diseño Industrial

UNIVERSITAT POLITÈCNICA DE VALÈNCIA

Escuela Técnica Superior de Ingeniería Aeroespacial
y Diseño Industrial

Diseño, implementación y testeo de un circuito de
adaptación de señal para un sensor capacitivo de humedad
del terreno.

Trabajo Fin de Grado

Grado en Ingeniería Electrónica Industrial y Automática

AUTOR/A: Rodrigo de la Rúa, Miguel Ángel

Tutor/a: Orts Grau, Salvador

Cotutor/a externo: Balaguer Herrero, Pedro

CURSO ACADÉMICO: 2023/2024



UNIVERSITAT
POLITÈCNICA
DE VALÈNCIA



UNIVERSIDAD POLITÉCNICA DE VALENCIA

Escuela Técnica Superior De Ingeniería Aeroespacial Y Diseño Industrial

**DISEÑO, IMPLEMENTACIÓN Y TESTEO DE UN
CIRCUITO DE ADAPTACIÓN DE SEÑAL PARA
UN SENSOR CAPACITIVO DE HUMEDAD DEL
TERRENO**

Trabajo Fin de Grado

Grado En Ingeniería Electrónica Industrial Y Automática

AUTOR: Rodrigo de la Rúa, Miguel Ángel

TUTOR: Orts Grau, Salvador

COTUTOR: Balaguer Herrero, Pedro

CURSO ACADÉMICO: 2023/2024



Resumen

El trabajo propuesto consiste en el diseño del circuito de acondicionamiento para sensores de humedad capacitivos basados en el principio de “Frequency Domain Reflectometry” (FDR). Para ello se diseñará un oscilador de onda cuadrada de calidad suficiente respecto a la amplitud y el ciclo de trabajo, con la máxima frecuencia posible en el rango de 3-100 MHz, con el fin de minimizar los efectos de salinidad del suelo en la medida de la humedad. Además, el principio de medida de la capacidad será por comparación, con el fin de maximizar la sensibilidad del sensor.





Resúm

El treball proposat consisteix en el disseny del circuit d'acondicionament per a sensors d'humetat capacitius basats en el principi de 'Frequency Domain Reflectometry' (FDR). Per a això es dissenyarà un oscil·lador d'ona quadrada de qualitat suficient respecte a l'amplitud i el cicle de treball, amb la màxima freqüència possible en l'interval de 3-100 MHz, amb la finalitat de minimitzar els efectes de salinitat del sòl en la mesura de la humitat. A més, el principi de mesura de la capacitat serà per comparació, amb la finalitat de maximitzar la sensibilitat del sensor.





Abstract

The proposed project consists of designing the conditioning circuit for capacitive humidity sensors based on the 'Frequency Domain Reflectometry' (FDR) principle. For this purpose, a square wave oscillator will be designed with sufficient quality in terms of amplitude and duty cycle, with the highest possible frequency in the range of 3-100 MHz, in order to minimize the effects of soil salinity on humidity measurement. Additionally, the capacity measurement principle will be based on comparison to maximize sensor sensitivity.



Índice

1. Memoria.....	6
1.1. Objeto y motivación.....	6
1.2. Estudio de las necesidades, factores a considerar: limitaciones y condicionantes	7
1.3. Planteamiento de las soluciones alternativas	10
1.3.1. Solución alternativa 1	10
1.3.2. Solución alternativa 2	12
1.3.3. Solución alternativa 3	13
1.3.4. Solución alternativa 4	15
1.4. Justificación de la solución adoptada	18
1.5. Descripción detallada de la solución adoptada	20
1.5.1. Elementos requeridos	20
1.6. Desarrollo de la solución adoptada	21
1.6.1. Estudio teórico	21
1.6.2. Simulación	26
1.6.3. Implementación	34
1.6.4. Curva de calibración.....	43
1.7. Conclusiones.....	46
1.7.1. Análisis de resultados	46
1.7.2. Comparación con resultados teóricos	46
1.7.3. Conclusión final.....	46
2. Esquemas de conexiones.....	48
3. Pliego de condiciones.....	49
3.1. Objeto.....	49
3.2. Normativa	49
3.3. Condiciones de los materiales	49
3.3.1. Componentes electrónicos	50
3.3.1.1. Resistencias	50
3.3.1.2. Condensadores.....	51
3.3.1.3. Diodos.....	54
3.3.1.4. Temporizadores 555	55

3.3.2. Cableado y elementos de montaje	56
3.3.2.1. Conductores eléctricos	56
3.3.2.2. Placa de prototipos	56
3.3.2.3. Terminales cocodrilo y banana.....	58
3.3.3. Instrumentación de alimentación y medida	59
3.3.3.1. Osciloscopio digital	59
3.3.3.2. Multímetro digital.....	60
3.3.3.3. Fuente de alimentación.....	61
3.3.4. Herramientas y material complementario	62
3.3.4.1. Soldador y estaño	62
3.3.4.2. Herramienta de mano	64
4. Condiciones de ejecución.....	65
4.1. Adquisición de los materiales necesarios.....	65
4.2. Adquisición del software para simulación.....	65
4.3. Seguridad en la ejecución	65
5. Pruebas y ajustes finales o de servicio	67
6. Presupuesto	68
Anexo 1. Referencias y bibliografía	70
Anexo 2. Guía de iniciación a la herramienta OrCad PSPICE	71
Anexo 3. Datasheet TLC555.....	87
Anexo 4. Datasheet 1N4148.....	88
Anexo 5. Relación del Trabajo con los ODS de la agenda 2030.....	89
Anexo 6. Medidas para curva de calibración	92

1. Memoria

1.1. Objeto y motivación

El agua es un recurso valioso y escaso cuya disponibilidad futura puede verse comprometida debido a factores demográficos y climatológicos. La agricultura requiere de grandes cantidades de agua. Se estima que la agricultura requiere alrededor del 70% del consumo mundial de agua.

Es posible hacer un uso más eficiente del agua de regadío por medio de sistemas de planificación de riego basados en estimaciones del nivel de humedad del suelo. Para tal fin es necesario disponer de sensores del nivel de humedad del suelo que sean capaces de medir dicho nivel de humedad con la precisión suficiente para conseguir un riego adecuado con la mínima cantidad de agua posible.

El objeto del proyecto consiste en el diseño del circuito de acondicionamiento para sensores de humedad capacitivos basados en el principio de “Frequency Domain Reflectometry” (FDR). Para ello se diseñará un oscilador de onda cuadrada de calidad suficiente respecto a la amplitud y el ciclo de trabajo, con la máxima frecuencia posible, en el rango de 3-100 MHz, con el fin de minimizar los efectos de salinidad del suelo en la medida de la humedad. Por lo tanto, habrá que diseñar el circuito electrónico y dimensionarlo. El diseño se implementará en un prototipo de laboratorio y se caracterizarán sus propiedades en cuanto a precisión, sensibilidad y repetibilidad, entre otros.

1.2. Estudio de necesidades, factores a considerar: limitaciones y condicionantes

Hay diferentes formas de medir la humedad, los sensores más comunes son resistivos o capacitivos.

Un sensor de humedad resistivo mide los niveles de humedad mediante la variación de la resistencia eléctrica. Está compuesto por dos electrodos con un material sensible a la humedad entre ellos. Cuando esta cambia, las propiedades del material también lo hacen, alterando la resistencia eléctrica. Este cambio se mide y se utiliza para determinar el nivel de humedad.

Un sensor capacitivo mide la humedad mediante la variación de la capacitancia. La capacitancia es la capacidad de un condensador para almacenar carga eléctrica, es el cociente entre la carga eléctrica y la diferencia de potencial eléctrico. En un sensor capacitivo, dos placas metálicas están separadas por un material dieléctrico que puede absorber agua. Cuando el material dieléctrico absorbe agua cambia su capacidad debido a la elevada constante dieléctrica relativa del agua. Este cambio en la capacitancia se mide para determinar el nivel de humedad.

Comparando ambos tipos de sensores, los sensores capacitivos son generalmente mejores que los resistivos. Los sensores capacitivos no sufren de problemas de corrosión en los electrodos, lo que le da una mayor durabilidad y precisión a largo plazo. Además, los sensores capacitivos suelen ser más precisos y menos susceptibles a interferencias externas, como el nivel de salinidad del suelo.

Por otro lado, el proyecto tiene diferentes condicionantes, tanto a nivel eléctrico, como a nivel agrónomo. A nivel agrónomo, el suelo está compuesto por sólidos, líquidos y gases, con abundancia en orden descendente a lo mencionado. Se pretende medir contenido volumétrico de agua del suelo, que es el volumen de agua dividido entre el volumen total del terreno θ_w .

$$\theta_w = \frac{V_w}{V} \quad \text{Eq. 1}$$

Para esto hay que ajustar un rango, ya que medir el contenido volumétrico de agua de 0% a 100% no tiene sentido, pues el suelo, a partir de un 40% de contenido volumétrico de agua se satura, por lo que no acepta más agua y pierde la razón de medir más allá de ese rango. Por otro lado, es necesario estudiar cuales son los límites para lograr un ahorro real de agua.

Partiendo de la base de que a partir de un 40% es el rango superior, los estudios realizados por el cotutor nos indican que lo óptimo es medir entre un 5% y un 15%. Manteniendo el riego en estos valores se ahorra agua, al ser una cantidad suficiente para la planta y no excesiva.

A nivel eléctrico, el principal elemento condicionador es el condensador de medida y sus características, como la sensibilidad (que tiene que ser la máxima posible).

La capacidad de un condensador depende de la constante dieléctrica del medio en el que se encuentra, siguiendo la siguiente ecuación.

$$\varepsilon_r^* = \varepsilon_r' - j\varepsilon_r'' = \varepsilon_r' - j\left(\varepsilon_{rrelax}'' + \frac{\sigma_{dc}}{2\pi f\varepsilon_0}\right) \quad \text{Eq. 2}$$

donde ε_r' y ε_r'' son la parte real e imaginaria de la permitividad respectivamente, σ_{dc} es la conductividad eléctrica, ε_{rrelax}'' es la contribución a la relajación molecular, j es el número imaginario y f la frecuencia.

La parte real mide la cantidad de energía de un campo eléctrico externo se almacena en un material, y la parte imaginaria, cuanto de disipador es el material en cuestión en un campo eléctrico externo. En la siguiente gráfica (fig. 1, bibliografía ref. 2) podemos ver esta salida en función de la frecuencia.

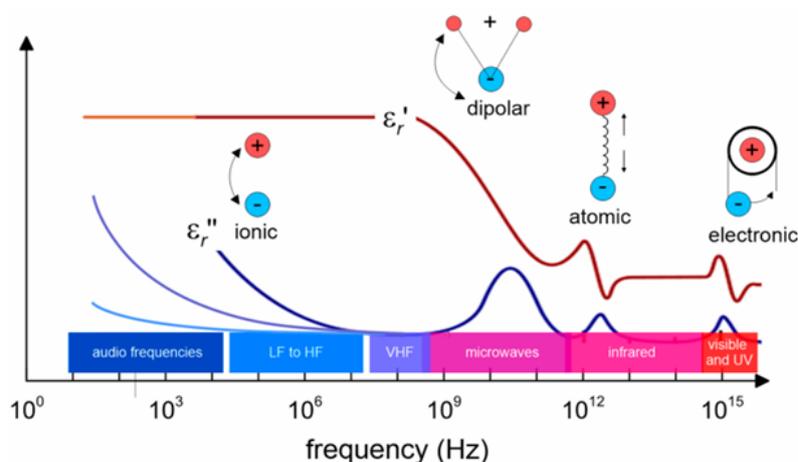


Fig. 1 (Parte real: rojo, parte imaginaria: azul)

Todo esto permite explicar la frecuencia de funcionamiento del sistema, la cual deberá estar entre 1 MHz y 1 GHz para minimizar la parte imaginaria y poder despreciarla, pero obtener una parte real máxima y constante.

Por otro lado, la capacidad del sensor también depende de este “Frequency Domain Reflectometry” (FDR) según la fórmula de la capacitancia C

$$C = \varepsilon_r^* \varepsilon_0 G_0 \quad \text{Eq. 3}$$

donde G_0 es el factor geométrico y ε_0 es la permisividad en el vacío.



Partiendo de este estudio, la capacidad del condensador debe estar entre los 5pF y los 200pF para obtener los resultados esperados. Y una vez determinadas sus características, habrá que realizar el circuito acondicionador que mida esta capacidad.

A modo de conclusión de este apartado, la necesidad a cubrir con este trabajo final de grado es desarrollar el circuito de adaptación de señal para un sensor de humedad capacitivo con el fin de ahorrar agua en sistemas de regadío.



1.3. Planteamiento de soluciones alternativas

En lo que sigue se revisan diferentes principios y circuitos para medir cambios en la capacidad de un condensador.

1.3.1. Solución alternativa 1: Implementación de un oscilador de frecuencia variable mediante un IC555

El circuito por describir (fig. 4) (bibliografía, ref. 3) tiene como componente central un IC555, un chip muy versátil configurado en su modo más sencillo, modo multivibrador monoestable.

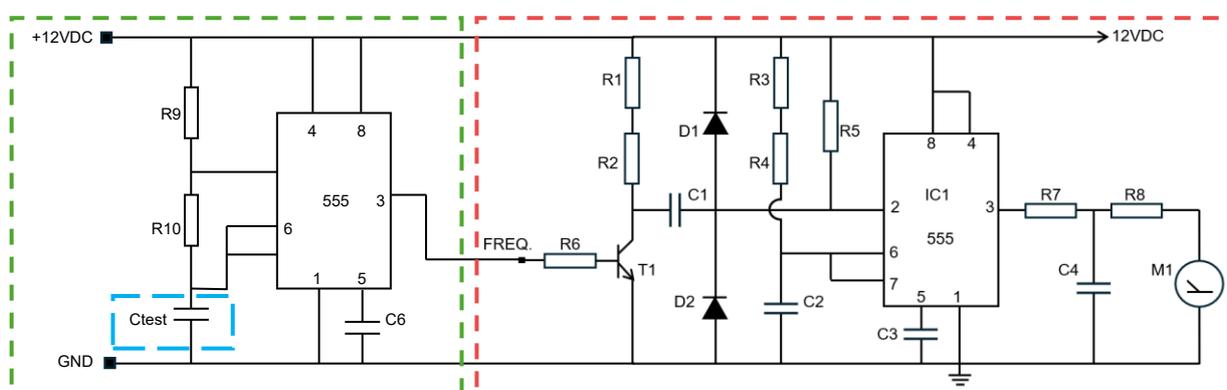


Fig. 2 (Solución alternativa 1: Implementación de un oscilador de frecuencia variable mediante un IC555)

El circuito se detalla por fases:

- Fase 1 (Parte roja)

El IC555 se configura como multivibrador monoestable. En esta configuración, el circuito genera un único pulso de salida de duración fija cada vez que recibe un pulso de entrada. La duración del pulso de salida está determinada por el valor de la resistencia R3 (que es un potenciómetro ajustable) y el condensador conectado al circuito.

- Fase 2

Cada vez que un pulso positivo se aplica a la entrada del pin 2 del IC555, se genera un pulso de salida estable con periodo fijo. Sin embargo, cada vez que el pulso de entrada cae, el multivibrador monoestable se reinicia y queda a la espera de dispararse nuevamente con el siguiente pulso ascendente. Esto crea una serie de pulsos de salida que, en conjunto generan un valor promedio proporcional a la frecuencia de los pulsos de entrada.

- Fase 3 (salida del IC555 de la parte roja)

A la salida del integrado, se observan algunas resistencias y un condensador, esto se encarga de integrar la serie de pulsos. Como resultado se obtiene un valor promedio estable en la salida, directamente proporcional a la frecuencia de los pulsos de entrada.

En este punto el circuito es puramente un medidor de frecuencia, sin embargo, esto se puede adaptar para utilizarse como medidor de capacidades.

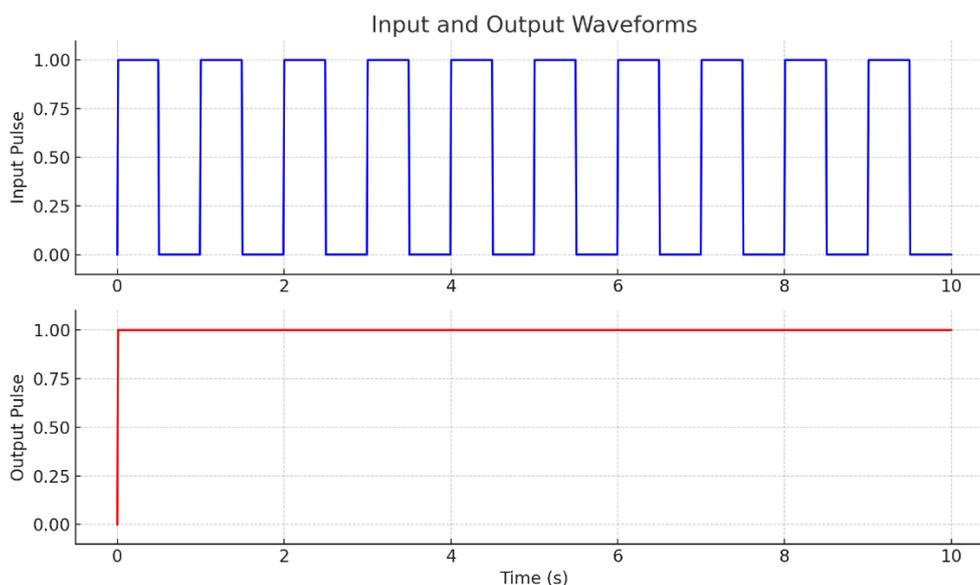


Fig. 3 (Respuesta del circuito Solución Alternativa 1)

- Fase 4 (Parte verde)

Para extender la funcionalidad del circuito y medir capacidades, se añade un generador de frecuencia externo configurado como un IC555 en modo astable. Al conectar un condensador (C_{test}) a este generador de frecuencia, la frecuencia del oscilador varía en función al valor del capacitor.

Ahora la frecuencia medida en la salida del subcircuito rojo corresponde al valor del capacitor conectado, así el circuito permite medir tanto la frecuencia, como la capacitancia.

1.3.2. Solución alternativa 2: Por filtro paso bajo

En esta otra solución (fig. 5) (*Bibliografía, ref. 2*) se utiliza un filtro paso bajo para hacer la medición de la capacidad. Para la alimentación de este filtro se utiliza un 555 que genera la señal cuadrada.

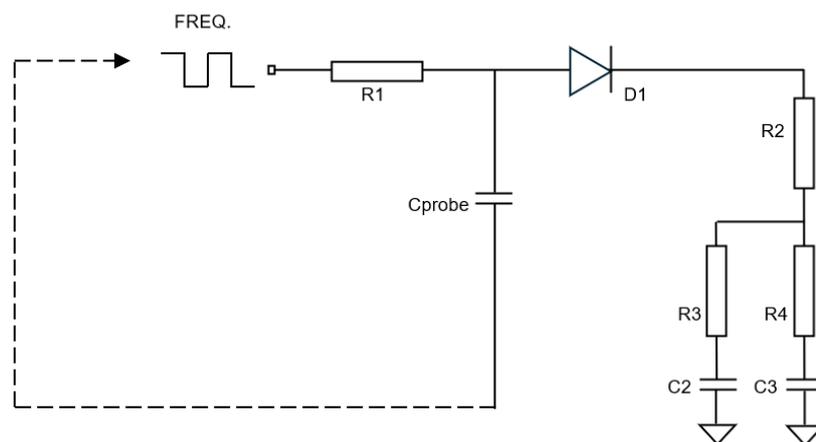


Fig. 4 (Solución alternativa 2: Implementación de un filtro paso bajo)

Este esquema mide la constante humedad del suelo mediante el Cprobe. En primer lugar, se alimenta un CMOS TL555 a 3.3V obteniendo una señal cuadrada y a la salida de este nos encontramos con el filtro que actúa de sensor. Cuando el Cprobe está cargado, se pone en marcha el diodo, activando así la última etapa del circuito, el detector de pico.

El filtro se encarga de producir una forma de onda estacionaria de diente de sierra de doble exponencial, cuyo valor promedio es el mismo valor promedio del TL555. Sin embargo, el voltaje pico a pico de la forma de onda depende de la constante dieléctrica efectiva del suelo a medir. Esto se debe a que la capacitancia del sensor se encuentra en paralelo con el suelo, a medida que la humedad varía, también lo hace su constante dieléctrica, lo que afecta a la capacitancia del sensor. Esta variación de capacitancia cambia la tensión pico a pico de la salida del circuito.

Por esto al medir el voltaje pico a pico de la salida, se puede obtener la información de humedad del suelo, esta tensión es una representación indirecta de la constante dieléctrica.

Este voltaje se mide a través del detector de voltaje pico, que ofrece el valor analógico.

1.3.3. Solución alternativa 3: Conteo de pulsos

Esta opción es una parte de un capacímetro digital (*bibliografía, Ref. 4.*), a la que se le ha eliminado la parte de selección de rango, ya que el rango de medida de este condensador siempre será del mismo orden. También se ha eliminado la parte de visualización en el 7 segmento, pues no aplica en este proyecto.

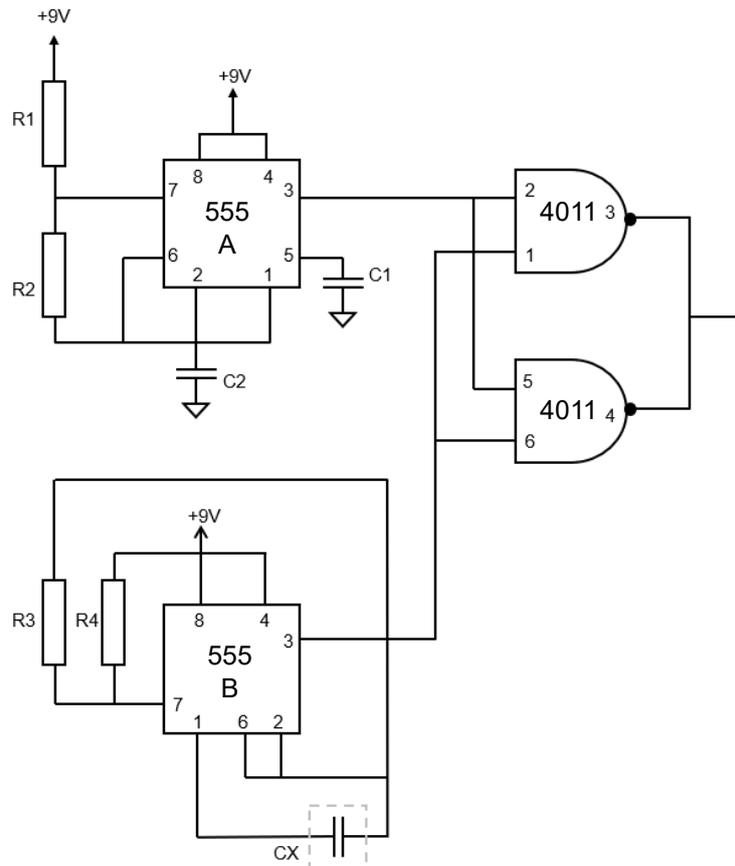


Fig. 5 (Solución alternativa 3: Comparación de frecuencias (Capacímetro digital))

Se aprecia una doble puerta lógica NAND, puesta en paralelo para minimizar los efectos de la carga y evitar así, distorsión en la señal de pulsos.

El funcionamiento del circuito es el siguiente. El astable A, genera una señal de reloj constante. Igual que el astable B, tiene un tiempo de carga con la misma condición. Las siguientes fórmulas 4 dan lugar a estos valores:

$$T_A = 0.693(R1 + 2R_{TA})C2 \quad T_{CB} = 0.693(R4 + R_{TB})CX \quad \text{Eq. 4}$$

R_{TA} y R_{TB} son los valores de la resistencia aplicada a los 555 A y B respectivamente. Se puede observar que el valor del condensador sensor CX es directamente proporcional al periodo de carga del astable B.

Durante el tiempo TCB, la salida del astable B es alta y los pulsos del A pasan a la salida de este circuito. Sin embargo, durante el resto del periodo, la salida del 555 B es baja por lo que no le llegarían pulsos.

La forma de medir el condensador de prueba CX se basa en el siguiente principio, la cantidad de pulsos recibidos en el tiempo TCB es numéricamente igual al valor de CX en escala.

Por ejemplo, si CX tiene una capacidad de 330 pF, durante el tiempo TCB, deben pasar a la salida 330 pulsos.

Para medir estos pulsos, bastaría con añadir un contador multiplexado y una forma de visualización como un *7-seg display*.

Este circuito forma parte de un multímetro digital de gama media / alta, que sea capaz de medir capacitancias.

1.3.4. Solución alternativa 4

Esta solución se basa en el “Lion’s Twin-T Circuit” (fig.1) (*Bibliografía ref. 4*).

Las características iniciales del modelo son las siguientes:

- La resistencia interna del generador es cero.
- La señal generada es simétrica en amplitud y tiempo.
- Los diodos son ideales.

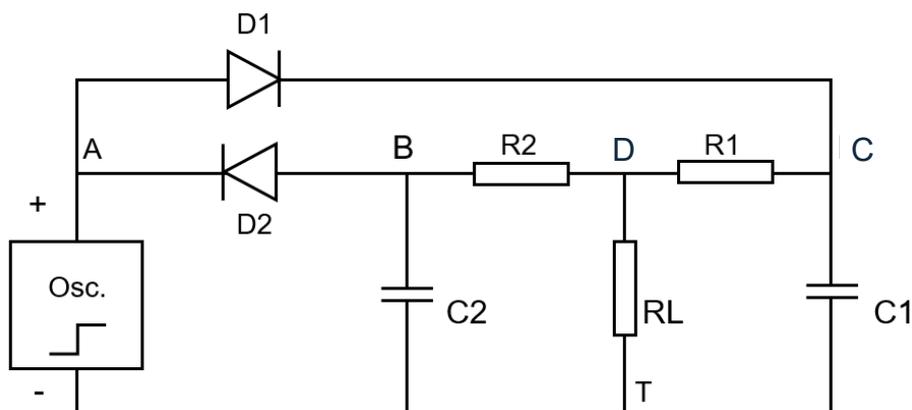


Fig. 6 (Lion’s Twin-T Circuit)

El funcionamiento del circuito se divide en dos semiciclos, el positivo (*fig. 2a*) y el negativo (*fig. 2b*).

Durante el semiciclo positivo, C_1 se carga a través de D_1 , D_2 actúa como circuito abierto y C_2 se descarga a través de R_2 y R_L . Durante el semiciclo negativo, D_1 queda abierto, descargando C_1 mediante R_1 y R_L , mientras que C_2 se carga.

La primera forma de onda corresponde con la señal del generador (*fig. 3a*). La segunda y tercera, son las señales obtenidas tras medir en bornes de los condensadores C_1 (*fig. 3b*) y C_2 (*fig. 3c*) respectivamente. Y, por último, la cuarta forma de onda resultante es la obtenida en la resistencia de carga (*fig. 3d*).

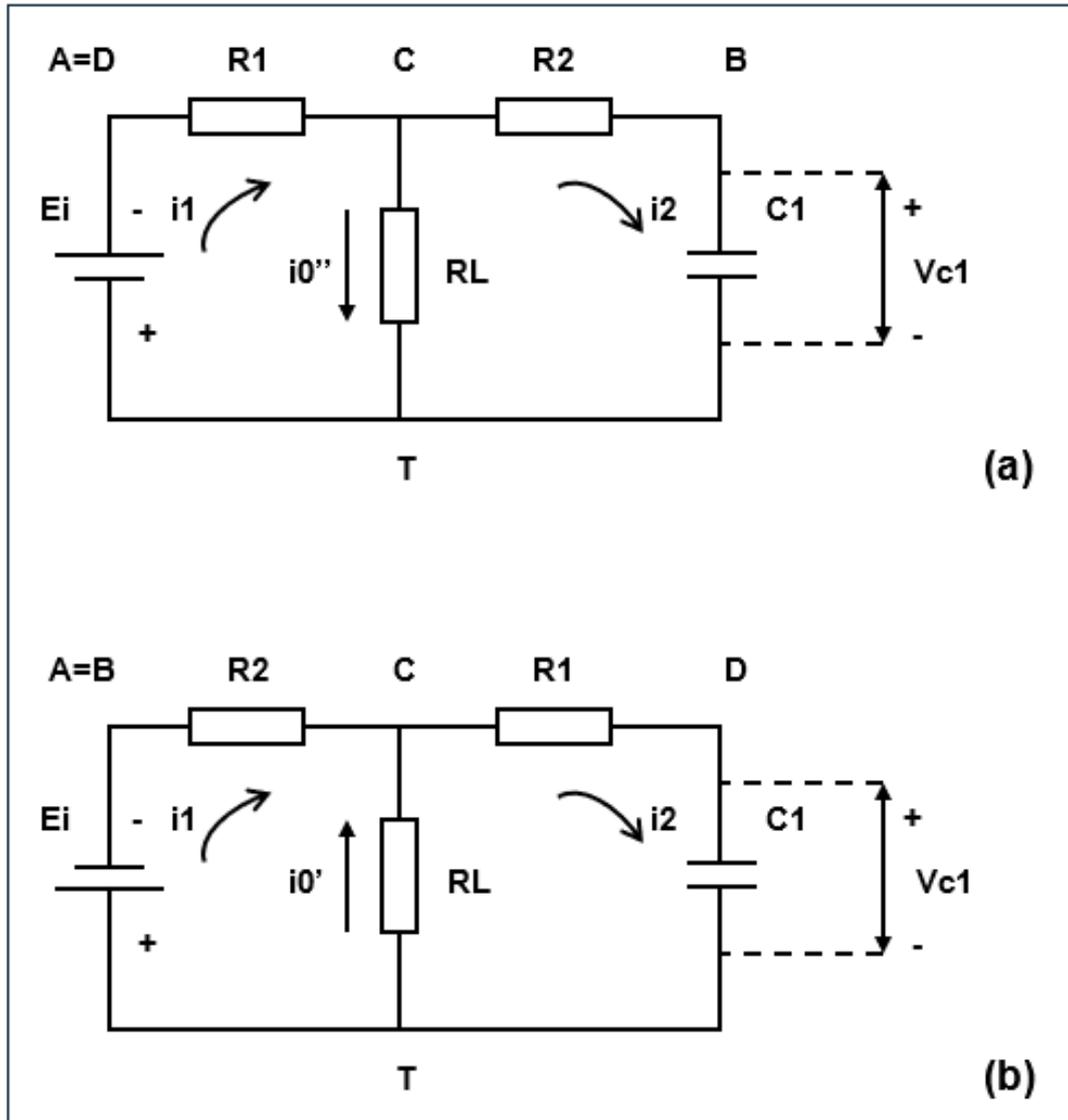


Fig. 7 (Circuito equivalente del semiciclo positivo (a) y negativo (b). E_i es la amplitud de la onda cuadrada.)

El principio de funcionamiento de este sensor es la medición por comparación de cargas como podemos ver en la figura 8.

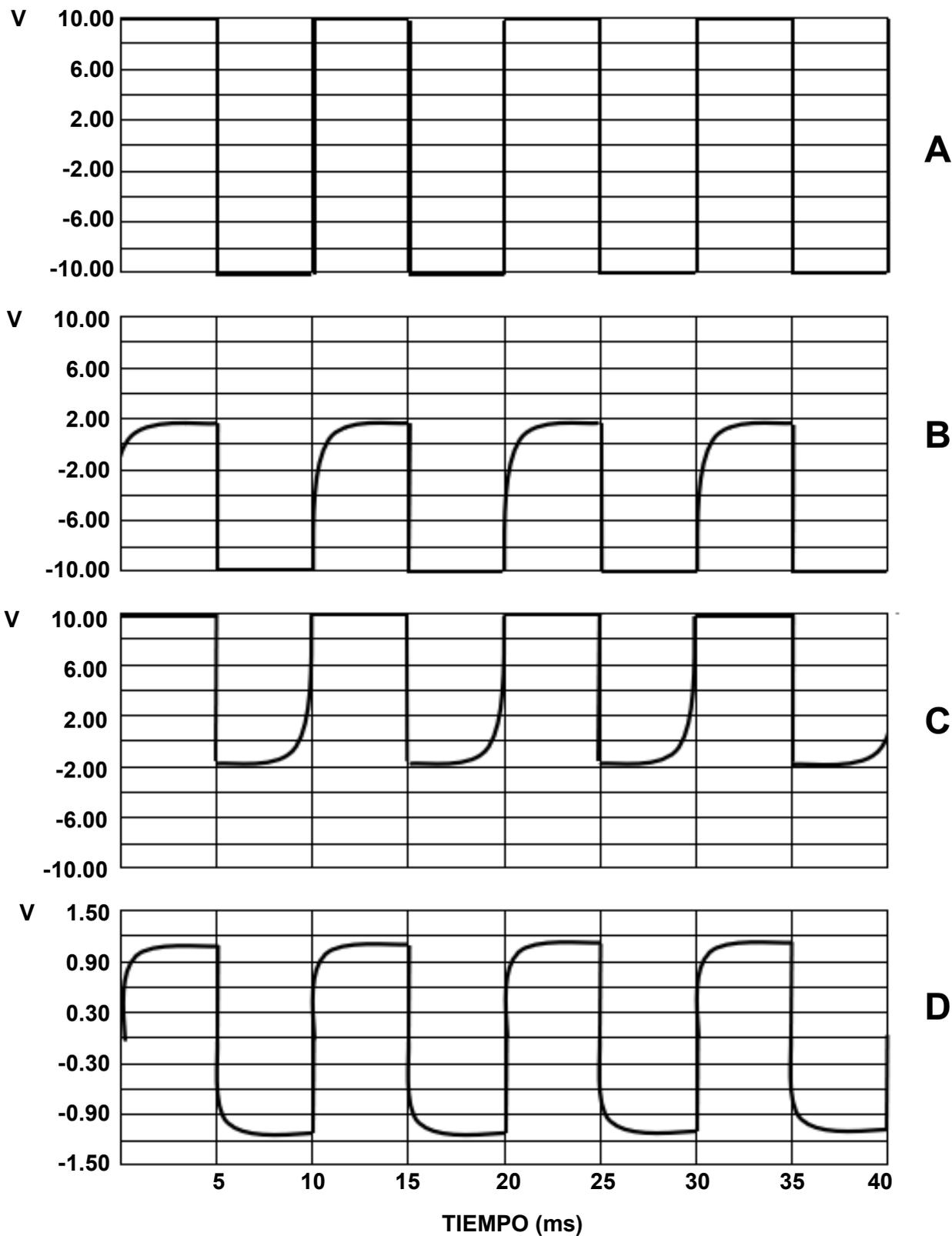


Fig. 8 (Formas de onda obtenidas en el osciloscopio tras medir en la entrada (a), en los condensadores (b, c) y resistencia de carga (d)).

1.4. Justificación de la solución adoptada

Para determinar que solución se adopta, es necesario hacer una comparación entre todas, donde se verán los inconvenientes de cada una de ellas.

La alternativa primera parece una solución factible, sin embargo, para que este circuito funcione correctamente, la frecuencia de referencia debe ser mucho mayor que la frecuencia variable. Como una de las condiciones del proyecto es la necesidad de trabajar a muy altas frecuencias (MHz), la señal de referencia debería ser de un orden mayor, lo que es completamente inviable a nivel de experimentación real. Esto es debido tanto a que, ni los componentes comunes están preparados para trabajar a velocidades tan altas, ni la señal sería legible debido a la gran cantidad y magnitud de ruidos e interferencias.

En segundo lugar, este circuito consiste en un filtro paso-bajo y tiene dos inconvenientes. El principal es la alta frecuencia, ya que trabajar con estos valores tan grandes, provoca que la sensibilidad baje. Los siguientes cálculos explican el por qué:

$$V_{out} = \left(1 - e^{-\frac{t}{2R \cdot C_{probe}}} \right) \quad \text{Eq. 5}$$

$$S = \frac{dV_{out}}{dC_{probe}} = \frac{E}{2f} \cdot \frac{1}{C_{probe}^2} \cdot e^{-\frac{t/2}{R \cdot C_{probe}}} \quad \text{Eq. 6}$$

Al depender inversamente la sensibilidad de la frecuencia, a medida que esta última se hace mayor, la sensibilidad decrece, lo cual es un inconveniente importante en este proyecto.

En la tercera alternativa, se aprecian diferentes limitaciones, ocasionadas por la condición de la frecuencia nuevamente. Las puertas NAND tienen tiempos de propagación y pueden introducir retrasos adicionales al trabajar a mucha velocidad, lo que dañaría el conteo de pulsos y la sincronización, algo crucial en este circuito. Además de los ruidos o capacitancia parásita generados en cualquier ejercicio en alta frecuencia. La suma de estos factores hace inviable el correcto funcionamiento del conteo de pulsos en esta aplicación.

Por último, el circuito de la solución alternativa 4 tiene una notable ventaja frente al primer y tercer circuito. Solo se necesita un temporizador 555, por lo que hay que sincronizar ningún subcircuito a otro, lo cual es un gran punto a favor cuando se trabaja a velocidades con ruido o retrasos. Por otro lado, con un temporizador de alta velocidad, se puede generar una señal del



grado de megahercios y adaptando las resistencias y condensador de referencia, es posible hacerlo funcionar de manera adecuada.

En conclusión, después de estudiar todas las alternativas, se puede determinar que la cuarta opción es la más viable para el proyecto, dado que las demás presentan serias limitaciones al trabajar a altas frecuencias. La primera alternativa, la comparación de osciladores, resulta inviable debido a la necesidad de una señal de referencia extremadamente alta, mientras que la segunda, el filtro paso-bajo, sufre de una baja sensibilidad a esas frecuencias elevadas. La tercera opción enfrenta problemas de sincronización y ruido debido a los tiempos de propagación de las puertas NAND. Por el contrario, la cuarta alternativa, el circuito de Lyon, que utiliza un temporizador 555, ofrece una solución más robusta y práctica, ya que no requiere la sincronización de subcircuitos y puede adaptarse para funcionar adecuadamente a frecuencias de megahercios con el ajuste adecuado de resistencias y condensadores.



1.5. Descripción detallada de la solución adoptada

Una vez estudiadas diferentes opciones y determinada la que se va a implementar, se hará el estudio teórico, simulación y construcción, además de la experimentación práctica del sensor, para demostrar el acierto de la solución planteada.

1.5.1. Elementos requeridos

- Software de simulación para la comprobación de funcionamiento del circuito. Aquí se hará un montaje del sensor y se harán diversas pruebas con los valores finales de los componentes antes de pasar al montaje físico. Con la finalidad de predecir los resultados y poder revisar cualquier fallo en la placa de prototipos. El software elegido es *Proteus 8 Professional*.
- Una placa de prototipos o *protoboard*, que permita realizar el montaje de los circuitos de forma rápida y sencilla, sin necesidad de soldar los componentes. La placa de prototipado debe tener suficientes orificios y conexiones para poder albergar los componentes y los cables necesarios para cada circuito. Se recomienda utilizar una placa de prototipado de al menos 400 puntos, como la que se muestra en la figura 9.

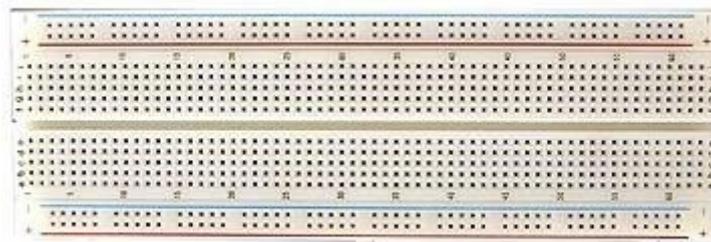


Fig. 9 (Placa de prototipado rápido)

- Un conjunto de componentes electrónicos que permitan montar el circuito en cuestión. Estos componentes son: resistencias, condensadores, diodos, cables y conectores. Los valores y características de estos dispositivos electrónicos se especifican en el apartado 3.3.1.
- Una fuente de alimentación que permita suministrar energía eléctrica al circuito.

- Instrumentación electrónica como multímetro u osciloscopio para hacer las mediciones pertinentes y comprobar el funcionamiento del montaje. El multímetro sirve de ayuda para obtener información de continuidad, resistividad, capacidad, corriente, tensión... pero solo con un valor numérico. El osciloscopio permite ver las formas de onda generadas en diferentes puntos del circuito, entre otras cosas.
- Una placa PCB, que se diseñará específicamente para esta aplicación, donde se implementará el circuito soldado y a punto para la puesta en marcha real.

1.6. Desarrollo de la solución adoptada

1.6.1. Estudio teórico

En primer lugar, se hará el estudio teórico y los cálculos previos a la simulación.

- Estudio del comportamiento según el semiciclo

Como ya se ha explicado previamente, el comportamiento del circuito se puede dividir en dos partes según la polaridad de la señal de entrada.

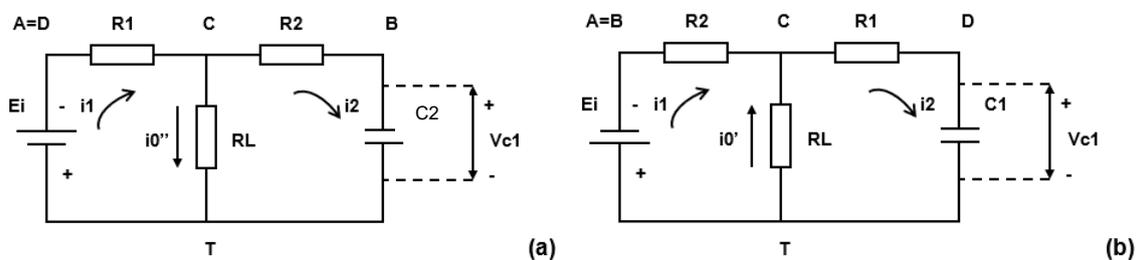


Fig. 10 (Circuito equivalente al semiciclo positivo (a) y semiciclo negativo (b))

Comenzando por el semiciclo positivo, con $R_1=R_2=R$, se obtienen las siguientes ecuaciones:

$$E_i = i_1(R + R_L) - i_2 R_L \quad \text{Eq. 7}$$

$$v_{C_2} = i_2(R + R_L) - i_2 R_L \quad \text{Eq. 8}$$

$$i_2 = -C_2 \frac{dv_{C_2}}{dt} \quad \text{Eq. 9}$$

Aplicando la transformada de Laplace se consiguen las siguientes ecuaciones en función de s .

$$I_1(s) = \frac{E_i}{s(R + R_L)} \quad \text{Eq. 10}$$

$$I_1(s) = \frac{E_i}{s(R + R_L)} \quad \text{Eq. 11}$$

$$I_2(s) = \frac{E_i}{(R + R_L)(s + q_2)} \quad \text{Eq. 12}$$

Ahora si se emplea la transformada inversa a ambas ecuaciones se obtiene,

$$i_1(t) = \frac{E_i}{R + R_L} \quad \text{Eq. 13}$$

$$i_2(t) = \frac{E_i}{(R + R_L) \cdot e^{-t \cdot q_2}} \quad \text{Eq. 14}$$

Siendo $q_2 = 1/C_2 \cdot R_{th}$. Donde R_{th} es la resistencia de Thévenin en el semiciclo positivo, $R_{th} = R + R_L$. Estas ecuaciones describen la forma de onda de las corrientes principales del circuito, las de ambas mallas. La corriente total que circula sobre la carga es la resta de las ecuaciones anteriores [13](#), [14](#).

$$i_{o(+)}(t) = \frac{E_i \cdot (1 - e^{-t \cdot q_2})}{R + R_L} \quad \text{Eq. 15}$$

Por lo tanto, esta $i_o(t)$ es la forma de onda de la corriente en función del tiempo del semiciclo positivo.

Siguiendo los mismos cálculos se obtiene la ecuación de la corriente en función del tiempo del semiciclo negativo.

$$i_{o(-)}(t) = \frac{E_i \cdot (e^{-t \cdot q_1} - 1)}{R + R_L} \quad \text{Eq. 16}$$

- Estudio del voltaje de salida

El circuito transforma los cambios de capacidad en cambios de un valor DC, por lo que el valor medio de la corriente que atraviesa la carga es ese valor de continua buscado.

$$I_L = \frac{1}{T} \int_0^T (i_{o(-)}(t) + i_{o(+)}(t)) dt =$$

$$= E_i \cdot K \cdot f \cdot \left[C_1 \cdot \left(1 - e^{-\frac{T/2}{C_1 \cdot Rth}} \right) - C_2 \cdot \left(1 - e^{-\frac{T/2}{C_2 \cdot Rth}} \right) \right] \quad \text{Eq. 17}$$

Siendo $K = \frac{(R+2R_L) \cdot R}{(R+R_L) \cdot (R+R_L)}$, $f = 1/T$, y el nuevo $Rth = \frac{R(2R_L+R)}{R+R_L}$.

Aplicando la ley de Ohm, la tensión media en la carga se define según:

$$V_L = R_L \cdot I_L \quad \text{Eq. 18}$$

Se busca que la exponencial sea igual o muy cercano a 1 para obtener la tensión en función de la resta de capacidades C1-C2.

$$V_L = \frac{R_L}{R+R_L} \cdot \frac{R(2R_L+R)}{R+R_L} \cdot E_i \cdot f \cdot \left[C_1 \cdot \left(1 - e^{-\frac{T/2}{C_1 \cdot Rth}} \right) - C_2 \cdot \left(1 - e^{-\frac{T/2}{C_2 \cdot Rth}} \right) \right] \quad \text{Eq. 19}$$

Por lo tanto, aplicando una relación entre las resistencias $R=a \cdot R_L$:

$$V_L = \frac{R_L}{1+a} \cdot \frac{R(2+a)}{1+a} \cdot E_i \cdot f \cdot \left[C_1 \cdot \left(1 - e^{-\frac{T/2}{C_1 \cdot Rth}} \right) - C_2 \cdot \left(1 - e^{-\frac{T/2}{C_2 \cdot Rth}} \right) \right] \quad \text{Eq. 20}$$

Para más adelante se toma la exponencial como $(1 - e^{-k})$.

En los criterios de diseño se desarrolla esta ecuación para obtener los valores de R y RL. A continuación, se continua el estudio teórico.

- Estudio de la sensibilidad

La sensibilidad de una variable “a” con respecto a otra “b”, es el cambio producido en “a” por un cambio dado en “b”. Si se lleva esta definición al circuito a estudiar, se puede y debe comprobar la sensibilidad de la intensidad I_o o en su defecto de la tensión E_o en función de C1 o C2 indistintamente (mientras el otro condensador se mantenga constante).

La ecuación de la sensibilidad queda:

$$S = \frac{dV_L}{dC_1} = f \cdot E \cdot R \cdot \frac{(2+a)}{(1+a)^2} \cdot \left(1 - e^{-\frac{T/2}{C_1 \cdot Rth}} \right) - \frac{T/2}{2 \cdot C_1 \cdot (1+a)} \cdot e^{-\frac{T/2}{C_1 \cdot Rth}} \quad \text{Eq. 21}$$

- Criterios de diseño

La primera condición para elegir es el valor de “k”, que determina las veces que se multiplica τ antes de cambiar de semiperiodo. Este valor se busca que sea

muy cercano pero menor que 1, para obtener la tensión de salida en la carga (Eq. 18) proporcional a C1-C2. Si se elige un valor de $k=4$, la exponencial $(1 - e^{-k})$ es igual a 0.982, valor valido para esta aplicación.

A continuación, se elige el valor de “a”, que determinará los valores de R y RL. Esta elección no es aleatoria, pues a menor valor de “a”, mayor valor de sensibilidad. Se elige $a=0.5$, con una sensibilidad de 6.94 mV/pF. Para lograr esto, $R=12.02 \text{ k}\Omega$ y $RL= 24.04 \text{ k}\Omega$ a 104kHz y $R=830 \text{ }\Omega$ y $RL=1.67 \text{ k}\Omega$ a 1.5 MHz. Se fija el valor del condensador de referencia como el valor mínimo 10pF. Con esto queda el circuito diseñado y adaptado a las necesidades del proyecto.

Los cálculos se han realizado con Excel. En primer lugar, se determinan las constantes como la frecuencia, amplitud y Cmax y con la siguiente tabla y formulas se elige el valor de “a”, R, RL y sensibilidad.

DATOS					
Frecuencia	f	0.08	Mhz		
Amplitud	E	5	Voltios		
Capacidad	Cmax	60	pF		
DISEÑO				$(1-e^{(-k)})$	
CONDICION 1	Múltiplo tau	k	4	0.981684	
CONDICION 2	$R=a*RL$	a	Sensibilidad (mV/pF)	R (kOhm)	RL (kOhm)
		0.1	9.47	13.64	136.41
		0.2	8.68	14.20	71.02
		0.3	8.01	14.72	49.06
		0.4	7.44	15.19	37.98
		0.5	6.94	15.63	31.25
		0.6	6.51	16.03	26.71
		0.7	6.13	16.40	23.42
		0.8	5.79	16.74	20.93
		0.9	5.48	17.06	18.96
		1	5.21	17.36	17.36
		1.1	4.96	17.64	16.04
		1.2	4.73	17.90	14.92
		1.3	4.53	18.15	13.96
		1.4	4.34	18.38	13.13
		1.5	4.17	18.60	12.40

Tabla 1 (Excel de cálculo de R y RL a 80kHz)

Además de este circuito, la implementación y simulación de este, es necesario incluir dos subcircuitos más, un 555 configurado de manera que en su salida se obtenga una señal cuadrada bipolar de ± 5 V de amplitud y frecuencia a definir más adelante. Para ello se utiliza una configuración astable común, adaptada para lograr esta señal bipolar, referenciando la “masa” del contador a -5 V y el terminal de control a la referencia entre +5 V y -5 V. Los valores de los componentes utilizados para cada frecuencia están descritos en los siguientes apartados (*Simulación, implementación*)

Por otro lado, también se necesita un filtro paso-bajo que transforme la señal de salida del circuito de Lion en su valor medio, para ello se utilizará un condensador de 1n, una resistencia 10 veces mayor que la RL de Lion y como impedancia de carga para poder hacer la lectura 100 veces mayor que RL de Lion.

1.6.2. Simulación

Para la simulación del circuito se utiliza el software OrCad, el cual se explica en el apartado Anexo 2.

En primer lugar, se hace la prueba con un 555 convencional, ya que el programa no implementa uno de alta frecuencia. Siguiendo los cálculos de configuración del integrado se determinan los valores de las resistencias y condensadores. Estas ecuaciones están explicadas en el apartado Anexo 5. Se puede ver a continuación cómo funciona correctamente y obtenemos una señal de $\pm 5V$.

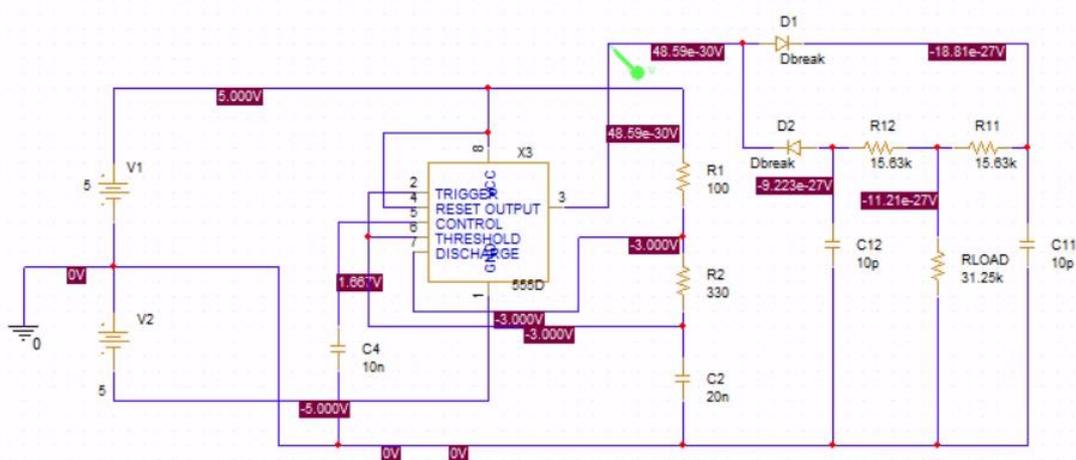


Fig. 11 (Montaje en OrCad del oscilador a baja frecuencia)

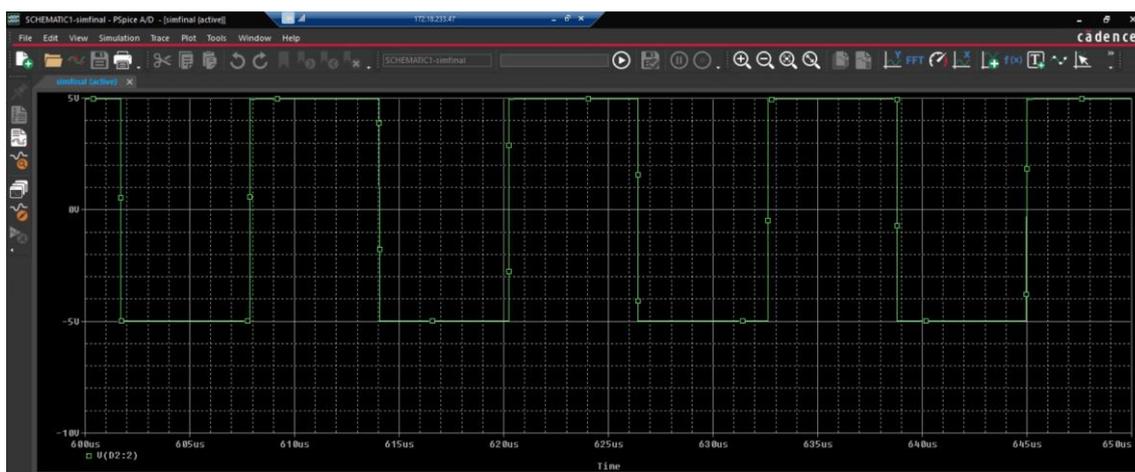


Fig. 12 (Forma de onda a la salida del montaje de la figura 11)

Con la configuración actual se ha obtenido una señal de 80kHz y siguiendo los cálculos anteriores (*Tabla 1*) se determinan las R y RL, dando como resultado $R=15.63k\Omega$ y $R_L=31.25k\Omega$. De esta manera, los condensadores cargan hasta $4 \cdot T$, consiguiendo 6.94mV/pF.

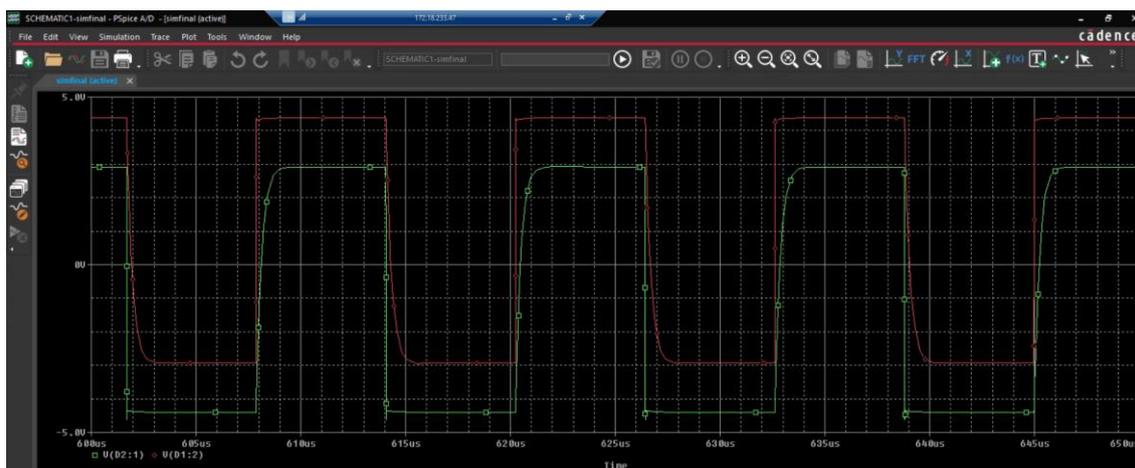


Fig. 13 (Formas de onda de la carga de los condensadores, sensor min. 10pF)



Fig. 14 (Forma de onda en la resistencia de carga (C1-C2), sensor min. 10pF)

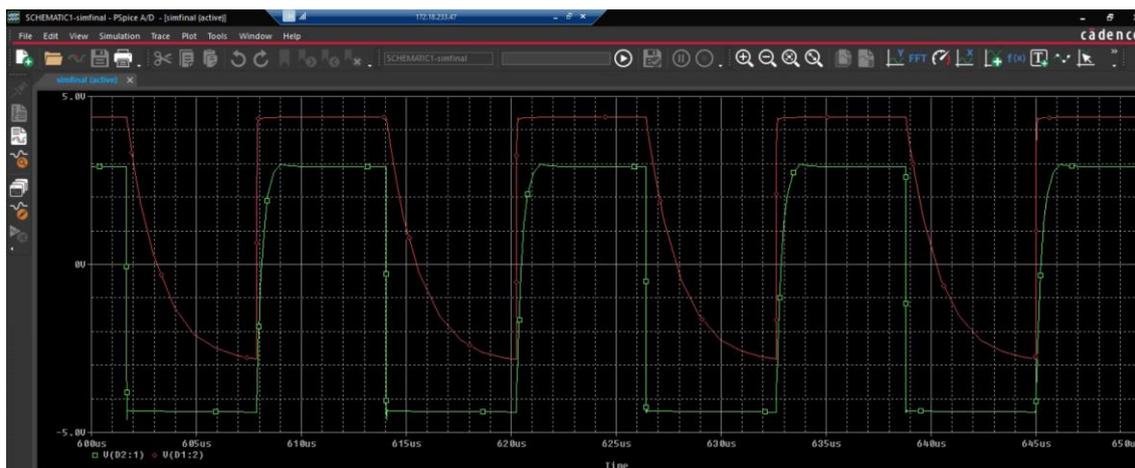


Fig. 15 (Formas de onda de la carga de los condensadores, sensor máx. 60pF)

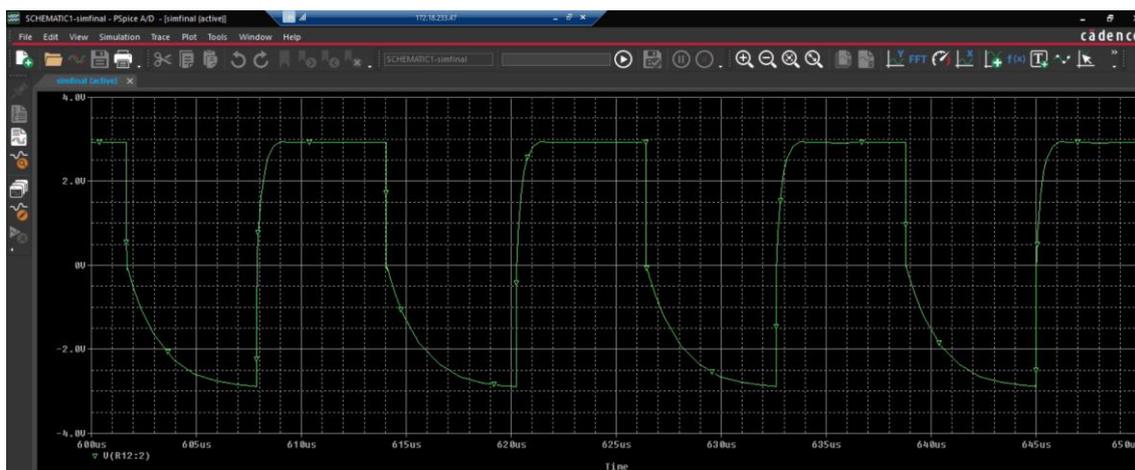


Fig. 16 (Forma de onda en la resistencia de carga (C1-C2), sensor máx. 60pF)

En la experimentación real, el último paso será añadir un filtro paso-bajo para poder ver el valor medio de esta resta de capacidades. El valor medio se corresponde con el nivel de porcentaje de humedad. En el apartado *Conclusiones* queda explicado esto último.

En el caso de la simulación, se aprovecha una de las ventajas de un programa como OrCad para poder ver directamente el valor medio. Se muestra a continuación el valor para la capacidad mínima y máxima, en el apartado *Conclusiones* se comparan valores intermedios para obtener la curva de calibración.

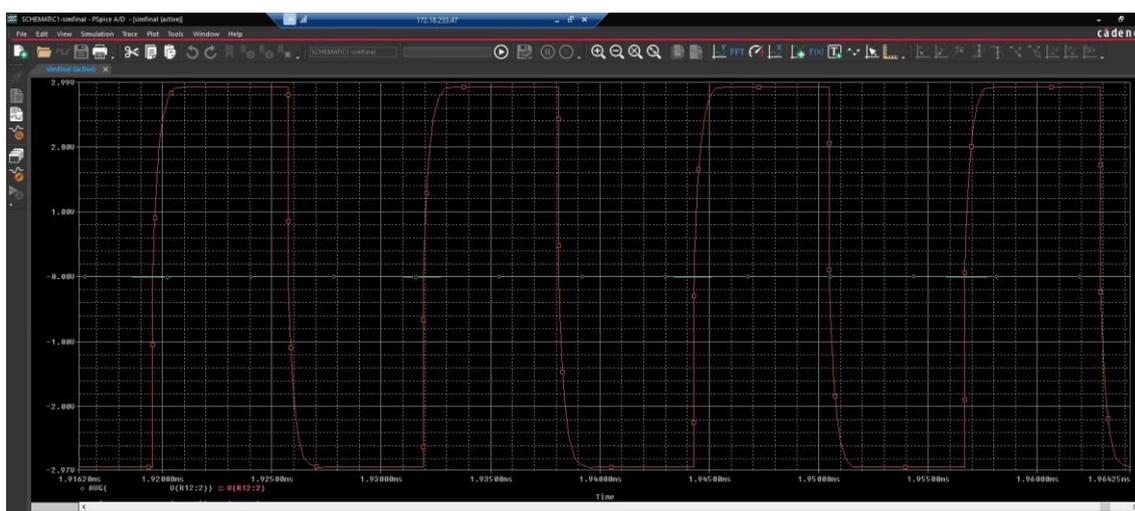


Fig. 17 (Valor medio de la señal de RL con sensor 10pF)

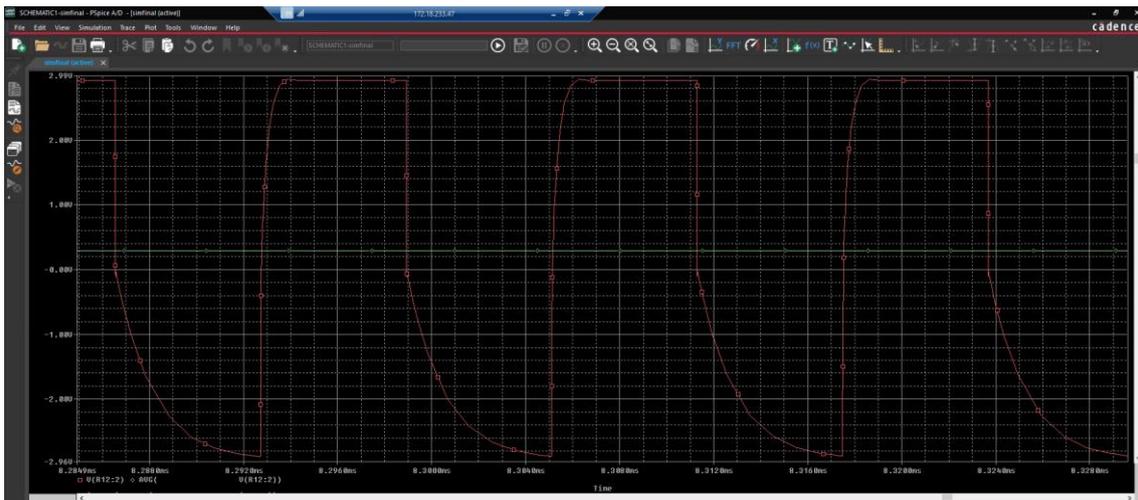


Fig. 18 (Valor medio de la señal de RL con sensor 60pF)

Para mejorar la respuesta y ajustarse a los requerimientos de frecuencia es necesario instalar la librería con un 555 de alta frecuencia y comprobar que las señales se ajustan al modelo teórico. En las siguientes imágenes se pueden ver el nuevo circuito adaptado a esta alta frecuencia con el nuevo contador (fig. 19).

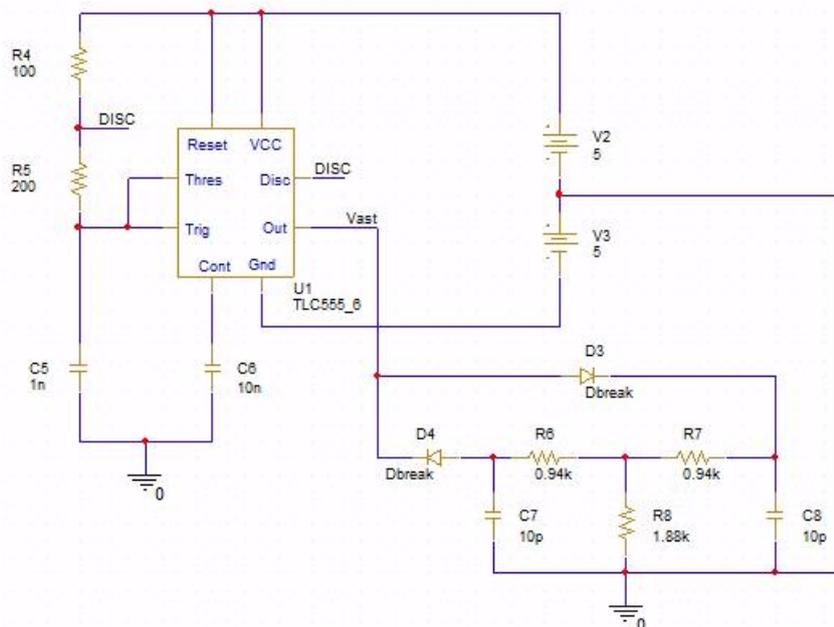


Fig. 19 (Montaje en OrCad del oscilador a alta frecuencia)

Haciendo la medición de la señal de salida del nuevo TLC555 se puede ver que se obtiene una señal de 1.33MHz, por lo que se calcula nuevamente R y RL.



Fig. 20 (Forma de onda a la salida del montaje de la figura 19)

DATOS					
Frecuencia	f	1.33	Mhz		
Amplitud	E	5	Voltios		
Capacidad	Cmax	60	pF		
DISEÑO				$(1-e^{(-k)})$	
CONDICION 1	Múltiplo tau	k	4	0.981684	
CONDICION 2	R=a*RL	a	Sensibilidad (mV/pF)	R (kOhm)	RL (kOhm)
		0.1	9.47	0.82	8.21
		0.2	8.68	0.85	4.27
		0.3	8.01	0.89	2.95
		0.4	7.44	0.91	2.28
		0.5	6.94	0.94	1.88
		0.6	6.51	0.96	1.61
		0.7	6.13	0.99	1.41
		0.8	5.79	1.01	1.26
		0.9	5.48	1.03	1.14
		1	5.21	1.04	1.04
		1.1	4.96	1.06	0.96
		1.2	4.73	1.08	0.90
		1.3	4.53	1.09	0.84
		1.4	4.34	1.11	0.79

Tabla 2 (Cálculo de R y RL a 1.33MHz)

Ahora nuevamente se mide la carga de ambos condensadores y la tensión en la resistencia de carga, para capacidad del sensor mínima y máxima.



Fig. 21 (Formas de onda de la carga de los condensadores, sensor min. 10pF)

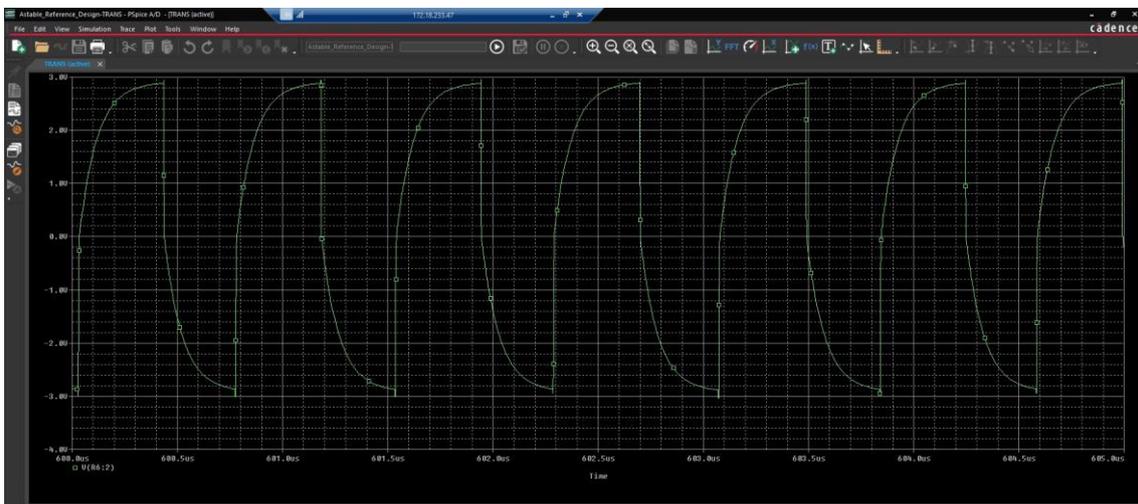


Fig. 22 (Forma de onda en la resistencia de carga (C1-C2), sensor min. 10pF)

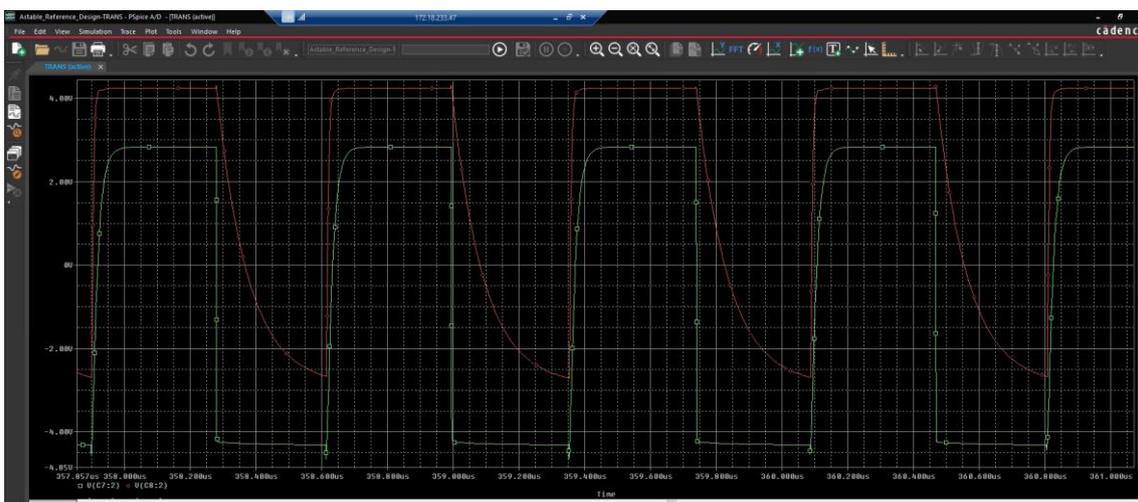


Fig. 23 (Formas de onda de la carga de los condensadores, sensor máx. 60pF)

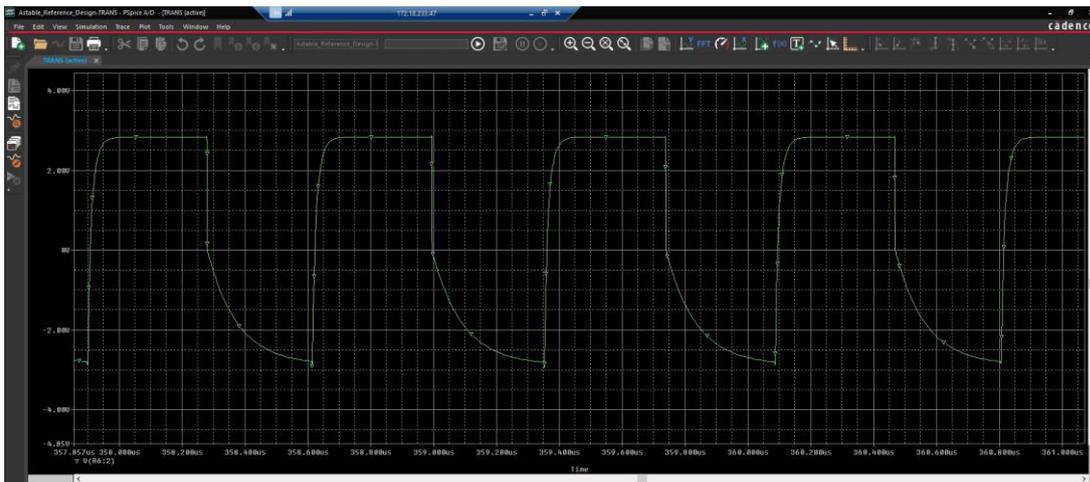


Fig. 24 (Forma de onda en la resistencia de carga (C1-C2), sensor máx. 60pF)

Se puede ver claramente como, cuando la capacidad del sensor es más alta, el tiempo de carga es más lento. Lo que nuevamente da lugar a una diferencia de valor medio según la capacidad del sensor.



Fig. 25 (Valor medio de la señal de RL con sensor 10pF)

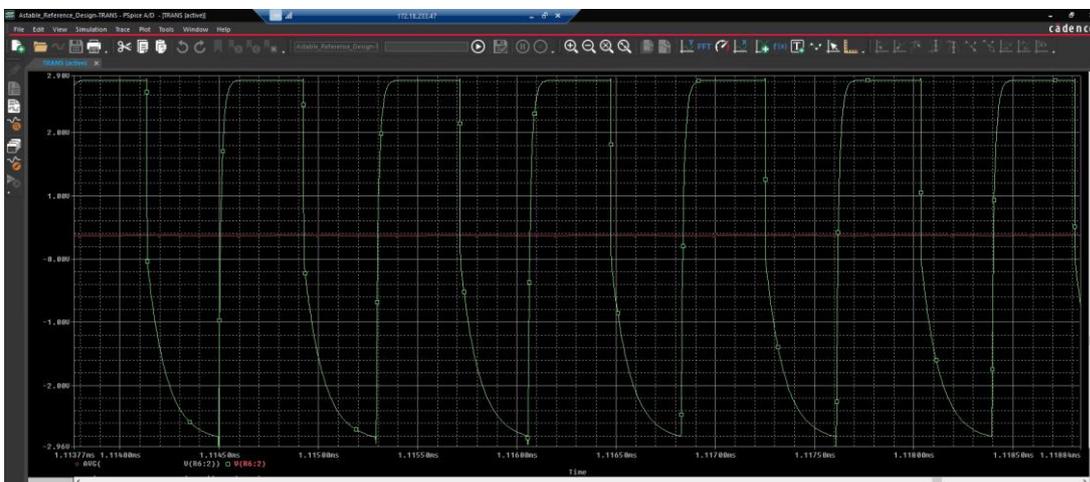


Fig. 26 (Valor medio de la señal de RL con sensor 60pF)



Con esto concluye el apartado de simulación del circuito, a continuación, se llevará a la realidad esperando obtener resultados similares, obviando las diferencias debido a tolerancias, o ruido propio de montajes a alta frecuencia.



1.6.3. Implementación

Para la implementación del proyecto se dividirá nuevamente en dos partes, a baja frecuencia y a alta frecuencia. Estos valores no son los mismos que en la simulación debido a las capacitancias parásitas que hacen ilegible el circuito a ciertas velocidades. Por lo tanto, se trabajará en ambos casos con el contador de alta frecuencia LMC555 y se buscará un valor lo más alto posible pero que se ajuste a un montaje ideal y a continuación, se trabajará con una frecuencia más alta, que será afectada por el ruido y la capacitancia parásita, sin embargo, se elegirá un valor legible dentro de lo posible.

Tras múltiples pruebas las frecuencias elegidas son 128kHz y 400kHz. Pues a mayor frecuencia de 128kHz las capacitancias parásitas empiezan a ser visibles y a más de 400kHz ya son de una magnitud significativa.

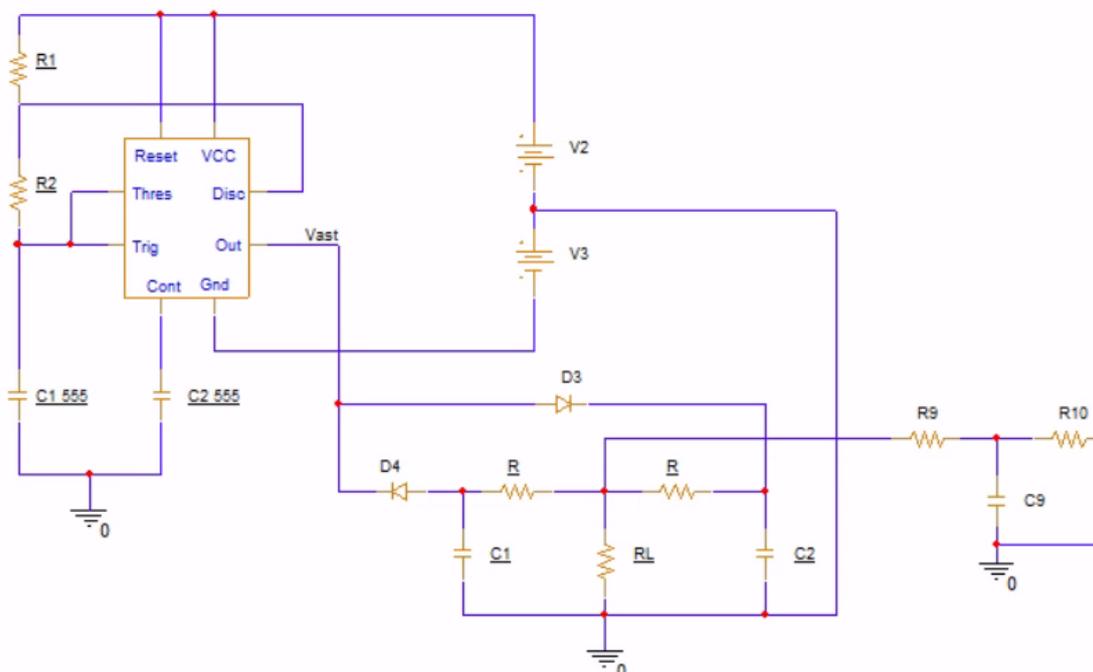


Fig. 27 (Esquemático completo de la implementación)

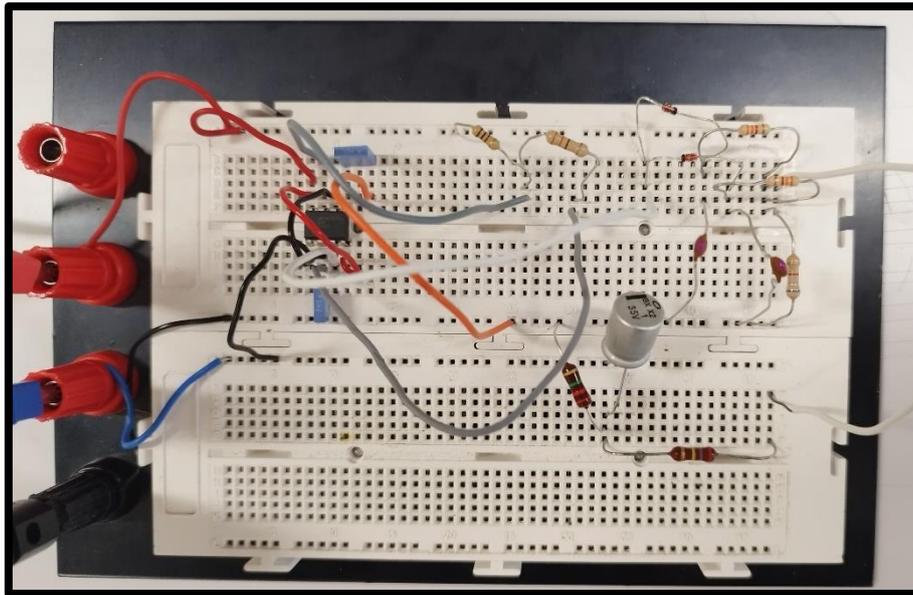


Fig. 28 (Imagen real de la implementación en protoboard)

En primer lugar, se hace el montaje del LMC555 para obtener la señal cuadrada de 128kHz de $\pm 5V$ de amplitud. Para ello se emplea $R_{1555_BF} = 100\Omega$, $R_{2555_BF} = 470\Omega$, $C_{1555_BF} = 10nF$, $C_{2555_BF} = 15nF$. La señal obtenida es la siguiente.

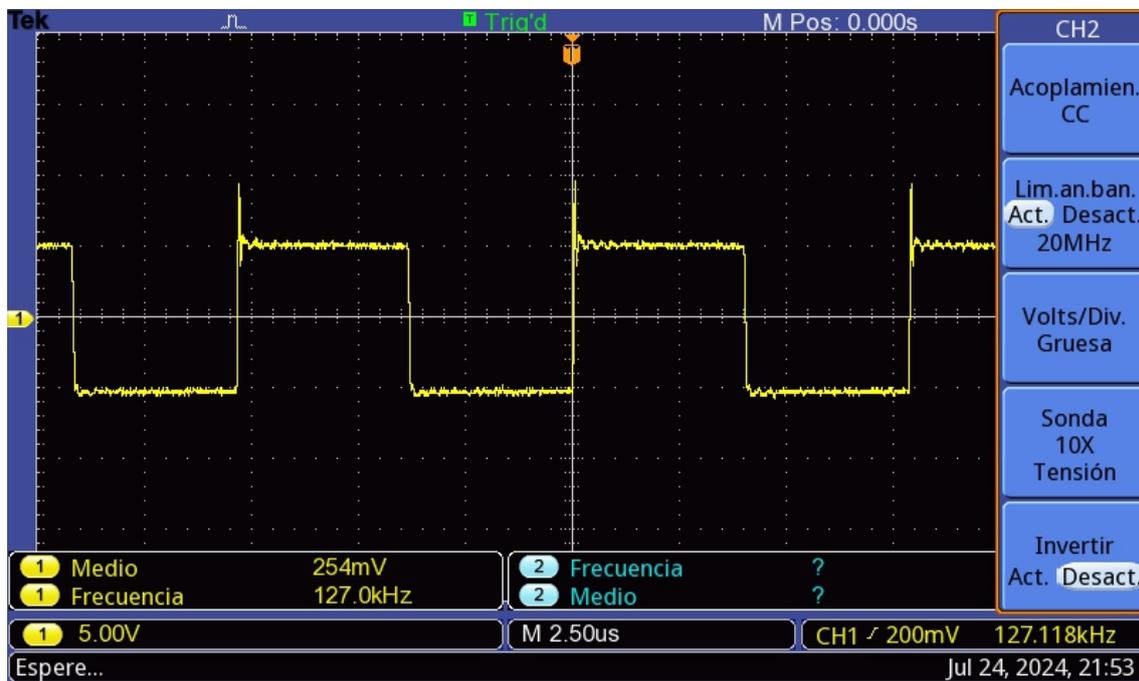


Fig. 29 (Señal de salida del 555 a baja frecuencia)

Una vez se tiene la forma de onda deseada, se conecta el circuito de Lion, utilizando el Excel con los cálculos para R y RL se determinan esos valores y se mide la carga de condensadores, así como, la tensión en la resistencia de carga. Los valores obtenidos para la frecuencia de 128kHz son $R = 15.43 k\Omega \rightarrow 15 k\Omega$, $R_L = 30.86 k\Omega \rightarrow 27 k\Omega$.

Se muestra siempre las formas de onda con la capacidad mínima y máxima del sensor. En el apartado Conclusiones se realiza la curva de calibración con datos obtenidos de valores de capacidad intermedios, estos valores quedan detallados en ese mismo apartado.

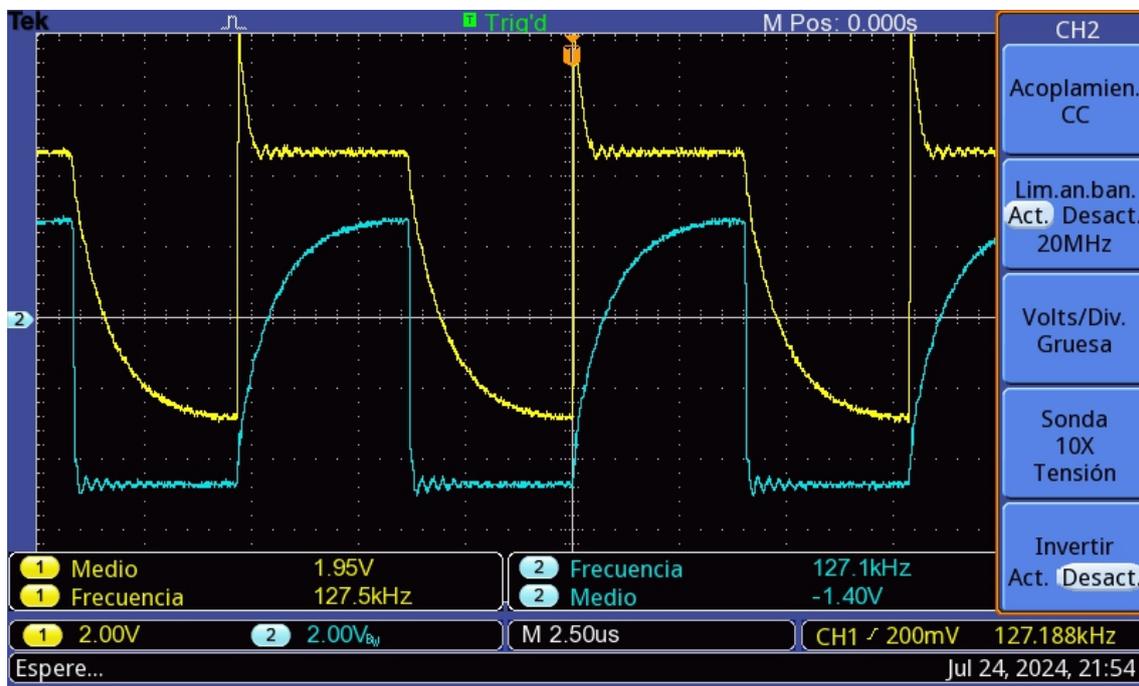


Fig. 30 (Forma de onda de carga de los condensadores (Sensor=10pF))

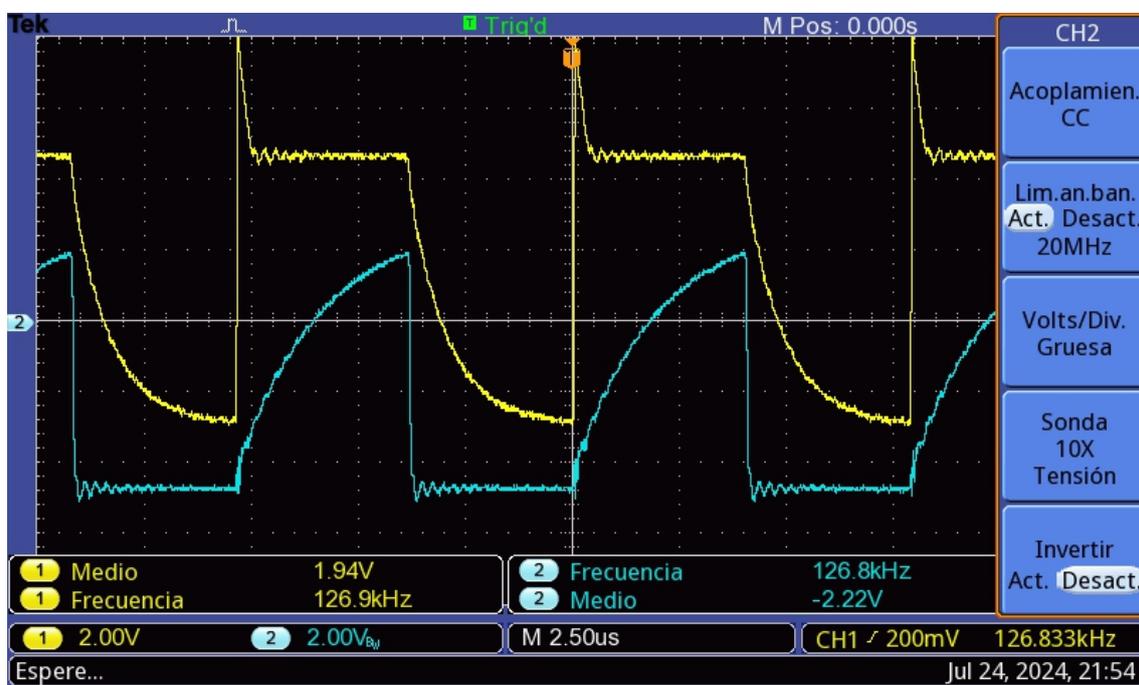


Fig. 31 (Forma de onda de carga de los condensadores (Sensor=58pF))

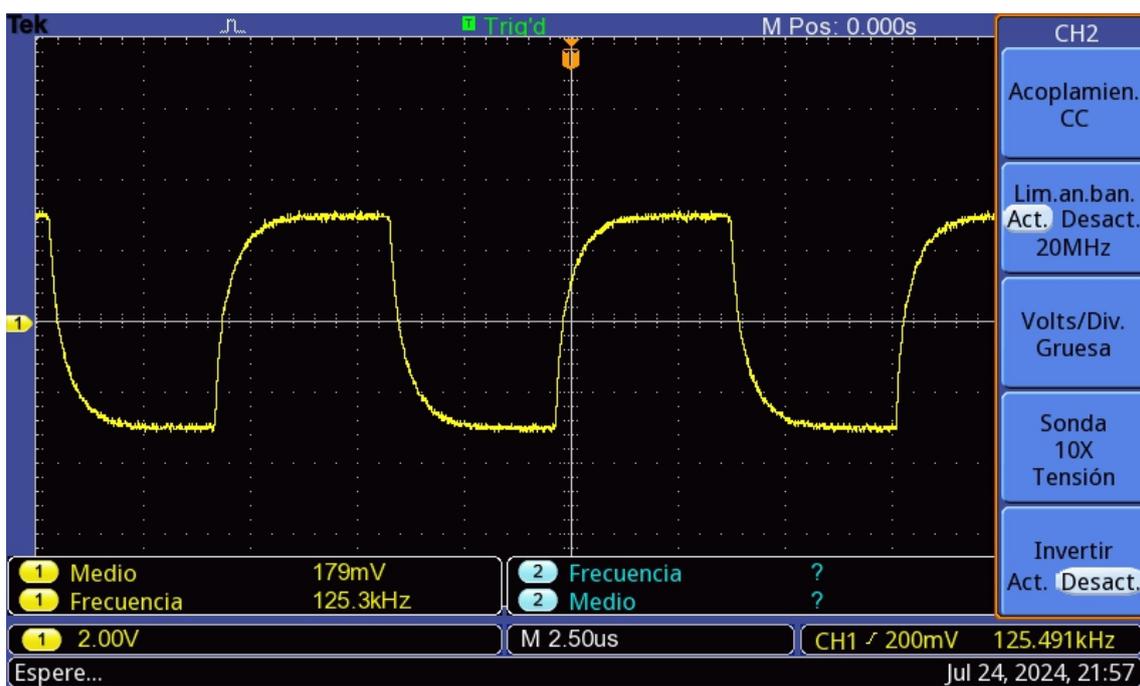


Fig. 32 (Señal en RL (Sensor=10pF))

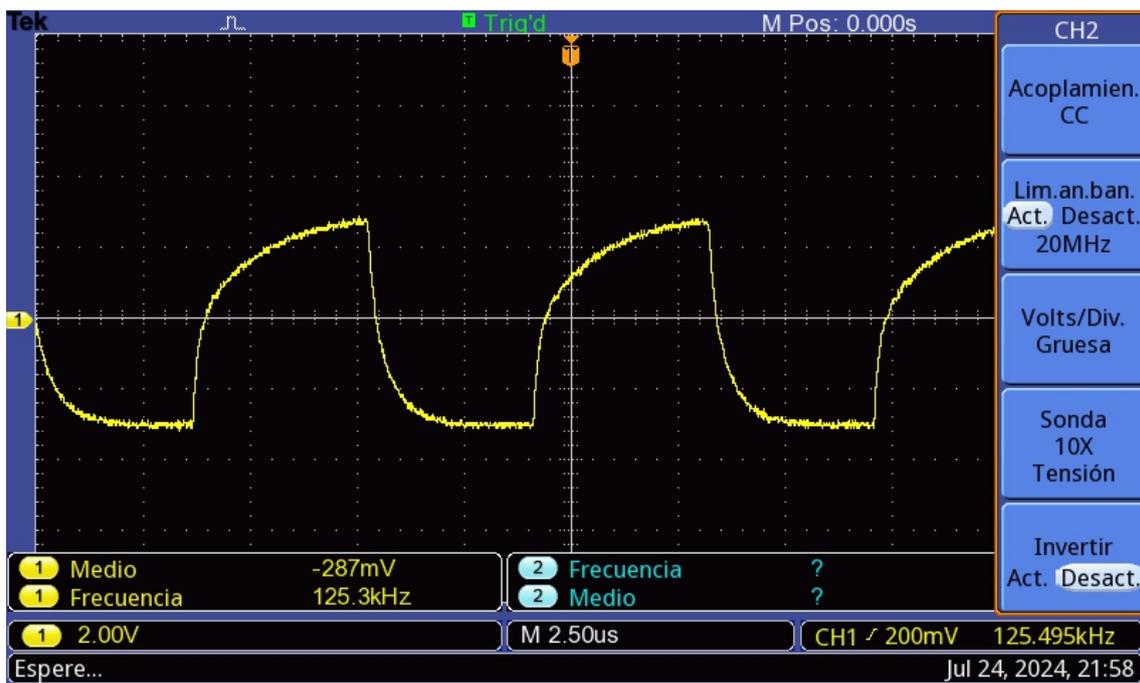
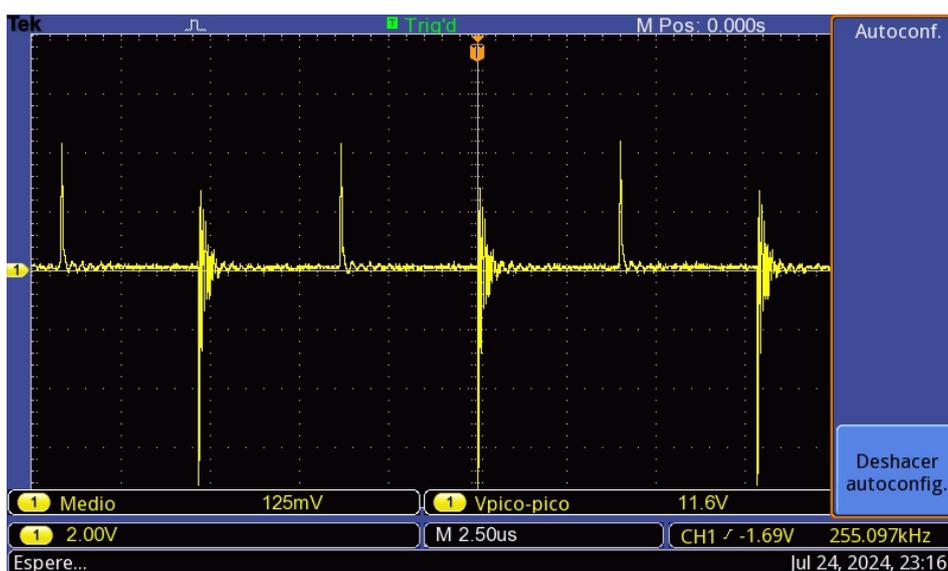
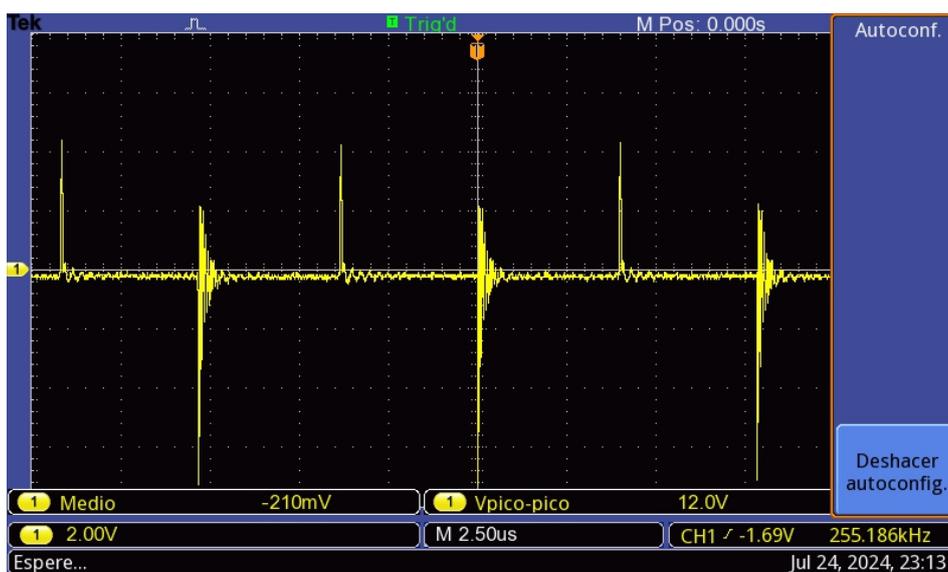


Fig. 33 (Señal en RL (Sensor=56pF))

El último paso es añadir el filtro paso-bajo, obteniendo así la señal de salida del circuito completo. Se puede ver en cada cambio de semiperiodo un pico de tensión a causa de la alta frecuencia y capacidades parásitas.



En segundo lugar, se va a repetir el proceso, pero a una frecuencia mayor, donde se podrá ver como el circuito se comporta correctamente a frecuencias altas, sin embargo, con la tecnología actual, no es posible lograr un buen funcionamiento a nivel de megahercios, como se pretendía en una primera instancia. Se ha comprobado previamente que en simulación si se puede hacer, pero debido a las capacitancias parasitas, como se ha explicado anteriormente, es inviable realizar mediciones precisas.

Se monta el circuito del contador para ver que la señal es correcta y se obtiene la frecuencia deseada. $R_{1555_AF} = 100\Omega$, $R_{2555_AF} = 330\Omega$, $C_{1555_AF} = 10nF$, $C_{2555_AF} = 3.9nF$.

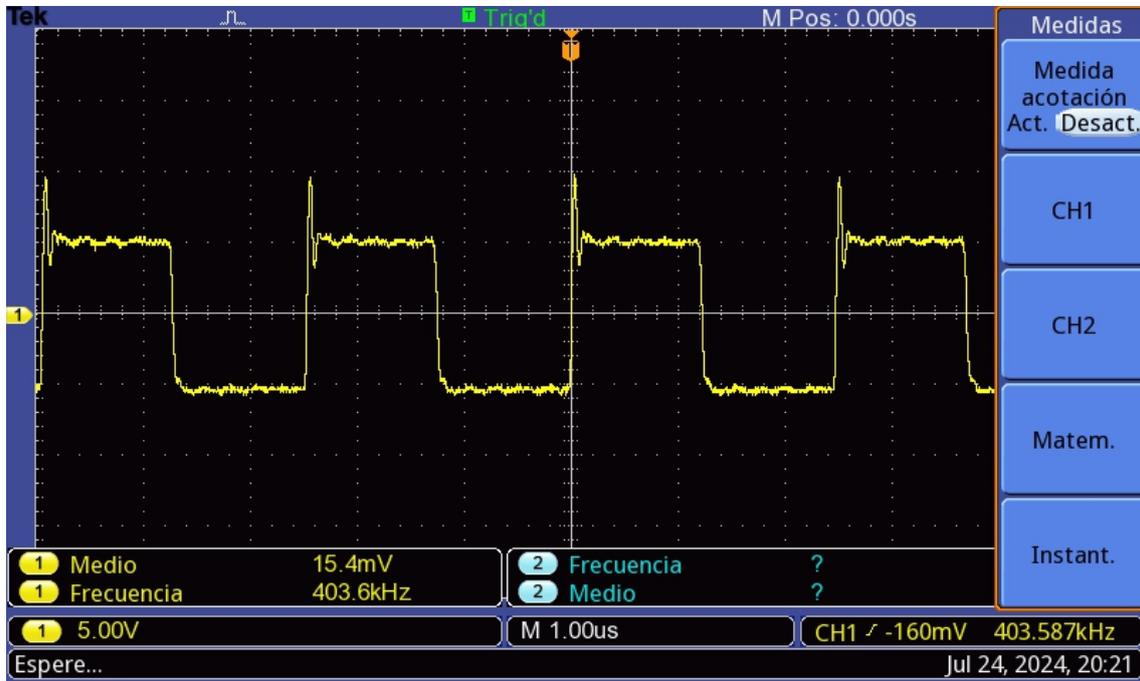


Fig. 36 (Señal de salida del 555 a alta frecuencia)

Se calculan los nuevos valores de R y RL para mantener la sensibilidad deseada y se miden nuevamente, tanto la carga de condensadores, como la tensión en la resistencia de carga. $R = 3.13 \text{ k}\Omega \rightarrow 3.3 \text{ k}\Omega$, $R_L = 6.25 \text{ k}\Omega \rightarrow 6.8 \text{ k}\Omega$.

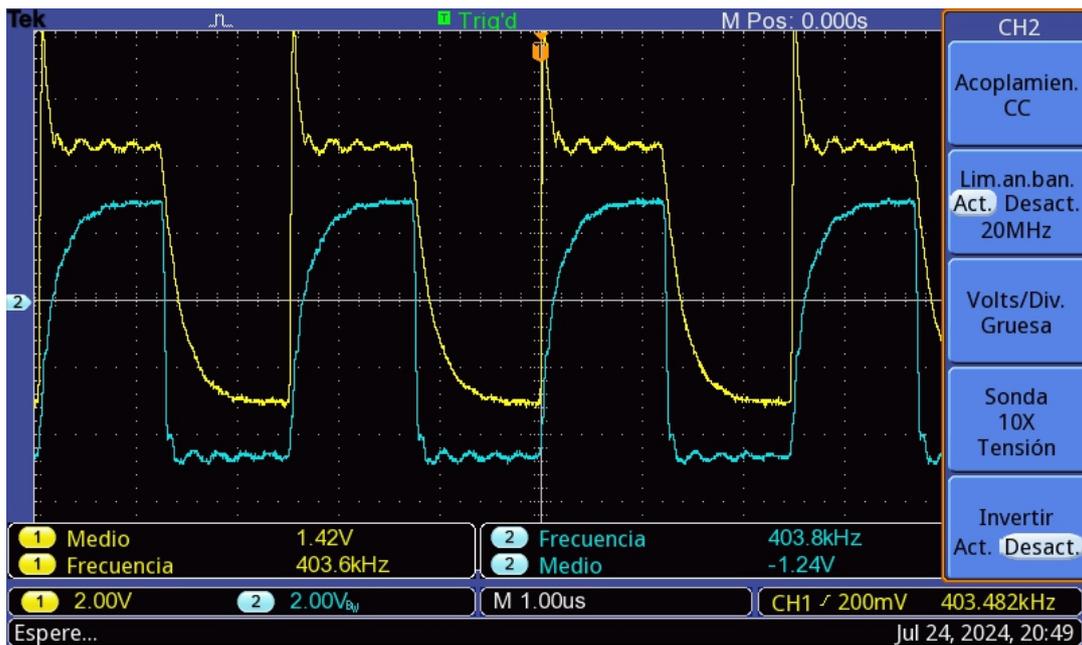


Fig. 37 (Forma de onda de carga de los condensadores (Sensor=10pF))

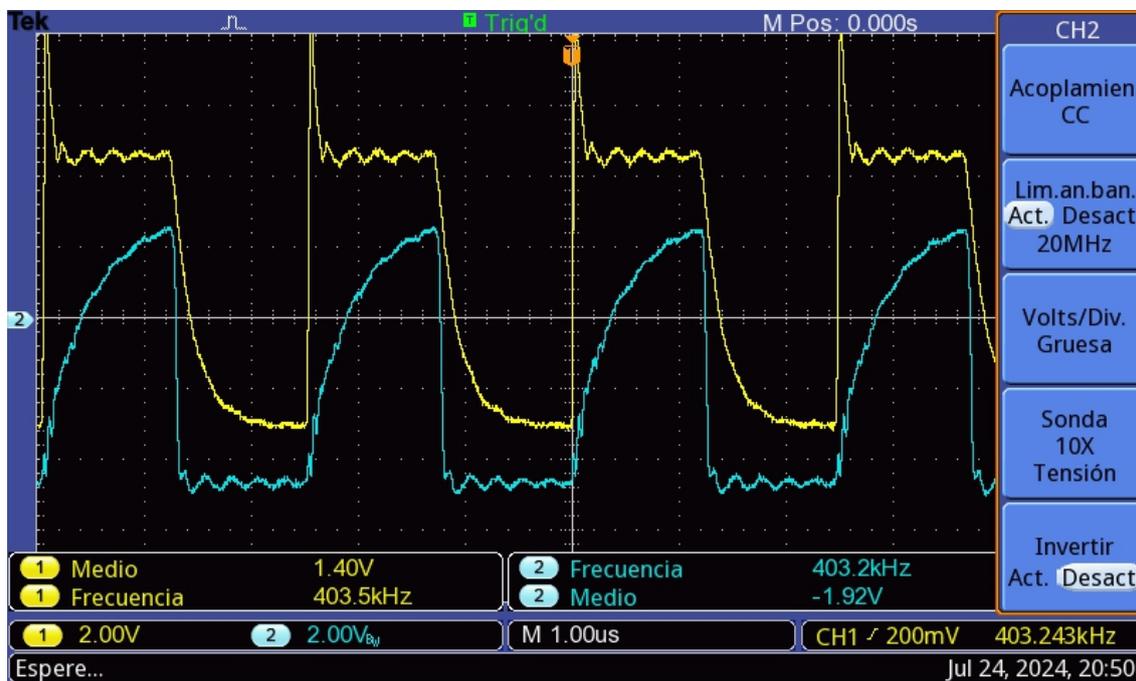


Fig. 38 (Forma de onda de carga de los condensadores (Sensor=56pF))

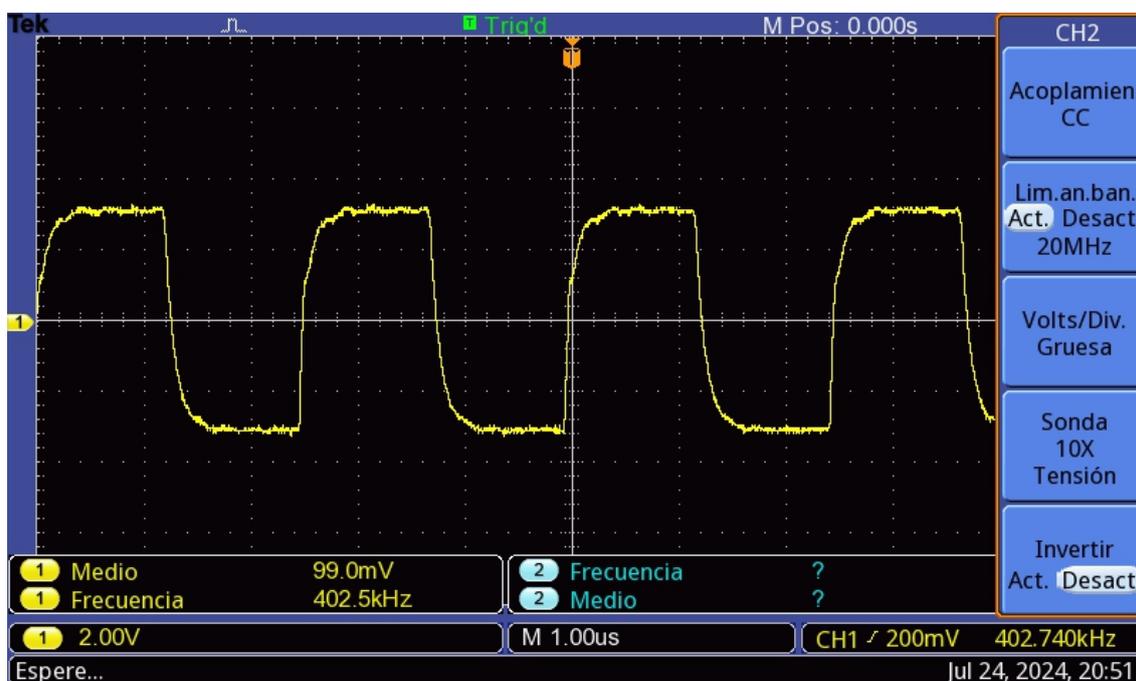
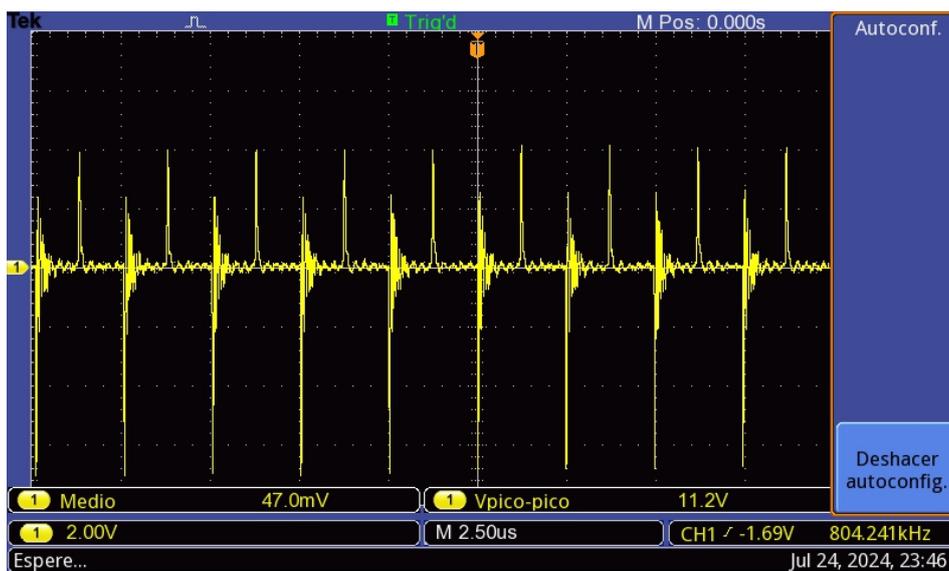


Fig. 39 (Señal en RL (Sensor=10pF))



Se puede ver claramente como debido a estas capacitancias parásitas y el ruido generado a esta frecuencia, hay un pequeño rizado a lo largo de toda la forma de onda. Este rizado, aumenta en función de la frecuencia. Sin embargo, en estos tiempos es posible realizar mediciones aún.

Por último, se añade un filtro paso-bajo para ver la señal del valor medio.



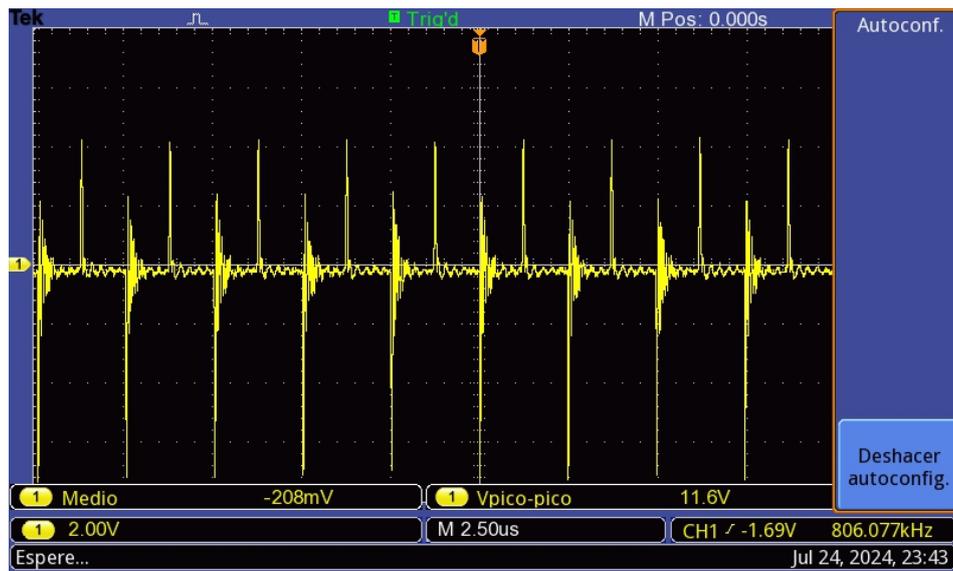


Fig. 42 (Señal obtenida a la salida del FPB (Sensor: 60pF))

Nuevamente, debido a la alta frecuencia y a las capacidades parásitas se aprecian picos de voltaje en cada semiperiodo, sin embargo, omitiendo eso, el circuito funciona correctamente, con unas formas de onda muy similares a la simulación y con las diferencias esperadas debido a la alta frecuencia.

A continuación, se procede a desarrollar la curva de calibración, comparar las sensibilidades y detallar las conclusiones obtenidas en el proceso de desarrollo del trabajo.

1.6.4. Curva de calibración

En este apartado se va a hacer un estudio de resultados con diferentes valores de capacidades para trazar una gráfica que aporte información sobre la linealidad en la medida. Las capturas en el osciloscopio de estas pruebas se adjuntan en el Anexo 6. Los resultados obtenidos se muestran en la siguiente tabla (Tabla 3). Los resultados de tensión en montaje se han invertido de signo para unificar todas las pendientes en sentido ascendente.

SIMULACIÓN 128 kHz	
pF	mV
10	-137
15	-97.14
27	12.48
39	108.08
47	174.67
60	237.17

SIMULACIÓN 400 kHz	
pF	mV
10	88.55
15	117.63
27	189.43
39	259.92
47	306.67
60	356.34

MONTAJE 128 kHz	
pF	mV
10	-125
15	-87.4
27	8.26
39	113
47	164
56	206

MONTAJE 400 kHz	
pF	mV
10	-47
15	-18.7
27	53.2
39	131
47	171
56	208

Tabla 3 (Resultados numéricos obtenidos en la medición con varios valores de capacidad en el sensor)

Graficando estos resultados en una serie de ejes mV/pF, se obtiene la curva de calibración, donde se puede ver si la sensibilidad obtenida es similar a la esperada teóricamente.

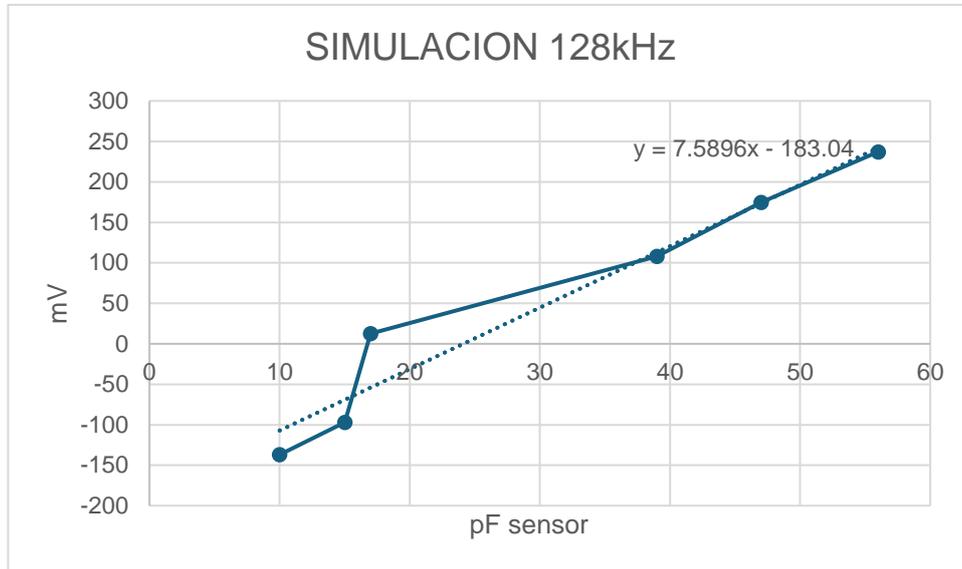


Fig. 43 (Curva de calibración en simulación a 128 kHz)

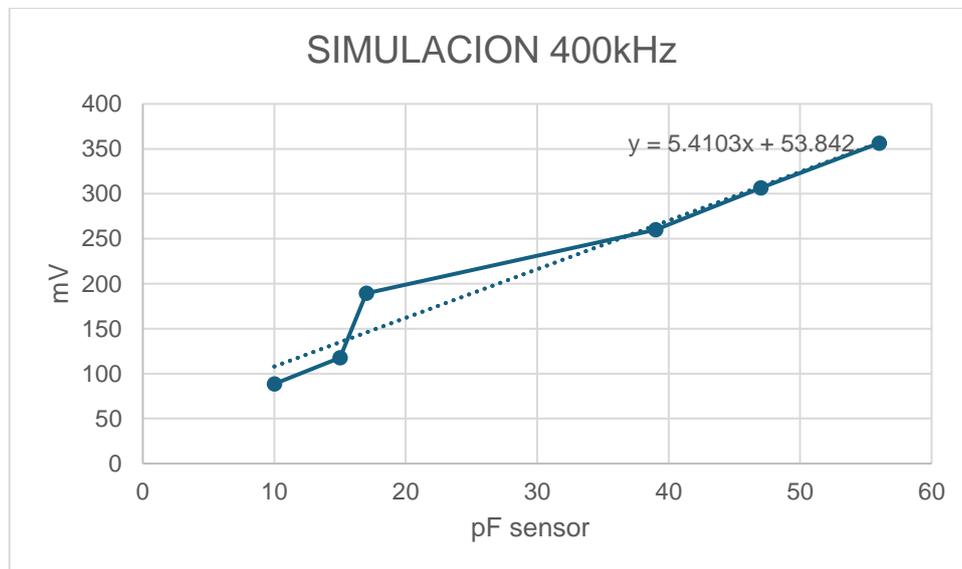


Fig. 44 (Curva de calibración en simulación a 400 kHz)

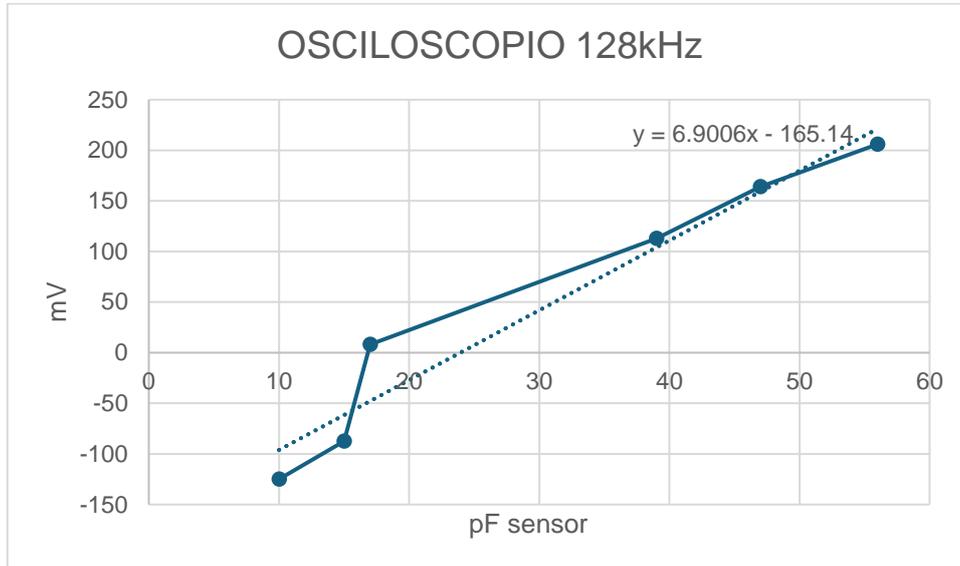


Fig. 45 (Curva de calibración en implementación a 128 kHz)

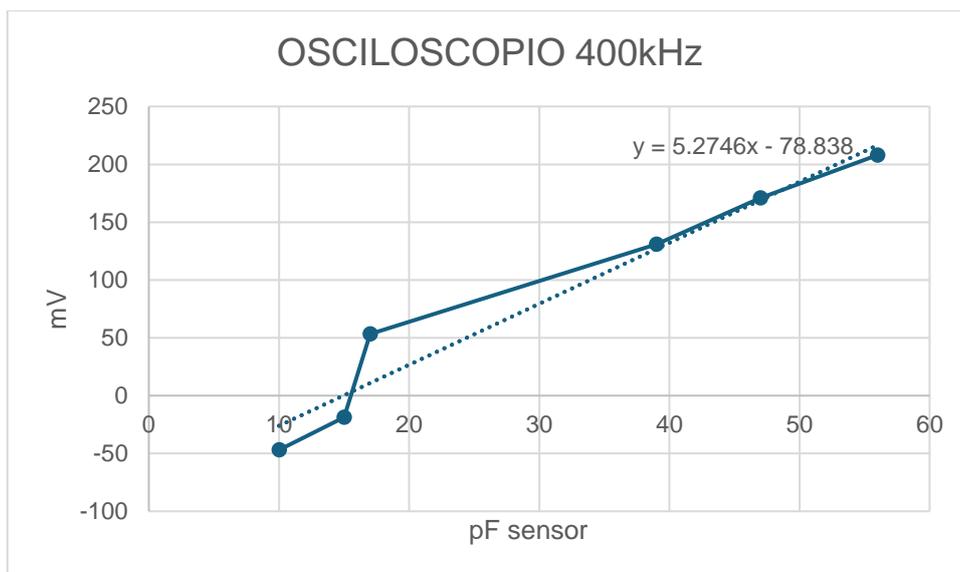


Fig. 46 (Curva de calibración en implementación a 400 kHz)

Como se puede ver en las gráficas, el sensor tiene una respuesta lineal y la sensibilidad real depende de cada montaje. En cada caso la sensibilidad está definida en el término que multiplica a la x en la línea de tendencia. Se observa que, tanto en los dos casos de simulación como en los dos de montaje, el valor de la sensibilidad es muy próximo a la sensibilidad teórica buscada, 6.94mV/pF.

Con esto se da por concluido el proceso de implementación del proyecto.

1.7. Conclusiones

En el presente Trabajo de Fin de Grado se ha desarrollado e implementado un circuito de adaptación de señal para un sensor de humedad, evaluando su desempeño tanto en simulaciones como en pruebas experimentales. A lo largo del proceso, se ha realizado un análisis exhaustivo comparando los resultados obtenidos con las expectativas teóricas, permitiendo validar la efectividad del diseño propuesto.

1.7.1. Análisis de resultados

Las simulaciones realizadas a frecuencias de 128 kHz y 400 kHz mostraron una respuesta lineal del sensor. Los datos obtenidos permitieron generar curvas de calibración precisas, donde se pudo observar que la sensibilidad del sensor se mantuvo cercana al valor teórico esperado de 6.94 mV/pF. En la simulación a 128 kHz, se observaron valores de tensión que variaron entre -137 mV y 237.17 mV, mientras que a 400 kHz los valores oscilaron entre 88.55 mV y 356.34 mV, dependiendo de la capacidad del sensor.

En las pruebas experimentales, se replicaron las condiciones de las simulaciones para comparar los resultados. Se observaron diferencias mínimas atribuibles a las capacitancias parásitas y al ruido presente en el entorno de pruebas. A 128 kHz, los valores de tensión oscilaron entre -125 mV y 206 mV, mientras que a 400 kHz variaron entre -47 mV y 208 mV. A pesar de estas diferencias, las curvas de calibración obtenidas en las pruebas experimentales mostraron una excelente concordancia con las simulaciones, confirmando la linealidad y la precisión del sensor.

1.7.2. Comparación con resultados teóricos

La comparación entre los resultados teóricos y los obtenidos tanto en simulación como en implementación revela una alta concordancia. Las diferencias observadas, menores al 5%, se deben principalmente a factores prácticos como el ruido eléctrico y las capacitancias parásitas, las cuales son inevitables en un entorno experimental real. Sin embargo, estos factores no afectaron significativamente la sensibilidad ni la precisión del sensor, validando así la robustez del diseño teórico.

1.7.3. Conclusión final

El proyecto ha demostrado ser exitoso en la implementación de un circuito de adaptación de señal para un sensor de humedad, cumpliendo con los objetivos planteados al inicio. Las simulaciones y pruebas experimentales corroboraron la precisión y linealidad del sensor, con una sensibilidad muy cercana a la teórica esperada. Este trabajo no solo valida el diseño propuesto, sino que también ofrece una base sólida para futuras investigaciones y desarrollos en el



campo de la ingeniería electrónica aplicada a la medición de parámetros ambientales.

Finalmente, este estudio pone de manifiesto la importancia de considerar las condiciones prácticas y las posibles fuentes de error al trasladar diseños teóricos a implementaciones reales, subrayando la necesidad de una planificación meticulosa y un análisis riguroso en proyectos de ingeniería.



2. Esquemas de conexión

En este apartado se recopilan todos los esquemas de conexión que se han realizado durante el proyecto.

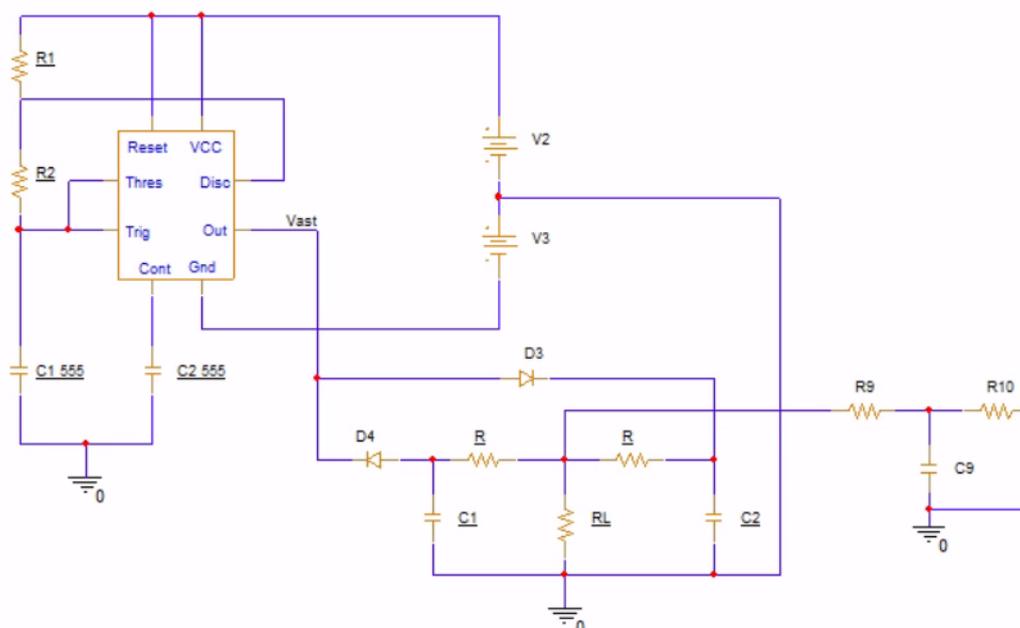


Fig. 48 (Esquemático del circuito completo montado)

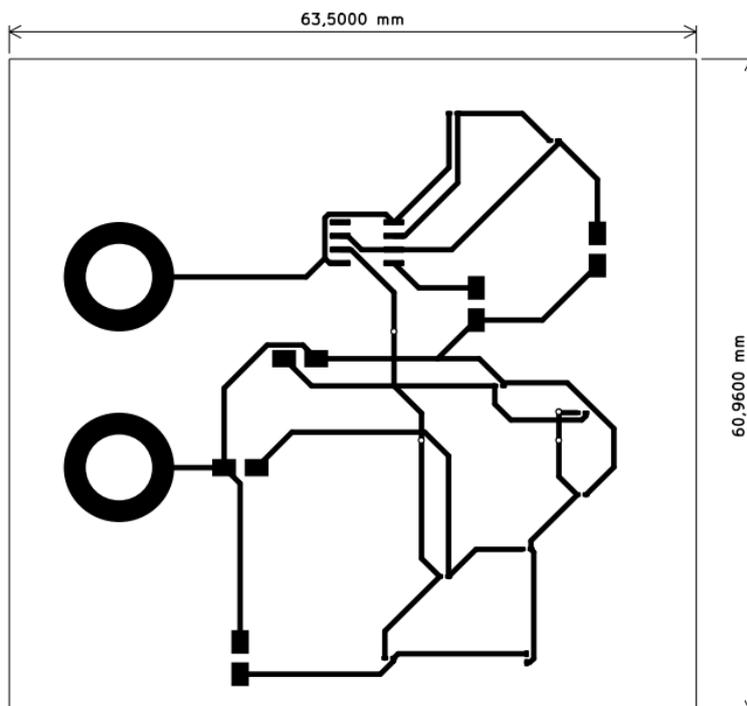


Fig. 47 (Diseño placa PCB)

3. Pliego de condiciones

3.1. Objeto

En el presente pliego de condiciones, quedan definidas las condiciones mínimas requeridas para la realización de las pruebas experimentales que versan sobre . Asegurando su desarrollo con todas las garantías de eficiencia y seguridad.

3.2. Normativa

En el contexto de un proyecto de investigación, como el diseño del circuito de adaptación de señal de un sensor de humedad, no se aplican normativas comerciales específicas. La razón principal es que estos proyectos tienen una finalidad de desarrollo experimental, más que una aplicación inmediata en productos comercializables. En este tipo de entorno, el objetivo principal es el aprendizaje, la innovación y la exploración de nuevas tecnologías, sin las restricciones y requisitos que conlleva el desarrollo de productos para el mercado.

Además, los proyectos de investigación suelen ser prototipos o pruebas de concepto que buscan validar teorías, experimentar con nuevas técnicas o desarrollar nuevas metodologías. Debido a su naturaleza experimental, estos proyectos no están destinados a un uso masivo ni a su comercialización inmediata, por lo que no están sujetos a las normativas estrictas que regulan los productos electrónicos en el mercado. Estas normativas, que aseguran la seguridad, compatibilidad electromagnética y otros aspectos técnicos, son esenciales para productos comerciales, pero no aplican en la misma medida en el ámbito académico, donde la flexibilidad y la libertad de investigación son cruciales para el avance del conocimiento y la innovación tecnológica.

3.3. Condiciones de los materiales

Para la elaboración de pruebas experimentales se emplean materiales físicos como cables, componentes electrónicos y diferente instrumentación electrónica, así como software de terceros que se utilizará para hacer la simulación previa al montaje físico.

3.3.1. Componentes electrónicos

3.3.1.1. Resistencias

Para la ejecución de las pruebas experimentales se emplearán resistencias de película de carbono, ya que son el tipo de resistencias más comunes y económicas. Se fabrican con una película de carbono sobre un sustrato cerámico, pueden tratar con potencias de hasta $\frac{1}{2}$ W. Además, son resistencias estables y precisas, por lo que cubren a la perfección las exigencias y necesidades de las pruebas experimentales de este proyecto.

Este tipo de resistencias tienen una impresión cromática estandarizada sobre el propio dispositivo para identificar su valor. Las series existentes se distribuyen en E6, E12 y E24.

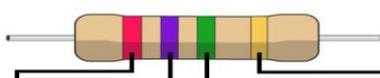
Para representar la resistencia y su tolerancia, se utilizan 4 o 5 bandas de colores. Si la resistencia consta de 4 bandas, la 1 y 2 son los números enteros del valor, la banda 3 es el exponente que multiplica este entero y la banda 4 es el valor en porcentaje de la tolerancia. Para resistencias de 5 bandas, las bandas 1, 2 y 3 son los enteros, la 4 es el exponente que multiplica al valor entero y la banda 5, el porcentaje de tolerancia.

La tolerancia es un porcentaje del valor nominal que indica la precisión de la resistencia fabricada. Para este proyecto se emplea una tolerancia más o menos estricta según el nivel de exactitud requerido. Los valores de tolerancia más comunes son de 5%, 10% y 20%.

También hay algunas resistencias que tienen el valor del coeficiente de temperatura con otras dos franjas de color adicionales.

Relacionado con esto último, otra característica importante a la hora de seleccionar una resistencia es su capacidad de disipación de potencia. Sin embargo, para esta aplicación no es necesario emplear resistencias con grandes disipaciones, ya que se trata de un circuito de baja potencia.

A continuación, se muestra el código de colores para resistencias de 4 bandas, que son las más comunes en cualquier proyecto de electrónica a baja potencia.



COLOR	BANDA 1	BANDA 2	BANDA 3	MULTIPLICADOR	TOLERANCIA
NEGRO	0	0	0	x 1	
MARRÓN	1	1	1	x 10	1%
ROJO	2	2	2	x 100	2%
NARANJA	3	3	3	x 1 000	
AMARILLO	4	4	4	x 1 000 0	
VERDE	5	5	5	x 1 000 00	
AZUL	6	6	6	x 1 000 000	
MORADO	7	7	7	x 1 000 000 0	
GRIS	8	8	8	x 1 000 000 00	
BLANCO	9	9	9	x 1 000 000 000	
ORO				x 0,1	5%
PLATEADO				x 0,01	10%

Tabla 4(Código de colores de resistencias de 4 y 5 bandas)

De los resultados obtenidos en la memoria, para ejecutar las pruebas experimentales se emplean las siguientes resistencias.

SIMULACIÓN	Valor óhmico
	100
	200
	0.94k
	1.88k
	330
	15.63
	31.25

Tabla 5 (Correspondencia valores elegidos de las resistencias)

MONTAJE	Valor óhmico (Ω)	Tolerancia	Código de colores
	15k x2	5%	Marrón, Verde, Naranja
	27k	5%	Rojo, Violeta, Naranja
	100 x2	5%	Marrón, Negro, Marrón
	470	5%	Amarillo, Violeta, Marrón
	330	5%	Naranja, Naranja, Marrón
	3.3k x2	5%	Naranja, Naranja, Rojo
	6.8k	5%	Azul, Gris, Rojo

Tabla 6 (Correspondencia valores elegidos y código cromático de las resistencias)

3.3.1.2. Condensadores

Para las pruebas experimentales, se pueden utilizar condensadores cerámicos o condensadores electrolíticos, atendiendo al valor nominal de capacidad, la tensión nominal y potencia. Estos valores quedan definidos en la memoria.

Los condensadores electrolíticos utilizan un líquido iónico como electrodo y una película de óxido metálico como dieléctrico. Tienen una capacidad de almacenar carga eléctrica grande, sin embargo, tienen polaridad fija. Se utilizan mayoritariamente para circuitos a baja frecuencia y de filtrado de corriente continua. El uso de este tipo de condensador implica una especial atención a la

polaridad, pues en caso de conectarlo erróneamente puede explotar, pudiendo provocar quemazos o algún tipo de daño físico o personal.

Para identificar la polaridad de los condensadores electrolíticos hay que visualizar las marcas impresas en su propia carcasa. Siendo generalmente una marca en forma de signo más (+) para el terminal positivo y una marca en forma de signo menos (-) para el negativo. Si las patas del condensador no han sido modificadas, generalmente la más larga indica el terminal positivo y, por lo tanto, la corta, el negativo.



Fig. 49 (Condensador electrolítico)

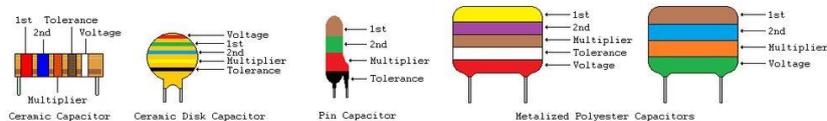
El otro tipo de condensador, el cerámico, tiene un material cerámico como dieléctrico y dos capas de metal como electrodos. Tiene una capacidad de almacenaje menor que el primer modelo, sin embargo, tiene mejores características en aplicaciones a alta frecuencia, por lo que es el tipo de condensador que se utiliza en este proyecto. Se emplean generalmente en circuitos de acoplamiento o desacoplamiento, compensación de temperatura o resonancia.



Fig. 50 (Condensador cerámico)

Los condensadores cerámicos, normalmente llevan impreso en su carcasa el valor nominal de la capacidad y su tensión nominal, igual que los electrolíticos. Sin embargo, omiten la impresión de marcas identificativas de polaridad o patas de diferente tamaño, ya que no mantienen una polaridad fija. En algunos casos, igual que hacen las resistencias, usan un código de colores para determinar su valor, en lugar de imprimir directamente el número.

En la tabla 3 se puede ver el funcionamiento de este código.



Color	1st	2nd	Multiplier	Tolerance %	Voltage
Black	0	0		20%	
Brown	1	1	0	1%	100
Red	2	2	00	2%	200
Orange	3	3	000	3%	300
Yellow	4	4	0.000	4%	400
Green	5	5	00.000	5%	500
Blue	6	6	000.000	6%	600
Violet	7	7	0.000.000	7%	700
Grey	8	8	00.000.000	8%	800
White	9	9	000.000.000	9%	900
Gold			0.1	5%	1000
Silver			0.01	10%	2000
None				20%	

Tabla 7 (Código de color de capacitores cerámicos)

De los resultados obtenidos en la memoria, para ejecutar las pruebas experimentales se emplean los siguientes condensadores cerámicos y uno electrolítico, cuyo datasheet se encuentra en el apartado.

SIMULACIÓN	Capacitancia (F)
	10p x2
	15p
	27p
	39p
	47p
	56p
	1n
	10n

Tabla 8 (Correspondencia valores elegidos de los condensadores)

MONTAJE	Capacitancia (F)
	10n x2
	15n
	3.9n
	10p x2
	15p
	27p
	39p
	47p
	56p

Tabla 9 (Correspondencia valores elegidos de los condensadores)

3.3.1.3. Diodos

Un diodo es un componente electrónico semiconductor que permite el flujo de corriente en una sola dirección. Está compuesto por una unión de dos materiales semiconductores diferentes, típicamente silicio, denominados tipo P (positivo) y tipo N (negativo). La unión entre estos dos materiales forma lo que se conoce como la "unión PN". Cuando se aplica una tensión positiva en el ánodo (lado P) y negativa en el cátodo (lado N), el diodo permite el paso de corriente, pero cuando se invierte la polaridad, el diodo bloquea el flujo de corriente, actuando, así como un interruptor unidireccional.

El funcionamiento básico del diodo se puede explicar en términos de la zona de deplexión, una región en la unión PN donde los portadores de carga (electrones y huecos) se recombinan y crean una barrera de potencial. Cuando se aplica una tensión directa (polarización directa), esta barrera se reduce, permitiendo que los electrones y huecos crucen la unión y, por lo tanto, la corriente fluya. En cambio, cuando se aplica una tensión inversa (polarización inversa), la barrera de potencial aumenta, impidiendo el paso de corriente, excepto por una pequeña corriente de fuga que es normalmente insignificante.

Los diodos tienen una amplia gama de aplicaciones en la electrónica. Una de las aplicaciones más comunes es la rectificación, donde los diodos se utilizan en rectificadores de media onda y de onda completa para convertir corriente alterna (CA) en corriente continua (CC). Esto es fundamental en la mayoría de los dispositivos electrónicos que requieren una fuente de alimentación de CC. Además, los diodos se utilizan en circuitos de protección contra sobretensiones, ya que pueden desviar picos de tensión peligrosos y proteger componentes sensibles. Los diodos Zener, un tipo especial de diodo, se

emplean para proporcionar regulaciones de voltaje precisas en fuentes de alimentación y estabilizadores.

Otra aplicación importante de los diodos es en la detección y demodulación de señales en sistemas de comunicación, donde convierten señales de radiofrecuencia (RF) moduladas en señales de audio o video. Los diodos LED (Light Emitting Diodes) son ampliamente usados en iluminación y pantallas, debido a su eficiencia energética y longevidad. Además, los diodos láser tienen aplicaciones en dispositivos ópticos y de comunicación, como lectores de discos y fibras ópticas.

En el caso del presente proyecto, se emplean dos diodos cuyo datasheet se encuentra en el apartado Anexo 4.



Fig. 51 (Diodo)

3.3.1.4. Temporizador 555

Un 555 es un circuito integrado que se utiliza como temporizador, ya que es capaz de generar retardos precisos en el tiempo; generador de pulsos, pues produce señales cuadradas o rectangulares (según el ciclo de trabajo) y oscilador, al ser señales periódicas.

Este dispositivo se puede configurar de diferentes formas, en modo astable, monoestable y biestable.

- Astable. En este modo, el 555 funciona como oscilador, generando una señal de onda cuadrada sin un nivel estable.
- Monoestable. Con esta configuración, trabaja como temporizador, pues genera un unico pulso de duración a determinar cada vez que se activa.
- Biestable. Este modo de uso es poco común, pues actua como un flip-flop o interruptor de dos estados. Manteniendo la salida en estado alto o bajo hasta que se dispara nuevamente.

Algunas características principales de estos dispositivos, operan generalmente a una tensión de entrada de entre 4.5V y 15V; pueden oscilar desde unos pocos Hz hasta varios MHz; en cuanto a tiempo se refiere, es un dispositivo muy preciso; es capaz de manejar cargas de corriente de hasta 200mA.

Para esta aplicación se utilizará la configuración astable, pues se quiere obtener una señal periódica cuadrada.

El pinout se puede ver en el Datasheet (apartado Anexo 5).



Fig. 52 (Temporizador 555 integrado)

3.3.2. Cableado y elementos de montaje

3.3.2.1. Conductores eléctricos

Para utilizar de manera visual y efectiva con la placa de prototipos, es necesario utilizar cables. Aunque también se pueden conectar los componentes directamente entre sus terminales, en algunas ocasiones no es la mejor idea, pues puede resultar incómodo para realizar mediciones, o simplemente queda un circuito más engorroso y difícil de leer. En este caso, de cobre flexible unifilar, con una sección de 0.5 mm² aislado con una capa de PVC. Es el cableado más común en este tipo de aplicaciones.

3.3.2.2. Placa de prototipos

La protoboard o placa de prototipado rápido, es una herramienta fundamental en el proceso de diseño de circuitos electrónicos. Es una placa rectangular con una matriz de orificios interconectados eléctricamente. Aquí, los componentes electrónicos se conectan sin necesidad de soldarlos, lo que permite experimentar y probar diferentes configuraciones de circuitos de manera rápida y flexible. Ahorrando la implementación de un circuito inacabado en una PCB.

Por estas razones se empleará una placa de prototipos en el montaje y comprobación del circuito seleccionado. Pese a que previamente se simulará para determinar la mayor cantidad de elementos posibles como el valor de las resistencias y condensadores, será necesario probar también el funcionamiento físicamente.

Este montaje será temporal, puesto que las conexiones de una protoboard no tienen la fiabilidad suficiente para garantizar el correcto funcionamiento del circuito al desplazarlo o interactuar con el fuera de un ambiente fijo y estable.

Existen infinidad de modelos de placas de prototipado rápido, sin embargo, suelen clasificarse por tamaño, por cantidad de conexiones.

- Protoboard completa: Es la más grande y versátil. Tiene alrededor de 830 puntos de conexión. Está dividida en dos secciones principales, cada una con 63 filas de 5 agujeros conectados entre sí. Además, cuenta con rieles de alimentación a los lados para conectar la fuente de voltaje o la toma a tierra. Estas filas están conectadas a lo largo de toda la longitud de la placa.
- Protoboard media: Tiene aproximadamente 400 puntos de conexión. Al igual que la completa, está dividida en dos secciones con 63 filas de 5 agujeros cada una. También tiene rieles de alimentación.
- Mini protoboard: Es la más pequeña y compacta. Tiene alrededor de 170 puntos de conexión. Su diseño es similar al de las otras, pero con menos filas y agujeros. No presenta, generalmente, rieles de alimentación.

Para este proyecto se utilizará una placa completa o media.

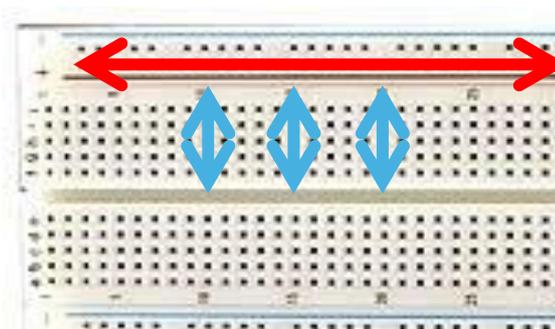


Fig. 53 (Conexiones internas del protoboard)

Como se ha mencionado anteriormente, los puntos están interconectados de una forma en concreto que hay que respetar para que el prototipo funcione. Las filas de alimentación están conectadas a lo largo de toda la placa. El resto de la matriz se unen por columnas de 5 en 5, es decir, los pines son independientes por filas, pero están conectados hacia arriba y abajo con sus contiguos.

Antes proceder con el montaje se realizarán las siguientes comprobaciones sobre la placa:

- Revisar la continuidad de las líneas de conexión.

Una vez conocidas las conexiones internas de la protoboard, se comprobará la continuidad de las líneas de 5. Esto se puede realizar haciendo uso de un multímetro digital. Configurándolo de forma correcta se colocará una sonda en la fila 1, columna 1, y la segunda en la fila 5, columna 5, de esta manera, se habrá comprobado la continuidad de toda esa línea.

- Revisar la continuidad de las líneas de alimentación.

Se procederá igual que con las líneas de conexión, pero poniendo una sonda en el primer punto de un extremo de la línea de alimentación y la otra sonda en el último de ellos, de esta manera se habrá comprobado la continuidad de una de las líneas de alimentación entera.

El montaje del prototipo debe ser limpio y ordenado para identificar fácilmente cualquier tipo de error o fallo, evitando cables superpuestos, formas geométricas complejas, conexiones polarizadas conectadas de forma asimétrica, etc. en la medida de lo posible. También es importante prescindir al máximo de cableado innecesario, cuidando siempre la simpleza, limpieza, eficacia y utilidad del circuito prototipo.

La alimentación será lo último que se conectará al montaje, para que, una vez revisadas todas conexiones y el esquema implementado, se minimicen las probabilidades de dañar cualquier componente.

3.3.2.3. Terminales cocodrilo y banana

Para alimentar o medir el circuito se utilizarán cables con terminales banana-cocodrilo y banana-banana. El terminal con nombre de reptil es muy útil, ya que se puede enganchar directamente a un cable más pequeño, cosa que el terminal banana no puede hacer.

Estos cables se dividen en dos colores, rojo para las conexiones positivas y negro para las negativas o tomas a tierra.



3.3.3. Instrumentación de alimentación y medida

3.3.3.1. Osciloscopio digital

Para realizar las mediciones y visualización de las formas de onda y valores necesarios se hará uso de un osciloscopio. Este instrumento permite principalmente visualizar la tensión en función del tiempo. Los osciloscopios capturan señales eléctricas y las muestran en una pantalla. Utilizan un convertidor analógico-digital (ADC) para muestrear voltajes y almacenarlos en memoria. Además de medir tensiones, los osciloscopios modernos ofrecen funciones avanzadas como análisis de formas de onda, medidas automáticas y análisis de señales mixtas.

Para utilizarlo, primero hay que encender el dispositivo y conectar las sondas a las entradas del osciloscopio, asegurándose de que la punta de la sonda esté conectada al punto de prueba del circuito y la pinza de tierra esté conectada a un punto de tierra del mismo circuito.

Una vez conectadas las sondas, se puede ajustar la escala de tiempo y la escala de voltaje para obtener una visualización clara de la señal. La escala de tiempo se ajusta mediante la perilla de "Time/Div", que cambia el intervalo de tiempo que representa cada división horizontal en la pantalla. La escala de voltaje se ajusta con la perilla de "Volt/Div", que cambia el valor de voltaje que representa cada división vertical.

A continuación, se ajusta, si es necesario, la rueda de "Trigger" para estabilizar la señal en la pantalla. El "Trigger" sincroniza el barrido horizontal con una característica específica de la señal, como su nivel de voltaje o su pendiente, lo que permite una visualización constante y sin fluctuaciones.

Además, se pueden utilizar funciones adicionales, como medir automáticamente el período, la frecuencia, el voltaje pico a pico, entre otras, según las capacidades del osciloscopio digital que se esté utilizando.



Fig. 54 (Osciloscopio digital)

3.3.3.2. Multímetro digital

El multímetro digital es un instrumento de medición electrónica que combina varias funciones. Generalmente, los multímetros digitales pueden medir voltaje (tanto en corriente continua, DC, como en corriente alterna, AC), corriente (DC y AC), resistencia, y otras pruebas, como la medición de continuidad, capacitancia, frecuencia, y temperatura. Es un instrumento muy útil para obtener información de numérica de este estilo.

Para medir voltaje, las puntas de prueba del multímetro se conectan en paralelo con el circuito, permitiendo la medición la diferencia de potencial y la muestre en la pantalla.

Para medir corriente, las puntas se conectan en serie con el circuito, permitiendo que la corriente fluya a través del multímetro.

Al medir resistencia y capacitancia, el multímetro aplica una pequeña corriente a través del componente y calcula la resistencia basándose en la caída de voltaje o el tiempo que tarda en cargar el condensador.



Fig. 55 (Multímetro digital)

3.3.3.3. Fuente de alimentación / generador de funciones

Una fuente de alimentación para laboratorio es un dispositivo electrónico diseñado para proporcionar energía eléctrica estable y regulada a equipos y circuitos durante pruebas, experimentos y desarrollo. Este tipo de fuente es esencial en entornos de investigación y desarrollo, ya que permite ajustar y controlar con precisión los parámetros de salida, como el voltaje y la corriente, lo cual es crucial para garantizar el correcto funcionamiento de los dispositivos y evitar daños. Las fuentes de alimentación de laboratorio suelen tener características como la protección contra sobrecarga y cortocircuito, así como salidas múltiples que pueden proporcionar diferentes voltajes simultáneamente.

El funcionamiento de una fuente de alimentación para laboratorio se basa en la conversión de la corriente alterna (AC) de la red eléctrica en corriente continua (DC) regulada. El proceso comienza con la transformación de la AC a un nivel de voltaje adecuado mediante un transformador. Luego, la corriente se rectifica y filtra para convertirla en DC. A continuación, un regulador de voltaje ajusta la salida a un nivel específico y constante, independientemente de las variaciones en la carga o en la entrada. Muchas fuentes de laboratorio también incluyen controladores digitales que permiten una configuración precisa y el monitoreo de los parámetros de salida a través de una interfaz de usuario, como una pantalla LCD.

En cuanto a su utilización, una fuente de alimentación para laboratorio es extremadamente versátil y se emplea en una amplia gama de aplicaciones. En el caso específico de este proyecto, donde se requiere conectar un circuito a $\pm 5V$, la fuente de alimentación debe ser capaz de proporcionar tanto una salida positiva como una negativa. Esto es crucial para circuitos que operan con señales bipolares o requieren una referencia de voltaje cero en el centro. Para utilizar la fuente de alimentación en este contexto, se configuraría la salida positiva a +5V y la salida negativa a -5V, conectando los terminales de salida correspondientes a los puntos de alimentación del circuito y el terminal de tierra al punto de referencia del circuito. Esto asegurará que los componentes del circuito reciban los voltajes correctos para su funcionamiento.

Además de proporcionar voltajes específicos, una fuente de alimentación de laboratorio permite ajustar y limitar la corriente de salida, lo cual es útil para proteger el circuito de posibles daños por sobrecorriente. Por ejemplo, si se establece un límite de corriente de 1A, la fuente reducirá o cortará la salida si se intenta extraer más corriente de la permitida, protegiendo así tanto la fuente como el circuito conectado.

En resumen, una fuente de alimentación es un dispositivo esencial en el desarrollo y prueba de circuitos electrónicos, proporcionando una fuente de energía confiable, regulada y ajustable. Su capacidad para ofrecer salidas múltiples, como $\pm 5V$, y su versatilidad en la configuración y protección de los parámetros de salida, la convierten en una herramienta indispensable para garantizar la precisión y seguridad en el trabajo con circuitos electrónicos.



Fig. 56 (Fuente de alimentación)

3.3.4. Herramientas y material complementario

Para la manipulación y creación de la placa PCB se necesitará material adicional.

3.3.4.1. Soldador y estaño

Un soldador es una herramienta con mango antitérmico y una punta de cobre que se calienta al activar el flujo de corriente. El soldador debe cumplir los estándares de calidad y fabricación definidos por el marco legal de la UE. Esto se sabe si tiene el marcado CE correspondiente.



Fig. 57 (Soldador)

Se recomienda una potencia mínima de unos 30 W para asegurar la temperatura de fusión del estaño, que permita la soldadura de componentes.

Es importante seguir algunas medidas de seguridad para evitar o, al menos, minimizar riesgos asociados a la soldadura con estaño. Se debe trabajar en un área ventilada correctamente para evitar la acumulación de humo. Si fuera necesario se recomienda utilizar algún sistema de extracción de humos. En cuanto al soldador, es importante utilizar una punta en buenas condiciones de trabajo, ya que una punta desgastada puede no alcanzar la temperatura necesaria o generar más humo o residuos de lo normal, aumentando los riesgos.

Una premisa tan lógica como importante es no tocar la punta del soldador cuando está caliente. En caso de que fuera necesario, se emplearán pinzas o alguna herramienta no conductora de calor.

Por parte del estaño, antiguamente se empleaba estaño a base de plomo, sin embargo, en julio de 2006, la Restricción de Sustancias Peligrosas en Equipos Eléctricos y Electrónicos (RoHS) de la Unión Europea reguló el uso de productos electrónicos con plomo, lo que incluye la soldadura, debido a los efectos perjudiciales para la salud y el medio ambiente. Desde entonces, se ha implementado el uso de estaño libre de plomo en la industria electrónica para reducir los riesgos asociados con el plomo.

Este estaño libre de plomo se realiza con aleaciones con diferentes metales como la plata, cobre, bismuto... Cada aleación varía las características del estaño, como el punto de fusión.

Para las soldaduras necesarias en este proyecto se utilizarán aleaciones de estaño libre de plomo. Algunas de las aleaciones más comunes son las siguientes:

- Estaño 95 - Sb 5: Esta soldadura, compuesta en un 95% de estaño y un 5% de antimonio, es ideal para aplicaciones electrónicas sensibles. Ofrece una fusión suave y es adecuada para conexiones delicadas.
- Estaño 95 - Ag 5: Con un 5% de plata, esta soldadura es conocida por su conductividad eléctrica mejorada. Es comúnmente utilizada en aplicaciones donde se requiere una alta eficiencia de conducción, como conexiones en dispositivos electrónicos.
- Estaño 96 - Ag 4: Conteniendo un 4% de plata, esta soldadura combina las propiedades de la plata con la facilidad de fusión del estaño. Es apta para aplicaciones que necesitan tanto conductividad como una fusión controlada.

- Estaño 97 - Cu 3: Con un 3% de cobre, esta soldadura ofrece una mayor resistencia mecánica. Es una elección común en situaciones donde se requiere una unión fuerte y duradera, como en conexiones de componentes estructurales.
- Estaño 97 - Ag 3: Conteniendo un 3% de plata, esta soldadura es conocida por su combinación de conductividad y resistencia. Es adecuada para aplicaciones que requieren una conexión robusta y eficiente, como en la fabricación de dispositivos electrónicos.
- Estaño 99 - Cu 1: Con un 1% de cobre, esta soldadura ofrece una fusión suave junto con una mejora en la resistencia. Es apropiada para situaciones donde se necesite una conexión confiable y duradera, como en aplicaciones de fontanería y unión de componentes de metal.

3.3.4.2. Herramienta de mano

Para la manipulación, corte, pelado o adaptación del cableado se utilizarán herramientas cortantes, pelacables... Estas herramientas deberán cumplir la normativa europea llevando el marcado CE, para asegurar medidas como el aislamiento eléctrico.



Fig. 58 (Alicate pelacables)

4. Condiciones de ejecución

4.1. Adquisición de los materiales necesarios

La compra de todo el material necesario para la parte experimental correrá a cargo del docente o persona que desee comprobar la idoneidad de las herramientas planteadas en el proyecto para la posterior ejecución en el ámbito agrónomo.

La compra del material para la fase de implantación y puesta en marcha en un ámbito agrónomo real correrá a cargo del departamento o centro encargado del suministro de material de laboratorio.

Se deberán comprar los componentes con las especificaciones descritas atendiendo a los criterios de calidad establecidos en la memoria y pliego de condiciones del presente proyecto.

4.2. Adquisición de software para simulación

En caso de que la persona que ejecute el proyecto desee hacer una simulación de funcionamiento antes de llevarlo a cabo experimentalmente, deberá conseguir herramientas de simulación. Desde este proyecto se recomienda utilizar OrCad, por sus múltiples ventajas explicadas previamente.

Para docentes, alumnos o integrantes del PAS de la Universidad Politécnica de Valencia, este software será gratuito y disponible en los ordenadores de laboratorio del departamento de Ingeniería Electrónica.

Para cualquier otra persona ajena a la UPV, que no pertenezca a una entidad con licencia de este programa, la adquisición de esta correrá a su cargo.

4.3. Seguridad en la ejecución

Para la parte de simulación, en caso de que sea deseado, se pueden utilizar otro software, pero no están descritos en el proyecto, por lo que no se puede verificar su fiabilidad y utilidad. Por esto, cualquier uso de otras aplicaciones no descritas en el presente documento queda descartado para su correcta ejecución.

Para un correcto desarrollo del proyecto descrito en este trabajo, se deberá seguir siempre la normativa de seguridad detallada en el pliego de condiciones.



Además, se atenderá a todas las observaciones descritas en la memoria respecto al rango de corrientes al que tienen que trabajar los diferentes componentes que intervienen en el proyecto, para garantizar su integridad.

La fase experimental que se ha descrito en el proyecto se ha llevado a cabo de forma segura, sin dañar ningún elemento. No obstante, el autor no se hace responsable de los posibles daños ocasionados a elementos ajenos al proyecto durante la ejecución de este.

Se recuerda que, a la hora de ejecutar el presente proyecto se deben guardar los estándares de calidad necesarios para un correcto funcionamiento, tanto legislación nacional de seguridad, como normativa de ámbito europeo y las recomendaciones y necesidades del fabricante de cada elemento, descrito todo ello en el datasheet de cada uno de los componentes (adjuntos en la sección correspondiente).





5. Pruebas y ajustes finales o de servicio

Una vez comprobada la entrada de tensión al circuito adaptador del sensor se procederá a conectar el propio circuito. Se comprobará que los resultados son correctos y que la adaptación de señal presenta un comportamiento correcto.

Una vez comprobado el buen funcionamiento, se pueden realizar otras pruebas empíricas empleando los conocimientos adquiridos en este proyecto.



6. Presupuesto

En este proyecto se plantean tres presupuestos según el tipo de ejecución, la experimental, la experimental con simulación y la implementación del trabajo en un ámbito real.

Según la fase experimental, la ejecución completa sin simulación tendrá los gastos materiales que se reflejan en la tabla 10.

Descripción	Cantidad	PVP unitario	Totales
Terminales tipo cocodrilo negro	1	0,75 €	0,75 €
Terminales tipo cocodrilo rojo	1	0,75 €	0,75 €
Terminales tipo banana negro	1	0,75 €	0,75 €
Terminales tipo banana rojo	1	0,75 €	0,75 €
Soldador	1	8,79 €	8,79 €
Estaño libre de plomo	1	15,00 €	15,00 €
Alicate universal 180mm	1	9,29 €	9,29 €
Resistencia de película de carbono	10	0,14 €	1,4 €
Condensador electrolítico	10	0,95 €	9,5 €
Condensador cerámico	1	0,95 €	0,95 €
Placa de prototipado rápido mediana	1	25,47 €	25,47 €
Fuente de alimentación	1	59,96 €	59,96 €
Multímetro digital	1	10,99 €	10,99 €
TOTAL			144,35 €

Tabla 10 Presupuesto de materiales usados en la fase experimental

A la fase experimental, cabe añadir la remuneración económica del personal necesario para su ejecución:

Descripción	Cantidad	PVP unitario	Totales
Horas dedicadas de RRHH a la ejecución del proyecto	300	20 €	6000 €
Gastos materiales fase experimental	1	144,35 €	144,35 €
TOTAL			6144,35 €

Tabla 11 (Presupuesto fase experimental + RRHH)

En el caso de desear simular el proyecto y no poseer licencia de OrCad, se sumará a los gastos materiales, un porcentaje del costo de esta licencia en función del tiempo medio necesario para comprobar el circuito más las horas necesarias.

Descripción	Cantidad	PVP unitario	Totales
Horas dedicadas de RRHH a la ejecución del proyecto	400	20 €	8000 €
Licencia OrCad	1	200 €	200 €
Gastos materiales fase experimental	1	144,35 €	144,35 €
TOTAL			8344,35 €

Tabla 12 (Presupuesto fase experimental + simulación)

Para la fase de implementación real del proyecto no serán necesarios muchos de los componentes mencionados en las tablas anteriores. Ya que para eso se ha diseñado la PCB que incluye todo. Por lo tanto, el presupuesto para este apartado queda así:

Descripción	Cantidad	PVP unitario	Totales
Terminales tipo banana negro	2	0,75 €	1,50 €
Terminales tipo banana rojo	2	0,75 €	1,50 €
Placa PCB diseñada en la memoria	1	5 €	5 €
Alimentación	1	6 €	6 €
TOTAL			14 €

Tabla 13 (Presupuesto prototipo)

Anexo 1 – Referencias y bibliografía

- Ref. 1. Article Characterization of Low-Cost Capacitive Soil Moisture Sensors for IoT Networks Pisana Placidi * , Laura Gasperini, Alessandro Grassi, Manuela Cecconi and Andrea Scorzoni Dipartimento di Ingegneria, University of Perugia, via G. Duranti, 93, 06125 Perugia, Italy.
- Ref. 2. Pdf lion's Twin-T Circuit Revisited
- Ref. 3. 2 Circuitos Medidores De Capacitância Simples Explicados - Usando IC 555 E IC 74121 (axtudo.com)
- Ref. 4. 22 proyectos de electrónica digital para armar - Electrónica IH (electronicaih.com) CEKIT Compañía Editorial Electrónica
- Circuito Integrado 555 — MecatrónicaLATAM (mecatronicalatam.com)
- ¿Qué es un Diodo y Cómo Funciona? - Electrónica Online (electronicaonline.net)
- Comprender los tipos y características de los capacitores | DigiKey
- ¿Qué es una resistencia y para qué sirve? - Definición (geeknetic.es)
- ¿Qué es y cuáles son las partes del Protoboard? (ielectel.com)
- ▷ Osciloscopio: qué es, tipos, partes, funcionamiento... (ingenierizando.com)
- Multímetro Digital | Qué es, para qué se utiliza y sus partes principales (todomultímetros.com)
- Estaño libre de plomo para soldadura electrónica - TCH
- Soldadura de Estaño: Libre de Plomo vs. Con Plomo (tectul.com)



Anexo 2 – Guía de iniciación a la herramienta OrCad PSPICE

Se adjunta una guía sobre el programa utilizado para simular el circuito OrCad. En caso de necesitar usarlo, acudir a este documento es una fuente de información y ayuda fiable. Se trata de un documento redactado por el laboratorio de electrónica digital del departamento de tecnología electrónica de la Universidad de Vigo.



GUÍA DE INICIACIÓN A LA HERRAMIENTA ORCAD

PSPICE

INDICE

1. Introducción

- 1.1. Descripción del diseño (Capture)
- 1.2. Simulación de circuitos analógicos, digitales y mixtos (Pspice)

2. Arranque del programa

3. Creación de un proyecto de simulación en OrCAD Capture

4. Edición del esquema en OrCAD Capture

- 4.1. Añadir componentes
- 4.2. Añadir y etiquetar conexiones (hilos)
- 4.3. Añadir y etiquetar buses
- 4.4. Añadir entrada digital de nivel alto y de nivel bajo
- 4.5. Añadir estímulos de entrada
- 4.6. Añadir señales de reloj
- 4.7. Identificación de componentes de forma única

5. Presentación de los resultados de la simulación

- 5.1. Selección de las señales que se quieren visualizar
- 5.2. Simulación del circuito

6. Iconos de acceso rápido

7. Siglas para las unidades

1. Introducción

La herramienta de Diseño Asistido por Computador (CAD: Computer Aided Design) que se va a utilizar en las prácticas de la asignatura “Laboratorio de Electrónica Digital” es ORCAD versión 9. Esta herramienta ofrece una solución completa para el diseño de circuitos electrónicos. Está dividida en cuatro aplicaciones principales que permiten realizar las siguientes operaciones:

- CAPTURE: Descripción del diseño, que puede ser realizada mediante esquema eléctrico o con el lenguaje de descripción hardware VHDL.
- PSPICE: Simulación de circuitos analógicos, digitales y mixtos (analógico + digital).

- LAYOUT: Realización de placas de circuito impreso.
- EXPRESS/CAPTURE: Diseño de circuitos digitales con dispositivos lógicos programables y memorias

1.1. Descripción del diseño (Capture)

Capture permite agrupar todos los recursos que se utilizan en el diseño de un circuito electrónico dentro de un proyecto (**Project**). El fichero que contiene el proyecto tiene extensión **.opj**. Dichos recursos pueden estar divididos en carpetas de esquemas, librerías de componentes, ficheros VHDL y ficheros de salida tales como lista de componentes, lista de conexiones, etc.

Existen cuatro tipos de proyectos:

- Analog or mixed-signal circuit Wizard
- PCB Wizard
- Programmable Logic Wizard
- Schematic

Por cada proyecto existe un solo diseño (**Design**). El fichero que contiene al diseño tiene extensión **.dsn**. El diseño puede contener varias páginas de esquemas y modelos VHDL.

El gestor de proyectos (**Project Manager**) nos permite visualizar los recursos del proyecto de dos formas diferentes:

- File: permite la visualización de todas las carpetas del proyecto, carpetas de diseño, carpetas de esquemas, etc.
- Hierarchy: permite visualizar las relaciones jerárquicas que hay entre las diferentes carpetas de esquemas.

Para la introducción de un esquema eléctrico se hará uso del editor de esquemas (**Schematic Page Editor**).

Para la edición gráfica de los componentes que se utilizan en el diseño se hará uso del editor de componentes (**Part Editor**).

Para la introducción de código VHDL se puede utilizar el editor denominado **Programmer's Editor**.

Por cada proyecto existirá una ventana donde aparecerá la lista de todas las operaciones que se realizan en cada sesión de **capture** (se denomina **Session Log**).

La ventana de gestión de proyectos contiene las siguientes carpetas:

- **Design Resources:** Contiene la carpeta del diseño donde están incluidas las diferentes páginas de esquemas y la carpeta **Design Cache**, a la cual se van incorporando los componentes a medida que se introducen en el diseño. Así mismo contiene una carpeta donde estarán incluidas las librerías que contienen a los componentes utilizados (**Library**).
- **Outputs:** En esta carpeta estarán incluidos los ficheros de salida, lista de materiales, lista de conexiones, comprobación de reglas de diseño, etc.
- **Pspice Resources:** En esta carpeta están incluidos todos los ficheros relacionados con el programa de simulación Pspice.
 - **Include Files:** Estos ficheros son cargados por el simulador antes que el circuito e incluyen comandos de Pspice. Tienen extensión **.inc*.
 - **Model Libraries:** Librerías de modelos de simulación de los diferentes componentes. Tienen extensión **.lib*.
 - **Simulation Profiles:** Contiene los diferentes perfiles de simulación que haya generado el usuario. Tienen extensión **.sim*.
 - **Stimulus Files:** Ficheros de estímulos para simulación de circuitos digitales. Tienen extensión **.stl*.

CIS es una herramienta que está incluida en ORCAD y permite la gestión de los componentes que se utilizan en un diseño. Esta herramienta permite trabajar al diseñador con bases de datos de componentes locales o remotas que contienen información para los circuitos que se utilizan en un diseño. Dicha información puede incluir códigos de la compañía para los componentes, encapsulados, parámetros técnicos (velocidad, tolerancias, valores máximos y mínimos, etc.) e información relacionada con la compra de dichos componentes (suministrador, fabricante, precio, etc.).

1.2. Simulación de circuitos analógicos, digitales y mixtos (Pspice)

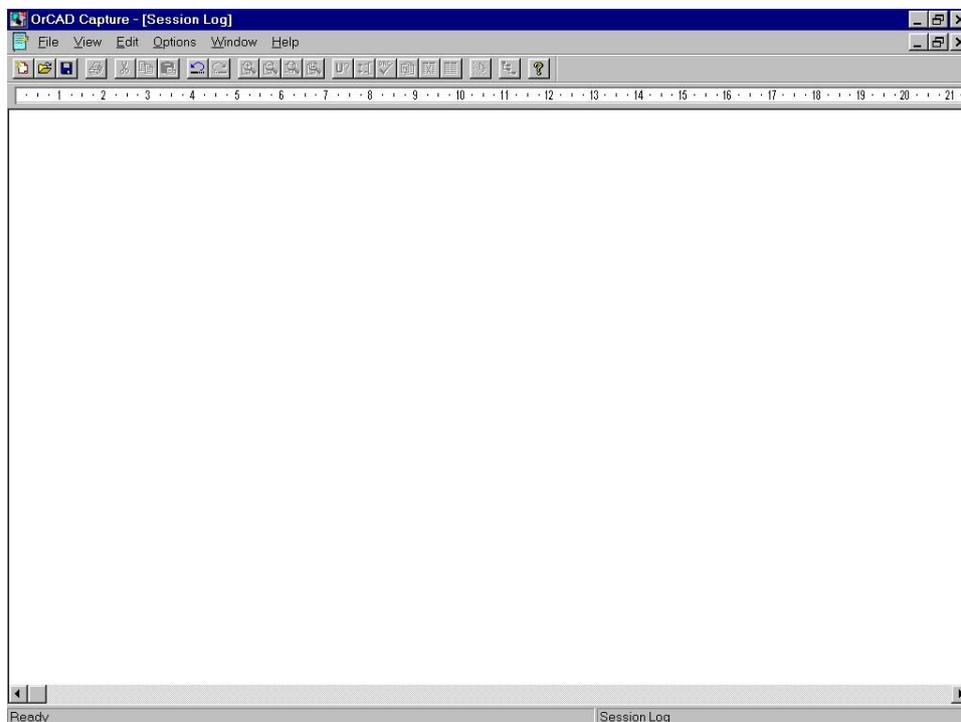
ORCAD 9 incluye cuatro aplicaciones independientes relacionadas con la simulación de circuitos electrónicos analógicos y digitales. Dichas aplicaciones pueden ser ejecutadas desde el menú de inicio, de forma independiente, o bien desde el gestor de proyectos:

- **Pspice AD:** Permite ejecutar el simulador y visualizar los resultados.
- **Pspice Model Editor:** Es la herramienta con la que se gestionan las librerías de modelos de simulación.
- **Pspice Optimizer:** Es un programa que permite la optimización de circuitos analógicos y digitales. Realiza varias iteraciones hasta ajustar los valores de los parámetros definidos por el usuario para que el conjunto funcione de acuerdo a las especificaciones definidas por el usuario.
- **Pspice stimulus Editor:** Editor de estímulos para la simulación de circuitos digitales.

No se pueden utilizar los componentes de todas las librerías para realizar el proceso de simulación. Únicamente se pueden simular aquellos componentes que estén definidos en una librería de modelos **.lib* y en una librería de símbolos **.olb*.

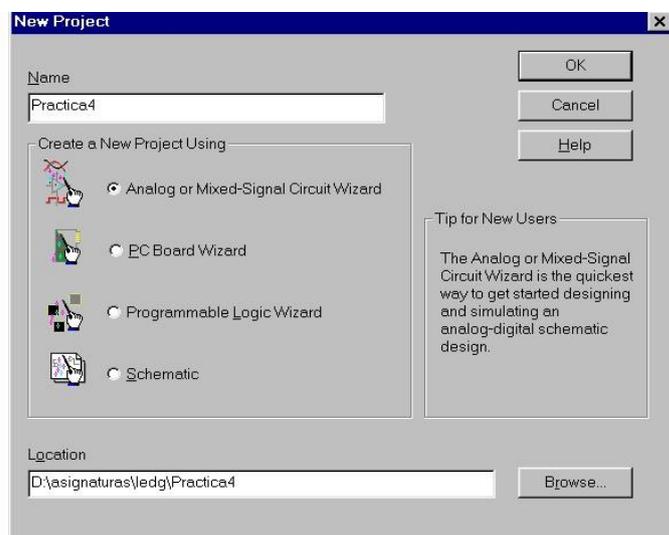
2. Arranque del programa

En primer lugar, hay que arrancar el programa seleccionando **Capture CIS** en el grupo de programas **OrCAD Release 9**, apareciendo la ventana principal de **OrCAD Capture**.

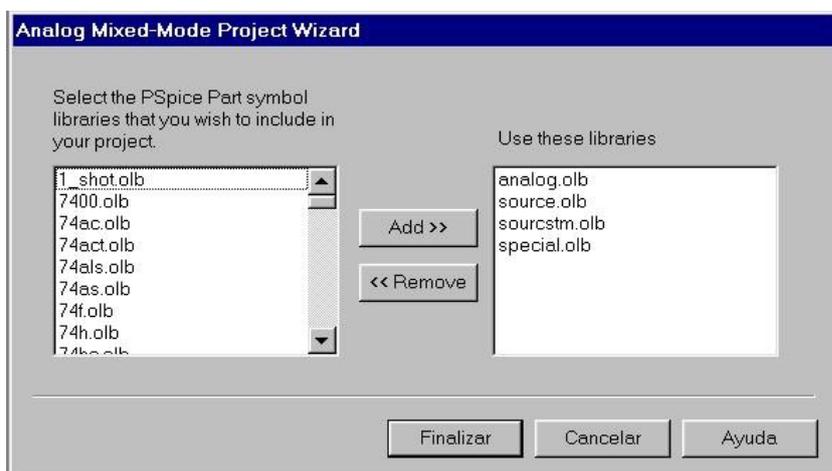


3. Creación de un proyecto de simulación en OrCAD Capture

Para obtener una hoja nueva y empezar un trabajo por primera vez, hay que crear un proyecto nuevo siguiendo la secuencia de comandos **<File> <New> <Project>**, abriéndose la ventana de diálogo que se muestra a continuación.

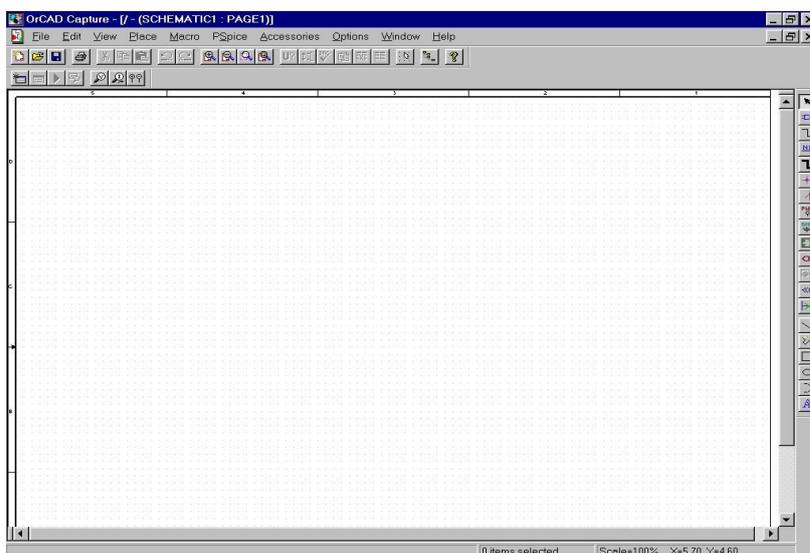


En esta ventana se indicará el nombre del proyecto, su localización y el tipo. En el tipo se elige el ayudante para la creación del nuevo proyecto que se va a utilizar (en esta asignatura se deberá elegir siempre **Analog or Mixed-Signal Circuit Wizard**). Posteriormente se abre una nueva ventana como la que se muestra a continuación.



En esta ventana el programa pregunta qué bibliotecas se desean añadir al proyecto de simulación. Normalmente las bibliotecas que se utilizarán en la asignatura de “Laboratorio de Electrónica Digital” son: “**74ls.olb**”, “**source.olb**” y “**sourcstm.olb**”. Las bibliotecas “**source.olb**” y “**sourcstm.olb**” ya son seleccionadas por defecto, por lo que el alumno sólo deberá añadir al proyecto la biblioteca “**74ls.olb**”.

Una vez seleccionadas las bibliotecas que se van a utilizar, ya está creado el proyecto y aparece el editor de esquemáticos donde se debe introducir el circuito que se desea simular.



4. Edición del esquema en OrCAD Capture

4.1. Añadir componentes

Lo primero que se debe hacer es colocar los componentes del circuito que se está diseñando. **PART** (componente) son un conjunto de elementos electrónicos que están distribuidos en las diferentes bibliotecas y que se pueden extraer uno a uno. La secuencia de captura y disposición de un componente es la siguiente:

<Place> <Part> <Nombre del dispositivo> <OK>

Una vez seleccionado el componente de su biblioteca se tiene que indicar su posición en el circuito que se está diseñando antes de fijarlo definitivamente. Para ello con el ratón se puede desplazar el componente por toda la pantalla. Haciendo clic en el botón izquierdo del ratón se puede colocar el componente en el esquema tantas veces como se desee. Para finalizar, se selecciona **<End Mode>** en el menú emergente que aparece al hacer clic en el botón derecho del ratón.

Una vez seleccionado un componente y antes de colocarlo en el esquema, el dibujo del componente se puede rotar. Para ello hay que presionar **CTRL+R** o bien seleccionar **<Rotate>** en el menú emergente que aparece al hacer clic en el botón derecho del ratón. Cada vez que se aplica **<Rotate>** el componente gira 90° en sentido contrario a las agujas del reloj.

4.2. Añadir y etiquetar conexiones (hilos)

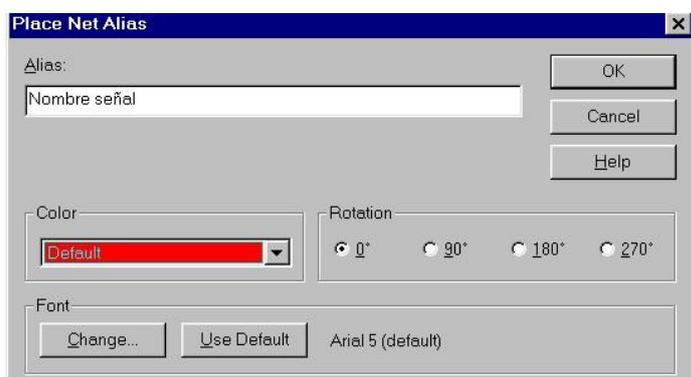
Se denomina **WIRE** a los hilos de conexión o cableado entre los terminales (pines) de los componentes, entre los puntos de entrada y salida, etc.

Una vez que todos los componentes están situados, se puede empezar a realizar las conexiones entre ellos. Para ello se realiza la secuencia **<Place> <Wire>** y el puntero se transforma en una cruz, lo cual significa que el programa está preparado para dibujar un cable. Se hace clic en el punto donde se desea comenzar la conexión, y se va haciendo clic en cada lugar donde se desee situar un cambio de dirección del cable. Cada clic finaliza un segmento y comienza uno nuevo. La conexión se termina realizando un doble clic o cuando se hace clic en el terminal o pin extremo de la conexión. Una vez realizadas todas las conexiones deseadas, se selecciona **<End Wire>** en el menú emergente que aparece al hacer clic en el botón derecho del ratón.

Al trazar las conexiones hay que tener cuidado de no pasar el cable por encima de los terminales o pines ya que quedarán todos unidos.

El etiquetado de las conexiones permite que queden conectados componentes y cables que no están conectados físicamente, simplemente adjudicándoles el mismo nombre o **Alias**. Esta característica resulta muy útil para unir componentes que se encuentran muy alejados en la página de esquema y permite conectar señales situadas en diferentes páginas de esquema dentro de una misma carpeta.

Para etiquetar una conexión se selecciona **<Place> <Net Alias>** con lo que se abre una ventana de diálogo en la que se introduce en la caja de texto **Alias** la etiqueta de la conexión (en esta ventana también se puede modificar el color de la fuente y rotar la etiqueta).



Al hacer clic en **OK** se vuelve a la página del esquema. Asociado al puntero aparece un rectángulo que contiene el texto introducido. Situando el cursor sobre cualquier punto de la conexión queda establecida la correspondiente etiqueta a dicha conexión.

4.3. Añadir y etiquetar buses

Se denomina **BUS** a un conjunto de hilos de conexión portadores de un dato determinado. Para dibujar un bus en el esquemático, se realiza la secuencia **<Place> <Bus>** y el puntero se transforma en una cruz, lo que significa que el programa está preparado para dibujar un bus. Se hace clic donde se desea que comience el bus y se mueve el ratón al lugar donde se quiere que finalice. Para finalizar, se selecciona **<End Wire>** en el menú emergente.

Para hacer conexiones a un bus se etiqueta el bus y las señales que entran o salen del bus. Las señales que entran o salen del bus se conectarán utilizando conexiones del tipo “entrada de bus” (Bus Entry) que se introducen seleccionando **<Place> <Bus Entry>**. El nombre del bus debe tener el siguiente formato: *NombredelBus[x:0]*, donde x es el bit o señal de mayor peso. Por ejemplo, si a un bus se le pone la etiqueta DB[3:0], quiere decir que es un bus de 4 hilos o bits, donde las señales que lo componen son DB3, DB2, DB1 y DB0, siendo DB3 la señal de mayor peso y DB0 la de menor.

El etiquetado de los buses se realiza igual que en el caso de los cables, seleccionando **<Place> <Net Alias>** e introduciendo en la caja de texto **Alias** la etiqueta bajo el formato especificado en el párrafo anterior. Situando el cursor sobre cualquier punto del bus queda establecida la correspondiente etiqueta.

Para conectar cables al bus en primer lugar se sitúan las entradas del bus seleccionando **<Place> <Bus Entry>** apareciendo junto al puntero la entrada del bus a colocar y situándola haciendo clic con el ratón en el punto correspondiente del bus. Después se traza el cable correspondiente que debe ser etiquetado con el nombre del bus seguido del peso de la señal dentro del bus (por ejemplo, DB2).

4.4. Añadir entrada digital fija a nivel alto o a nivel bajo

Los símbolos que identifican los niveles altos y niveles bajos de tensión correspondientes con los valores digitales lógicos “1” y “0”, se colocan seleccionando **<Place> <Power>** o **<Place> <Ground>**, y a continuación seleccionando los componentes **\$D_HI** (para nivel alto) y **\$D_LO** (para nivel bajo).

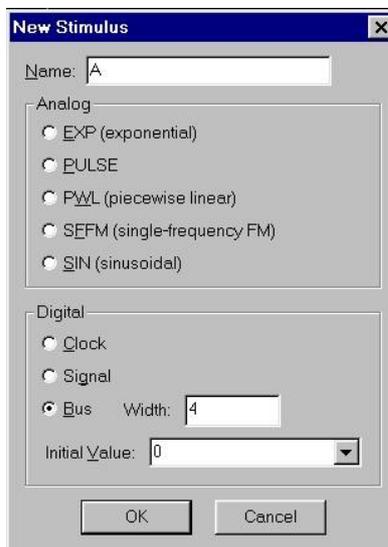
4.5. Añadir estímulos de entrada

Para introducir al diseño estímulos de entrada que varían en el tiempo se debe seleccionar la secuencia **<Place> <Part> <Seleccionar librería SOURCSTM> <Seleccionar componente DigStim?>**, donde el símbolo ? se corresponde con el número de hilos del estímulo. Por ejemplo, DigStim1 se utilizaría para introducir un estímulo de un solo hilo, y DigStim8 se utilizaría para introducir un estímulo a un bus compuesto por 8 hilos o señales.

Una vez seleccionado el estímulo correspondiente, se tiene que indicar su posición en el circuito que se está diseñando y se fija haciendo clic en el botón izquierdo del ratón. Hay que fijarse muy bien de que el estímulo queda conectado correctamente al hilo o bus al que se quiere asociar. Para ello se debe realizar la conexión trazando el correspondiente hilo o bus de unión entre el estímulo y el hilo o bus al que se desea asociar.

Después de fijado en el esquema la posición del estímulo, hay que proceder a introducir los datos que lo definen (cómo varía en el tiempo) mediante el programa editor de estímulos (**Stimulus Editor**). Para ello hay que seleccionar el estímulo digital y realizar la secuencia **<Edit> <Pspice Stimulus>**, abriéndose una ventana de diálogo donde se tiene que dar nombre al estímulo, seleccionar el tipo de estímulo digital (**Clock, Signal o Bus**) y el valor inicial. En el caso de elegir un bus hay que indicar el número de hilos que lo forman (cuadro **Width**), que debe ser el mismo que el número del

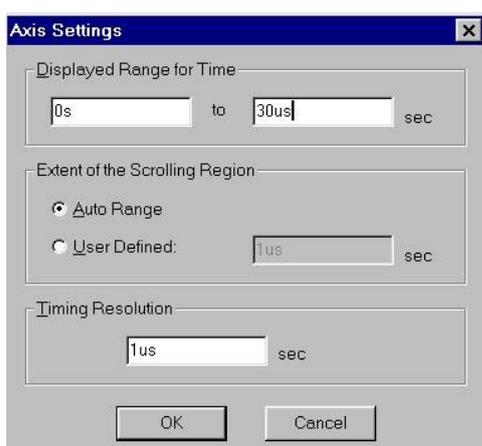
componente de estímulo utilizado (por ejemplo, 4 para un DigStim4) aunque luego se utilicen menos señales.



Una vez abierto el **Editor de Estímulos**, se debe realizar las siguientes operaciones:

- Seleccionar el rango de tiempo de visualización en el editor

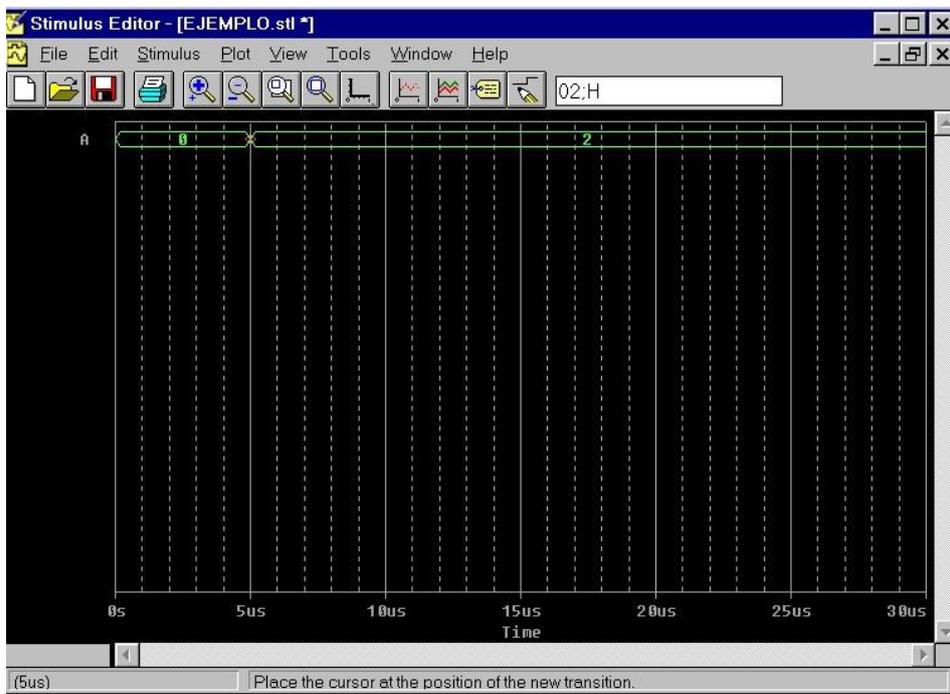
Para ello se debe realizar la secuencia **<Plot> <Axis Settings>**, y a continuación seleccionar en la ventana de diálogo que se abre el rango de tiempo a visualizar y la resolución (cada cuanto tiempo se puede realizar una transición en la señal).



- Introducir cambios en el valor de la señal en los tiempos deseados

Para ello se debe realizar la secuencia **<Edit> <Add>**, seleccionado a continuación un nuevo valor de la señal en el recuadro superior derecho de la ventana (el formato por defecto del valor es

hexadecimal, pudiendo cambiar dicha base en **<Tools> <Options> <Radix>**). Se sitúa el puntero del ratón en el instante de tiempo donde se desea realizar el cambio y se hace clic en el botón izquierdo.



Una vez realizadas todas las transiciones deseadas, se cierra la ventana del **Editor de Estímulos** y se ordena guardar todos los cambios hechos en el proyecto.

4.6. Añadir señales de reloj

Para introducir en el diseño señales de reloj que tienen una frecuencia fija determinada, se debe seleccionar la secuencia **<Place> <Part> <Seleccionar librería SOURCE> <Seleccionar componente DigClock>**. Una vez seleccionado el estímulo de reloj, se fija su posición en el circuito igual que se hace con los estímulos de entrada explicados en el apartado anterior.

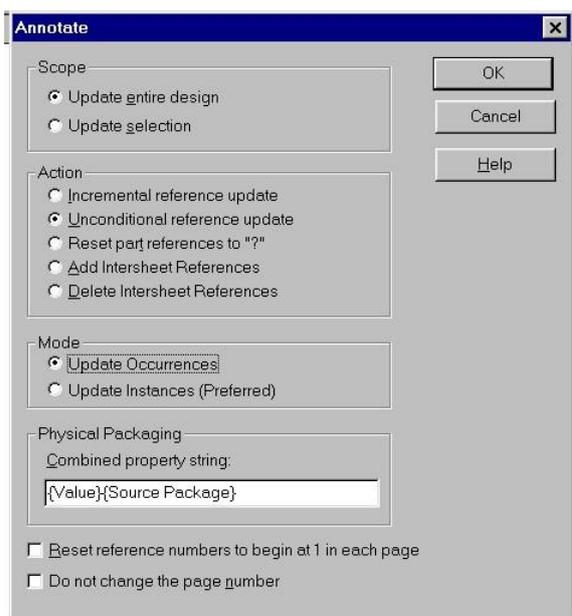
Para seleccionar la frecuencia de la señal de reloj, hay que seleccionar el estímulo de reloj correspondiente y hacer doble clic en el botón izquierdo del ratón (o realizar la secuencia **<Edit> <Properties>**) para así abrir la ventana de propiedades de dicha señal. En esta ventana se selecciona el campo **OFFTIME** y se introduce el valor del tiempo en que la señal de reloj tiene que estar a nivel bajo, y se selecciona el campo **ONTIME** y se introduce el valor del tiempo en que la señal tiene que estar a nivel alto. Por ejemplo, si se quiere obtener una señal de reloj de una frecuencia de 1 MHz (el periodo sería 1 μ s), habrá que

introducir en el campo **OFFTIME** el valor de la mitad del periodo (0.5 us) y en el campo **ONTIME** otra vez el mismo valor (0.5 us), resultando así una señal de reloj con un periodo de $0.5\text{ us} + 0.5\text{ us} = 1\text{ us}$.

4.7. Identificación de componentes de forma única

El comando **Annotate** permite identificar los componentes de forma única, asignándoles referencias. Cuando se está realizando el esquema, sobre cada componente que se coloca se puede ver una referencia indicando el integrado al que pertenece el componente y el elemento que se utiliza de dicho integrado. Por ejemplo, la referencia U3A quiere decir que se está utilizando el elemento A del integrado número 3. Esta referencia es el enlace entre el diseño del esquema y el diseño físico que se realiza. En principio el programa utiliza un integrado diferente para cada componente, utilizando el primer elemento de dicho integrado (identificador A). El comando **Annotate** realizará un cálculo de los componentes que se utilizan en el diseño y de cuantos integrados realmente hacen falta para su implementación física, realizando un cambio de las referencias de todos los componentes indicando los elementos que se deben utilizar en el diseño físico e identificando los pines o terminales del integrado que se corresponden con las entradas y salidas de cada componente.

Para realizar esta identificación de componentes, en el **Administrador de Proyectos** hay que seleccionar el diseño que se quiere anotar. A continuación se selecciona **<Tools> <Annotate>** con lo que aparece una ventana de diálogo.



En esta ventana hay que seleccionar las opciones **Unconditional reference update** y **Update occurrences**.

Finalmente se hace clic en **OK** para iniciar la anotación o asignación de referencias.

5. Presentación de los resultados de la simulación

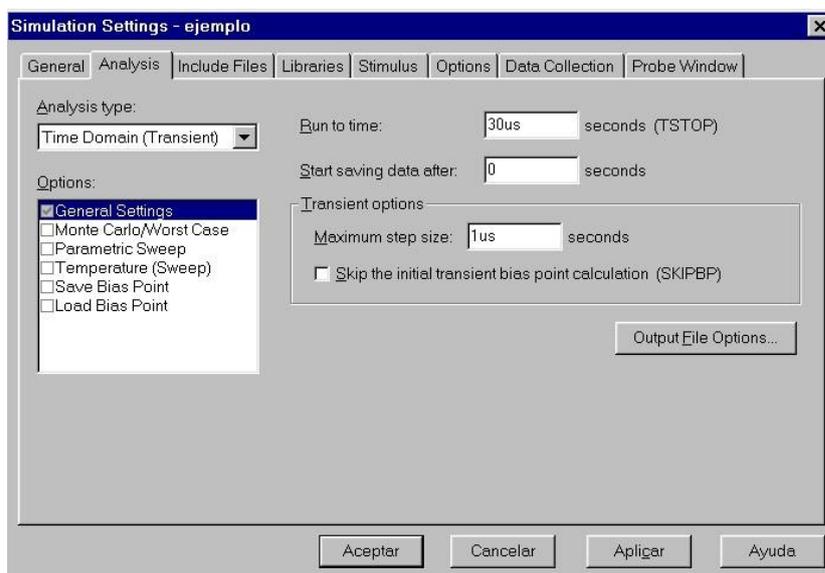
5.1. Selección de las señales que se quieren visualizar

La simulación es realizada por el programa **Pspice AD**, que es además el encargado de presentar en pantalla los resultados obtenidos.

Para señalar los puntos del circuito en los que se desea visualizar la tensión o la corriente se utilizan unas herramientas del editor de esquemas llamadas **markers**. En el caso de circuitos digitales donde interesa visualizar el nivel lógico de las señales, hay que situar en los puntos deseados del esquema un símbolo de visualización del nivel de voltaje mediante los comandos **<Pspice> <Markers> <Voltage Level>**.

5.2. Simulación del circuito

El primer paso a la hora de simular el comportamiento del circuito es la creación de un perfil de simulación en el que se definen los parámetros de ésta. Para ello se realiza la siguiente secuencia de comandos **<Pspice> <New Simulation Profile> <Dar nombre al perfil> <Create>**. En la ventana que se abre se debe seleccionar el tiempo de simulación (en el recuadro **Run to time**) y la resolución (en el recuadro **Maximum Step Size**).



En esta ventana también es interesante, sobre todo en circuitos secuenciales, seleccionar la carpeta **Options**. Aquí se debe seleccionar como categoría la opción **Gate-level Simulation**, para después poder definir los tiempos de retardos utilizados en la simulación (dejar por defecto la opción **Typical**), y la inicialización de los biestables (**X** para no inicializarlos, **0** para

inicialización a nivel bajo, **1** para inicialización a nivel alto). La inicialización de los biestables es muy importante para la simulación de circuitos secuenciales, ya que si no se inicializan los biestables en esta pantalla y en el diseño del circuito tampoco se incluye ninguna señal para inicializar los biestables, entonces el resultado de la simulación dará indeterminado (una barra de color rojo y con una X como valor) debido a que el programa es incapaz de calcular el nuevo estado del sistema si no conoce el estado de partida.

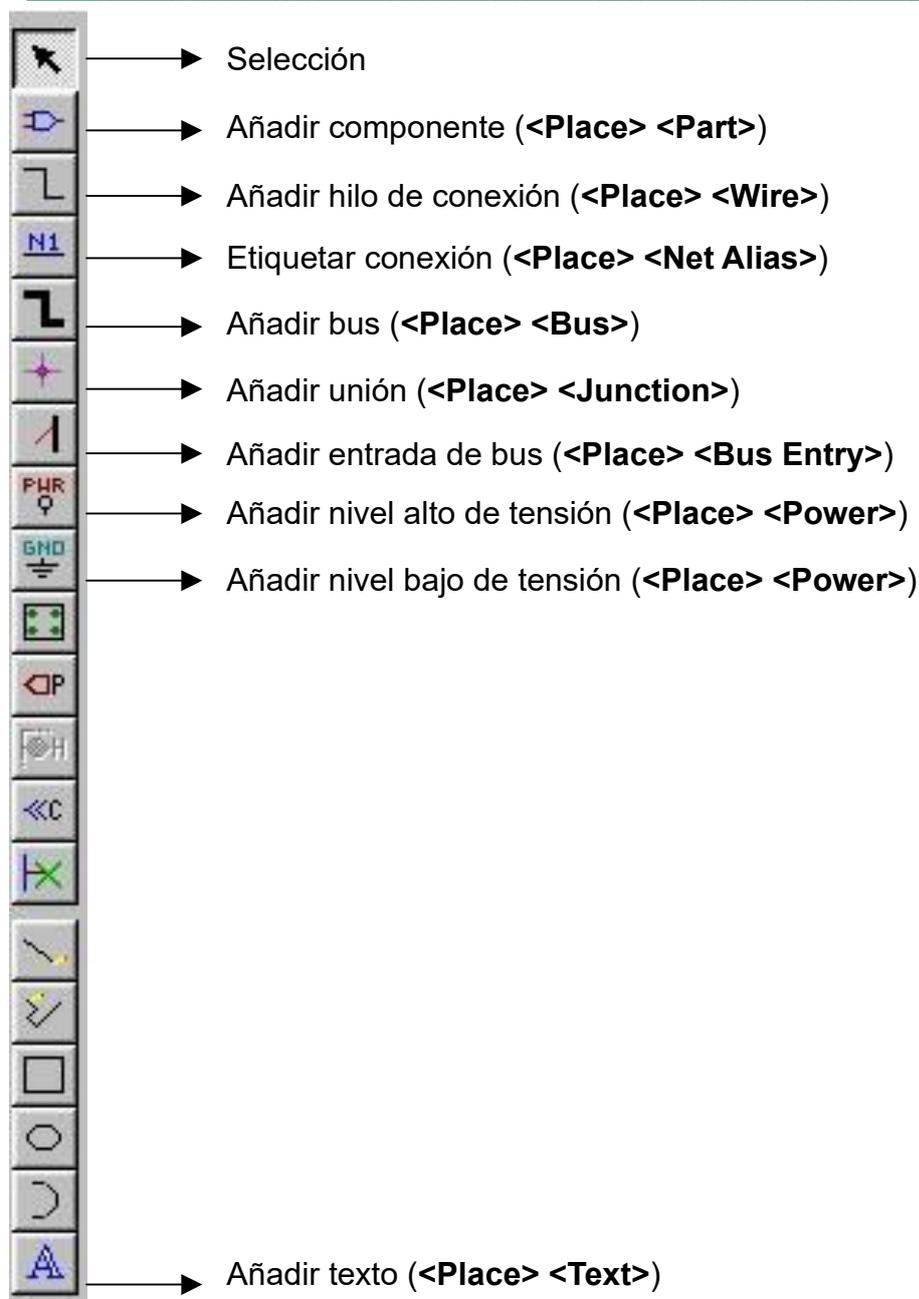


Después de realizar todas las selecciones del perfil de simulación indicadas anteriormente, se ejecuta el comando **Aplicar** y **Aceptar**

Una vez creado el perfil de simulación, se puede proceder a la simulación del circuito mediante la secuencia de comandos **<Pspice> <Run>**, o pulsando sobre el icono 4.

6. Iconos de acceso rápido

En la parte derecha del editor de esquemáticos hay una regla que muestra una serie de iconos para el acceso rápido a las funciones más utilizadas. En la siguiente figura se muestra dicha regla de iconos y la función de los que se van a utilizar en las prácticas de la asignatura.



7. Siglas para las unidades

A la hora de expresar los tiempos de simulación o la frecuencia de la señal de reloj, los múltiplos de las unidades (en este caso la unidad es el segundo) se expresan de acuerdo a la siguiente nomenclatura:

M: mega (10^6) m: mili (10^{-3}) u: micro (10^{-6}) n: nano (10^{-9})



Anexo 3 – Datasheet 1N4148

Se adjunta las hojas de características del Diodo 1N4148, diodo de señal. En este documento se encuentra información útil sobre las características eléctricas y necesidades.





Features

- Fast Switching Speed
- General Purpose Rectification
- Silicon Epitaxial Planar Construction
- **Lead-Free Finish; RoHS Compliant (Notes 1 & 2)**

Mechanical Data

- Case: DO-35
- Case Material: Glass: UL Flammability Classification Rating 94V-0
- Moisture Sensitivity: Level 1 per J-STD-020
- Leads: Solderable per MIL-STD-202, Method 208
- Terminals: Finish — Sn96.5Ag3.5. Solderable per MIL-STD-202, Method 208
- Polarity: Cathode Band
- Marking: Type Number
- Weight: 0.13 grams (approximate)

Ordering Information (Note 3)

Part Number	Case	Packaging
1N4148-A	DO-35	10K/Ammo Pack
1N4148-T	DO-35	10K/Tape & Reel, 13-inch
1N4448-A	DO-35	10K/Ammo Pack
1N4448-T	DO-35	10K/Tape & Reel, 13-inch

- Notes:
1. EU Directive 2002/95/EC (RoHS) & 2011/65/EU (RoHS 2) compliant. All applicable RoHS exemptions applied.
 2. See <http://www.diodes.com> for more information about Diodes Incorporated's definitions of Halogen- and Antimony-free, "Green" and Lead-free.
 3. For packaging details, go to our website at <http://www.diodes.com>.

Maximum Ratings @T_A = 25°C unless otherwise specified

Characteristic	Symbol	1N4148	1N4448	Unit
Non-Repetitive Peak Reverse Voltage	V _{RM}	100		V
Peak Repetitive Reverse Voltage	V _{RRM}			
Working Peak Reverse Voltage	V _{RWM}	75		V
DC Blocking Voltage	V _R			
RMS Reverse Voltage	V _{R(RMS)}	53		V
Forward Continuous Current (Note 4)	I _{FM}	300	500	mA
Average Rectified Output Current (Note 4)	I _O	150		mA
Non-Repetitive Peak Forward Surge Current	I _{FSM}			A
	@ t = 1.0s	1.0		
	@ t = 1.0μs	2.0		

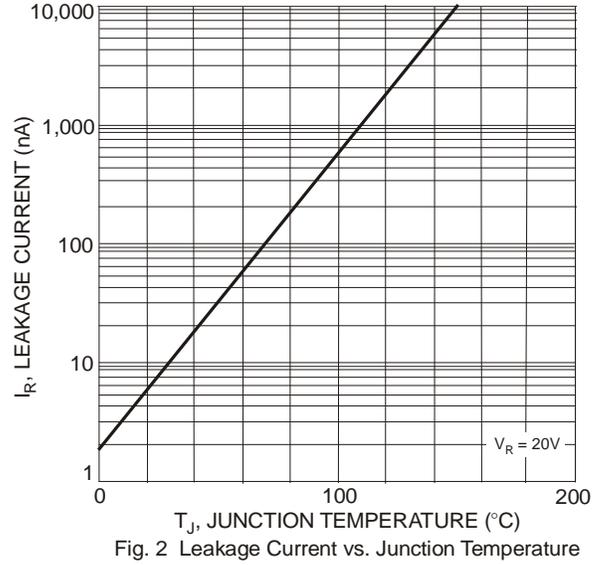
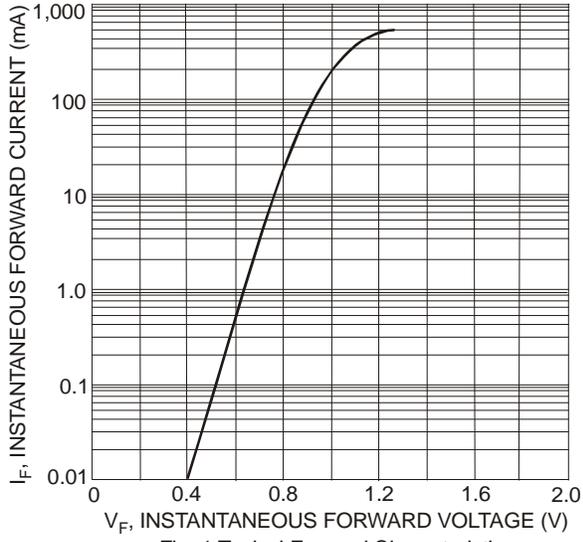
Thermal Characteristics

Characteristic	Symbol	Value	Unit
Power Dissipation (Note 4)	P _D	500	mW
Derate Above 25°C		1.68	mW/°C
Thermal Resistance, Junction to Ambient Air (Note 4)	R _{θJA}	300	°C/W
Operating and Storage Temperature Range	T _J , T _{STG}	-65 to +175	°C

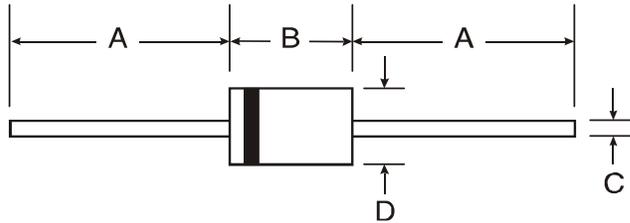
Electrical Characteristics @T_A = 25°C unless otherwise specified

Characteristic	Symbol	Min	Max	Unit	Test Condition
Maximum Forward Voltage	V _{FM}	—	1.0	V	I _F = 10mA
		0.62	0.72		I _F = 5.0mA
		—	1.0		I _F = 100mA
Maximum Peak Reverse Current	I _{RM}	—	5.0	μA	V _R = 75V
			50	μA	V _R = 70V, T _J = 150°C
			30	μA	V _R = 20V, T _J = 150°C
			25	nA	V _R = 20V
Total Capacitance	C _T	—	4.0	pF	V _R = 0, f = 1.0MHz
Reverse Recovery Time	t _{rr}	—	4.0	ns	I _F = 10mA to I _R = 1.0mA
					V _R = 6.0V, R _L = 100Ω

- Notes:
4. Valid provided that device terminals are kept at ambient temperature.



Package Outline Dimensions



DO-35		
Dim	Min	Max
A	25.40	—
B	—	4.00
C	—	0.60
D	—	2.00
All Dimensions in mm		

IMPORTANT NOTICE

DIODES INCORPORATED MAKES NO WARRANTY OF ANY KIND, EXPRESS OR IMPLIED, WITH REGARDS TO THIS DOCUMENT, INCLUDING, BUT NOT LIMITED TO, THE IMPLIED WARRANTIES OF MERCHANTABILITY AND FITNESS FOR A PARTICULAR PURPOSE (AND THEIR EQUIVALENTS UNDER THE LAWS OF ANY JURISDICTION).

Diodes Incorporated and its subsidiaries reserve the right to make modifications, enhancements, improvements, corrections or other changes without further notice to this document and any product described herein. Diodes Incorporated does not assume any liability arising out of the application or use of this document or any product described herein; neither does Diodes Incorporated convey any license under its patent or trademark rights, nor the rights of others. Any Customer or user of this document or products described herein in such applications shall assume all risks of such use and will agree to hold Diodes Incorporated and all the companies whose products are represented on Diodes Incorporated website, harmless against all damages.

Diodes Incorporated does not warrant or accept any liability whatsoever in respect of any products purchased through unauthorized sales channel. Should Customers purchase or use Diodes Incorporated products for any unintended or unauthorized application, Customers shall indemnify and hold Diodes Incorporated and its representatives harmless against all claims, damages, expenses, and attorney fees arising out of, directly or indirectly, any claim of personal injury or death associated with such unintended or unauthorized application.

Products described herein may be covered by one or more United States, international or foreign patents pending. Product names and markings noted herein may also be covered by one or more United States, international or foreign trademarks.

LIFE SUPPORT

Diodes Incorporated products are specifically not authorized for use as critical components in life support devices or systems without the express written approval of the Chief Executive Officer of Diodes Incorporated. As used herein:

A. Life support devices or systems are devices or systems which:

1. are intended to implant into the body, or
2. support or sustain life and whose failure to perform when properly used in accordance with instructions for use provided in the labeling can be reasonably expected to result in significant injury to the user.

B. A critical component is any component in a life support device or system whose failure to perform can be reasonably expected to cause the failure of the life support device or to affect its safety or effectiveness.

Customers represent that they have all necessary expertise in the safety and regulatory ramifications of their life support devices or systems, and acknowledge and agree that they are solely responsible for all legal, regulatory and safety-related requirements concerning their products and any use of Diodes Incorporated products in such safety-critical, life support devices or systems, notwithstanding any devices- or systems-related information or support that may be provided by Diodes Incorporated. Further, Customers must fully indemnify Diodes Incorporated and its representatives against any damages arising out of the use of Diodes Incorporated products in such safety-critical, life support devices or systems.

Copyright © 2012, Diodes Incorporated

www.diodes.com



Anexo 4 – Datasheet TLC555

Se adjunta las hojas de características del TLC555, temporizador de alta frecuencia. En este documento se encuentra información útil sobre las características eléctricas, necesidades de entrada, disposición del montaje en sus diferentes modos de operación y algunos ejemplos de aplicación.



TLC555 LinCMOS™ Technology Timer

1 Features

- Very low power consumption:
 - 1-mW typical at $V_{DD} = 5\text{ V}$
- Capable of operation in astable mode
- CMOS output capable of swinging rail to rail
- High output current capability
 - Sink: 100-mA typical
 - Source: 10-mA typical
- Output fully compatible with CMOS, TTL, and MOS
- Low supply current reduces spikes during output transitions
- Single-supply operation from 2 V to 15 V
- Functionally interchangeable with the NE555; has same pinout
- ESD protection exceeds 1000 V per ANSI/ESDA/JEDEC JS-001
- Available in Q-temp automotive
 - High-reliability automotive applications
 - Configuration control and print support
 - Qualification to automotive standards

2 Applications

- Precision timing
- Pulse generation
- Sequential timing
- Time delay generation
- Pulse width modulation
- Pulse position modulation
- Linear ramp generator

3 Description

The TLC555 is a monolithic timing circuit fabricated using the TI LinCMOS™ technology. The timer is fully compatible with CMOS, TTL, and MOS logic and operates at frequencies up to 2 MHz. Because of a high input impedance, this device supports smaller timing capacitors than those supported by the NE555 or LM555. As a result, more accurate time delays and oscillations are possible. Power consumption is low across the full range of power-supply voltage.

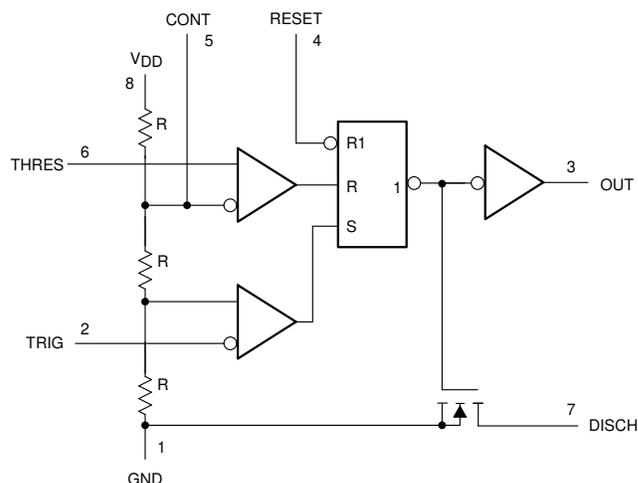
Like the NE555, the TLC555 has a trigger level equal to approximately one-third of the supply voltage and a threshold level equal to approximately two-thirds of the supply voltage. These levels can be altered by use of the control voltage terminal (CONT). When the trigger input (TRIG) falls below the trigger level, the flip-flop is set and the output goes high. If TRIG is above the trigger level and the threshold input (THRES) is above the threshold level, the flip-flop is reset and the output is low. The reset input (RESET) can override all other inputs and can be used to initiate a new timing cycle. If RESET is low, the flip-flop is reset and the output is low. Whenever the output is low, a low-impedance path is provided between the discharge terminal (DISCH) and GND. All unused inputs must be tied to an appropriate logic level to prevent false triggering.

Package Information

PART NUMBER	PACKAGE ⁽¹⁾	PACKAGE SIZE ⁽²⁾
TLC555C	SOIC (8)	4.9 mm × 6.0 mm
	PDIP (8)	9.81 mm × 9.43 mm
	SOP (8)	6.2 mm × 7.8 mm
	TSSOP (14)	5.0 mm × 6.4 mm
TLC555I	SOIC (8)	4.9 mm × 6.0 mm
	PDIP (8)	9.81 mm × 9.43 mm
TLC555M	LCCC (20)	8.89 mm × 8.89 mm
	CDIP (8)	9.6 mm × 9.0 mm
TLC555Q	SOIC (8)	4.9 mm × 6.0 mm

(1) For more information, see [Section 10](#).

(2) The package size (length × width) is a nominal value and includes pins, where applicable.



Simplified Schematic



Table of Contents

1 Features	1	6.2 Functional Block Diagram.....	12
2 Applications	1	6.3 Feature Description.....	12
3 Description	1	6.4 Device Functional Modes.....	16
4 Pin Configuration and Functions	3	7 Application and Implementation	17
5 Specifications	4	7.1 Application Information.....	17
5.1 Absolute Maximum Ratings.....	4	7.2 Typical Applications.....	17
5.2 ESD Ratings.....	4	7.3 Power Supply Recommendations.....	23
5.3 Recommended Operating Conditions.....	4	7.4 Layout.....	23
5.4 Thermal Information.....	5	8 Device and Documentation Support	24
5.5 Electrical Characteristics: $V_{DD} = 2\text{ V}$ for TLC555C, $V_{DD} = 3\text{ V}$ for TLC555I.....	5	8.1 Receiving Notification of Documentation Updates....	24
5.6 Electrical Characteristics: $V_{DD} = 5\text{ V}$	6	8.2 Support Resources.....	24
5.7 Electrical Characteristics: $V_{DD} = 15\text{ V}$	8	8.3 Trademarks.....	24
5.8 Timing Characteristics.....	9	8.4 Electrostatic Discharge Caution.....	24
5.9 Typical Characteristics.....	10	8.5 Glossary.....	24
6 Detailed Description	12	9 Revision History	24
6.1 Overview.....	12	10 Mechanical, Packaging, and Orderable Information	25

4 Pin Configuration and Functions

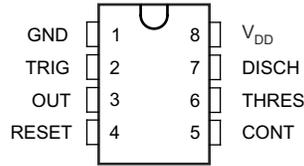


Figure 4-1. D, P, PS, and JG Packages, 8-Pin SOIC, PDIP, SOP, and CDIP (Top View)

Table 4-1. Pin Functions: D, P, PS, and JG Packages

PIN		TYPE	DESCRIPTION
NAME	NO.		
CONT	5	Input	Controls comparator thresholds. Outputs $2/3 V_{DD}$ and allows bypass capacitor connection.
DISCH	7	Output	Open collector output to discharge timing capacitor.
GND	1	—	Ground.
NC	—	—	No internal connection.
OUT	3	Output	High current timer output signal.
RESET	4	Input	Active low reset input forces output and discharge low.
THRES	6	Input	End of timing input. $THRES > CONT$ sets output low and discharge low.
TRIG	2	Input	Start of timing input. $TRIG < 1/2 CONT$ sets output high and discharge open.
V_{DD}	8	—	Power-supply voltage.

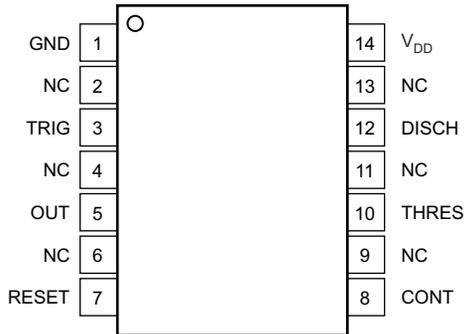


Figure 4-2. PW Package, 14-Pin TSSOP (Top View)

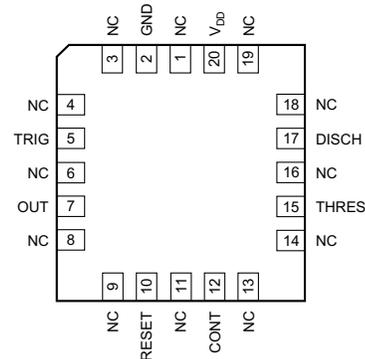


Figure 4-3. FK Package, 20-Pin LCCC (Top View)

Table 4-2. Pin Functions: PW and FK

NAME	PIN		TYPE	DESCRIPTION
	NO.			
	PW (TSSOP)	FK (LCCC)		
CONT	8	12	Input	Controls comparator thresholds. Outputs $2/3 V_{DD}$ and allows bypass capacitor connection.
DISCH	12	17	Output	Open-collector output to discharge timing capacitor.
GND	1	2	—	Ground.
NC	2, 4, 6, 9, 11, 13	1, 3, 4, 6, 8, 9, 11, 13, 14, 16, 18, 19	—	No internal connection.
OUT	5	7	Output	High current timer output signal.
RESET	7	10	Input	Active low reset input forces output and discharge low.
THRES	10	15	Input	End of timing input. $THRES > CONT$ sets output low and discharge low.
TRIG	3	5	Input	Start of timing input. $TRIG < 1/2 CONT$ sets output high and discharge open.
V_{DD}	14	20	—	Power-supply voltage.

5 Specifications

5.1 Absolute Maximum Ratings

over operating free-air temperature range (unless otherwise noted)⁽¹⁾

			MIN	MAX	UNIT
	Voltage	Supply, V_{DD} ⁽²⁾	-0.3	18	V
		Input, any input	-0.3	V_{DD}	
		Discharge	-0.3	18	
	Current	Sink, discharge or output		150	mA
		Source, output, I_O		15	
T_A	Operating temperature	C-suffix	0	70	°C
		I-suffix	-40	85	
		Q-suffix	-40	125	
		M-suffix	-55	125	
	Case temperature, for 60 seconds	FK package	-65	150	°C
T_{stg}	Storage temperature		-65	150	°C

- (1) Operation outside the Absolute Maximum Ratings may cause permanent device damage. Absolute Maximum Ratings do not imply functional operation of the device at these or any other conditions beyond those listed under *Recommended Operating Conditions*. If used outside the Recommended Operating Conditions but within the Absolute Maximum Ratings, the device may not be fully functional, and this may affect device reliability, functionality, performance, and shorten the device lifetime.
- (2) All voltage values are with respect to network GND.

5.2 ESD Ratings

			VALUE	UNIT
$V_{(ESD)}$	Electrostatic discharge ⁽³⁾	Human-body model (HBM), per ANSI/ESDA/JEDEC JS-001 ⁽¹⁾	±1000	V
		Charged-device model (CDM), per ANSI/ESDA/JEDEC JS-002 ⁽²⁾	±1000	
		Machine model (MM)	±200	

- (1) JEDEC document JEP155 states that 500-V HBM allows safe manufacturing with a standard ESD control process.
- (2) JEDEC document JEP157 states that 250-V CDM allows safe manufacturing with a standard ESD control process.
- (3) See [Section 7.2.5](#) for application guidance on protecting the device against ESD.

5.3 Recommended Operating Conditions

over operating free-air temperature range (unless otherwise noted)

			MIN	MAX	UNIT
V_{DD}	Supply voltage	TLC555C	2	15	V
		TLC555I	3	15	
		TLC555M	5	15	
		TLC555Q	5	15	
T_A	Operating free-air temperature	TLC555C	0	70	°C
		TLC555I	-40	85	
		TLC555M	-55	125	
		TLC555Q	-40	125	

5.4 Thermal Information

THERMAL METRIC ⁽¹⁾		TLC555						UNIT
		D (SOIC)	FK (LCCC)	JG (CDIP)	P (PDIP)	PS (SOP)	PW (TSSOP)	
		8 PINS	20 PINS	8 PINS	8 PINS	8 PINS	14 PINS	
R _{θJA}	Junction-to-ambient thermal resistance	138.9	N/A	120	93.1	120	135	°C/W
R _{θJC(top)}	Junction-to-case (top) thermal resistance	78.8	37	81	82.5	72	61	°C/W
R _{θJB}	Junction-to-board thermal resistance	87.9	36	110	69.6	69	77	°C/W
Ψ _{JT}	Junction-to-top characterization parameter	23.2	N/A	45	52.0	32	12	°C/W
Ψ _{JB}	Junction-to-board characterization parameter	86.9	N/A	103	69.2	68	77	°C/W
R _{θJC(bot)}	Junction-to-case (bottom) thermal resistance	N/A	4.3	31	N/A	N/A	N/A	°C/W

(1) For more information about traditional and new thermal metrics, see the [Semiconductor and IC Package Thermal Metrics](#) application report.

5.5 Electrical Characteristics: V_{DD} = 2 V for TLC555C, V_{DD} = 3 V for TLC555I

over operating free-air temperature range (unless otherwise noted)

PARAMETER		TEST CONDITIONS ⁽¹⁾		MIN	TYP	MAX	UNIT
V _{IT}	Threshold voltage	25°C	TLC555C	0.95	1.33	1.65	V
			TLC555I	1.6		2.4	
		Full range	TLC555C	0.85		1.75	
			TLC555I	1.5		2.5	
I _{IT}	Threshold current	25°C	TLC555C		10		pA
			TLC555I		10		
		Max	TLC555C		75		
			TLC555I		150		
V _{I(TRIG)}	Trigger voltage	25°C	TLC555C	0.4	0.67	0.95	V
			TLC555I	0.71	1	1.29	
		Full range	TLC555C	0.3		1.05	
			TLC555I	0.61		1.39	
I _{I(TRIG)}	Trigger current	25°C	TLC555C		10		pA
			TLC555I		10		
		Max	TLC555C		75		
			TLC555I		150		
V _{I(RESET)}	Reset voltage	25°C	TLC555C	0.4	1.1	1.5	V
			TLC555I	0.4	1.1	1.5	
		Full range	TLC555C	0.3		2	
			TLC555I	0.3		1.8	
	Control voltage (open-circuit) as a percentage of supply voltage	Max	TLC555C		66.7%		
			TLC555I		66.7%		
	Discharge switch on-stage voltage	I _{OL} = 1 mA, 25°C	TLC555C		0.03	0.2	V
			TLC555I		0.03	0.2	
		I _{OL} = 1 mA, Full range	TLC555C			0.25	
			TLC555I			0.375	
	Discharge switch off-stage current	25°C	TLC555C		0.1		nA
			TLC555I		0.1		
		Max	TLC555C		0.5		
			TLC555I		120		

5.5 Electrical Characteristics: $V_{DD} = 2\text{ V}$ for TLC555C, $V_{DD} = 3\text{ V}$ for TLC555I (continued)

over operating free-air temperature range (unless otherwise noted)

PARAMETER		TEST CONDITIONS ⁽¹⁾		MIN	TYP	MAX	UNIT
V_{OH}	High-level output voltage	$I_{OH} = -300\ \mu\text{A}$, 25°C	TLC555C	1.5	1.9		V
			TLC555I	2.5	2.85		
		$I_{OH} = -300\ \mu\text{A}$, Full range	TLC555C	1.5			
			TLC555I	2.5			
V_{OL}	Low-level output voltage	$I_{OL} = 1\ \text{mA}$, 25°C	TLC555C		0.07	0.3	V
			TLC555I		0.07	0.3	
		$I_{OL} = 1\ \text{mA}$, Full range	TLC555C			0.35	
			TLC555I			0.4	
I_{DD}	Supply current ⁽²⁾	25°C	TLC555C			250	μA
			TLC555I			250	
		Full range	TLC555C			400	
			TLC555I			500	
C_{PD}	Power dissipation capacitance ⁽³⁾ (4)	25°C	TLC555C		80		pF
			TLC555I		90		

(1) Full range is 0°C to 70°C the for TLC555C, and -40°C to +85°C for the TLC555I. For conditions shown as MAX, use the appropriate value specified in the [Section 5.3](#).

(2) These values apply for the expected operating configurations in which THRES is connected directly to DISCH or to TRIG.

(3) C_{PD} is used to determine the dynamic power consumption.

(4) $P_D = V_{DD}^2 f_o (C_{PD} + C_L)$ where f_o = output frequency, C_L = output load capacitance, V_{DD} = supply voltage.

5.6 Electrical Characteristics: $V_{DD} = 5\text{ V}$

over operating free-air temperature range (unless otherwise noted)

PARAMETER		TEST CONDITIONS ⁽¹⁾		MIN	TYP	MAX	UNIT
V_{IT}	Threshold voltage	25°C	TLC555C, TLC555I, TLC555M, TLC555Q	2.8	3.3	3.8	V
		Full range	TLC555C, TLC555I, TLC555M, TLC555Q	2.7		3.9	
I_{IT}	Threshold current	25°C	TLC555C, TLC555I, TLC555M, TLC555Q		10		pA
			TLC555C		75		
		Max	TLC555I		150		
			TLC555M, TLC555Q		5000		
$V_{I(TRIG)}$	Trigger voltage	25°C	TLC555C, TLC555I, TLC555M, TLC555Q	1.36	1.66	1.96	V
		Full range	TLC555C, TLC555I, TLC555M, TLC555Q	1.26		2.06	
$I_{I(TRIG)}$	Trigger current	25°C	TLC555C, TLC555I, TLC555M, TLC555Q		10		pA
			TLC555C		75		
		Max	TLC555I		150		
			TLC555M, TLC555Q		5000		
C_I	Trigger, threshold capacitance (each pin)	25°C	TLC555C, TLC555I, TLC555M, TLC555Q		2.1		pF
$V_{I(RESET)}$	Reset voltage	25°C	TLC555C, TLC555I, TLC555M, TLC555Q	0.4	1.1	1.5	V
		Full range	TLC555C, TLC555I, TLC555M, TLC555Q	0.3		1.8	

5.6 Electrical Characteristics: $V_{DD} = 5\text{ V}$ (continued)

over operating free-air temperature range (unless otherwise noted)

PARAMETER		TEST CONDITIONS ⁽¹⁾		MIN	TYP	MAX	UNIT	
$I_{I(\text{RESET})}$	Reset current	25°C, $V_{\text{RESET}} = 0\text{ V}$	TLC555C, TLC555I, TLC555M, TLC555Q		5.9		μA	
		25°C, $V_{\text{RESET}} = V_{DD}$	TLC555C, TLC555I, TLC555M, TLC555Q		10		pA	
		Max, $V_{\text{RESET}} = V_{DD}$	TLC555C		75			
			TLC555I		150			
			TLC555M, TLC555Q		5000			
	Control voltage (open circuit) as a percentage of supply voltage	Max	TLC555C, TLC555I, TLC555M, TLC555Q		66.7%			
	Discharge switch on-stage voltage	$I_{OL} = 10\text{ mA}$, 25°C	TLC555C, TLC555I, TLC555M, TLC555Q		0.14	0.5	V	
		$I_{OL} = 10\text{ mA}$, Full range	TLC555C, TLC555I, TLC555M, TLC555Q			0.6		
	Discharge switch off-stage current	25°C	TLC555C, TLC555I, TLC555M, TLC555Q		0.1		nA	
		Max	TLC555C		0.5			
			TLC555I		120			
			TLC555M, TLC555Q		120			
V_{OH}	High-level output voltage	$I_{OH} = -1\text{ mA}$, 25°C	TLC555C, TLC555I, TLC555M, TLC555Q	4.1	4.8		V	
		$I_{OH} = -1\text{ mA}$, Full range	TLC555C, TLC555I, TLC555M, TLC555Q	4.1				
V_{OL}	Low-level output voltage	$I_{OL} = 8\text{ mA}$, 25°C	TLC555C, TLC555I, TLC555M, TLC555Q		0.21	0.4	V	
		$I_{OL} = 8\text{ mA}$, Full range	TLC555C			0.5		
			TLC555I			0.5		
			TLC555M, TLC555Q			0.6		
V_{OL}	Low-level output voltage	$I_{OL} = 5\text{ mA}$, 25°C	TLC555C, TLC555I, TLC555M, TLC555Q		0.13	0.3	V	
		$I_{OL} = 5\text{ mA}$, Full range	TLC555C			0.4		
			TLC555I			0.4		
			TLC555M, TLC555Q			0.45		
		$I_{OL} = 3.2\text{ mA}$, 25°C	TLC555C, TLC555I, TLC555M, TLC555Q		0.08	0.3		
			TLC555C			0.35		
			TLC555I			0.35		
TLC555M, TLC555Q				0.4				
I_{DD}	Supply current ⁽²⁾	25°C	TLC555C, TLC555I, TLC555M, TLC555Q		180	350	μA	
		Full range	TLC555C			500		
			TLC555I			600		
			TLC555M, TLC555Q			700		
C_{PD}	Power dissipation capacitance ⁽³⁾ (4)	25°C	TLC555C, TLC555I, TLC555M, TLC555Q		115		pF	

- (1) Full range is 0°C to 70°C the for TLC555C, –40°C to 85°C for the TLC555I, –40°C to 125°C for the TLC555Q, and –55°C to 125°C for the TLC555M. For conditions shown as MAX, use the appropriate value specified in the [Section 5.3](#) table.
- (2) These values apply for the expected operating configurations in which THRES is connected directly to DISCH or to TRIG.
- (3) C_{PD} is used to determine the dynamic power consumption.
- (4) $P_D = V_{DD}^2 f_o (C_{PD} + C_L)$ where f_o = output frequency, C_L = output load capacitance, V_{DD} = supply voltage.

5.7 Electrical Characteristics: $V_{DD} = 15\text{ V}$

over operating free-air temperature range (unless otherwise noted)

PARAMETER		TEST CONDITIONS ⁽¹⁾		MIN	TYP	MAX	UNIT
V_{IT}	Threshold voltage	25°C	TLC555C, TLC555I, TLC555M, TLC555Q	9.45	10	10.55	V
		Full range	TLC555C, TLC555I, TLC555M, TLC555Q	9.35		10.65	
I_{IT}	Threshold current	25°C	TLC555C, TLC555I, TLC555M, TLC555Q		10		pA
		Max	TLC555C		75		
			TLC555I		150		
TLC555M, TLC555Q		5000					
$V_{I(TRIG)}$	Trigger voltage	25°C	TLC555C, TLC555I, TLC555M, TLC555Q	4.65	5	5.35	V
		Full range	TLC555C, TLC555I, TLC555M, TLC555Q	4.55		5.45	
$I_{I(TRIG)}$	Trigger current	25°C	TLC555C, TLC555I, TLC555M, TLC555Q		10		pA
		Max	TLC555C		75		
			TLC555I		150		
TLC555M, TLC555Q		5000					
C_I	Trigger, threshold capacitance (each pin)	25°C	TLC555C, TLC555I, TLC555M, TLC555Q		1.8		pF
$V_{I(RESET)}$	Reset voltage	25°C	TLC555C, TLC555I, TLC555M, TLC555Q	0.4	1.1	1.5	V
		Full range	TLC555C, TLC555I, TLC555M, TLC555Q	0.3		1.8	
$I_{I(RESET)}$	Reset current	25°C, $V_{RESET} = 0\text{ V}$	TLC555C, TLC555I, TLC555M, TLC555Q		17.8		μA
		25°C, $V_{RESET} = V_{DD}$	TLC555C, TLC555I, TLC555M, TLC555Q		10		
		Max, $V_{RESET} = V_{DD}$	TLC555C		75		pA
			TLC555I		150		
TLC555M, TLC555Q		5000					
	Control voltage (open circuit) as a percentage of supply voltage	Max	TLC555C, TLC555I, TLC555M, TLC555Q		66.7%		
	Discharge switch on-stage voltage	$I_{OL} = 100\text{ mA}$, 25°C	TLC555C, TLC555I, TLC555M, TLC555Q		0.77	1.7	V
		$I_{OL} = 100\text{ mA}$, Full range	TLC555C, TLC555I, TLC555M, TLC555Q			1.8	
	Discharge switch off-stage current	25°C	TLC555C, TLC555I, TLC555M, TLC555Q		0.1		nA
		Max	TLC555C		0.5		
			TLC555I		120		
TLC555M, TLC555Q		120					
V_{OH}	High-level output voltage	$I_{OH} = -10\text{ mA}$, 25°C	TLC555C, TLC555I, TLC555M, TLC555Q	12.5	14.2		V
		$I_{OH} = -10\text{ mA}$, Full range	TLC555C, TLC555I, TLC555M, TLC555Q	12.5			
		$I_{OH} = -5\text{ mA}$, 25°C	TLC555C, TLC555I, TLC555M, TLC555Q	13.5	14.6		
		$I_{OH} = -5\text{ mA}$, Full range	TLC555C, TLC555I, TLC555M, TLC555Q	13.5			
		$I_{OH} = -1\text{ mA}$, 25°C	TLC555C, TLC555I, TLC555M, TLC555Q	14.2	14.9		
$I_{OH} = -1\text{ mA}$, Full range	TLC555C, TLC555I, TLC555M, TLC555Q	14.2					

5.7 Electrical Characteristics: $V_{DD} = 15\text{ V}$ (continued)

over operating free-air temperature range (unless otherwise noted)

PARAMETER		TEST CONDITIONS ⁽¹⁾		MIN	TYP	MAX	UNIT	
V_{OL}	Low-level output voltage	$I_{OL} = 100\text{ mA}$, 25°C	TLC555C, TLC555I, TLC555M, TLC555Q		1.28	3.2	V	
			TLC555C			3.6		
				TLC555I				3.7
		$I_{OL} = 100\text{ mA}$, Full range	TLC555M, TLC555Q					3.8
			$I_{OL} = 50\text{ mA}$, 25°C	TLC555C, TLC555I, TLC555M, TLC555Q		0.63		1
				TLC555C				
		TLC555I						1.4
		$I_{OL} = 50\text{ mA}$, Full range	TLC555M, TLC555Q					1.5
			$I_{OL} = 10\text{ mA}$, 25°C	TLC555C, TLC555I, TLC555M, TLC555Q		0.12		0.3
				TLC555C				
		TLC555I						0.4
		$I_{OL} = 10\text{ mA}$, Full range	TLC555M, TLC555Q					0.45
25°C	TLC555C, TLC555I, TLC555M, TLC555Q			360	600	μA		
			Full range	TLC555C			800	
		TLC555I			900			
		TLC555M, TLC555Q			1000			
I_{DD}	Supply current ⁽²⁾	Full range						
C_{PD}	Power dissipation capacitance ⁽³⁾ (4)	25°C	TLC555C, TLC555I, TLC555M, TLC555Q		140		pF	

(1) Full range is 0°C to 70°C for TLC555C, –40°C to 85°C for TLC555I, –40°C to 125°C for the TLC555Q, and –55°C to 125°C for TLC555M. For conditions shown as MAX, use the appropriate value specified in the [Section 5.3](#) table.

(2) These values apply for the expected operating configurations in which THRES is connected directly to DISCH or TRIG.

(3) C_{PD} is used to determine the dynamic power consumption.

(4) $P_D = V_{DD}^2 f_o (C_{PD} + C_L)$ where f_o = output frequency, C_L = output load capacitance, V_{DD} = supply voltage.

5.8 Timing Characteristics

$V_{DD} = 5\text{ V}$, $T_A = 25^\circ\text{C}$ (unless otherwise noted). Characteristic values are specified by design, characterization, or both.

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
	Supply voltage sensitivity of timing interval	$V_{DD} = 5\text{ V to }15\text{ V}$, $C_T = 0.1\ \mu\text{F}$ $R_A = R_B = 1\ \text{k}\Omega$ to $100\ \text{k}\Omega$ ⁽¹⁾		0.1	0.5	%/V
t_r	Output pulse rise time	$R_L = 10\ \text{M}\Omega$, $C_L = 10\ \text{pF}$		20	75	ns
t_f	Output pulse fall time	$R_L = 10\ \text{M}\Omega$, $C_L = 10\ \text{pF}$		15	60	ns
f_{max}	Maximum frequency in a-stable mode	$R_A = 470\ \Omega$, $C_T = 200\ \text{pF}$ $R_B = 200\ \Omega$ ⁽¹⁾	1.2	2.1		MHz

(1) R_A , R_B , and C_T are as defined in [Figure 6-5](#).

5.9 Typical Characteristics

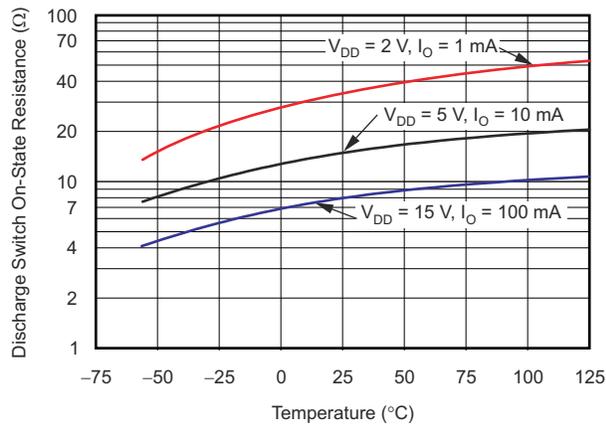
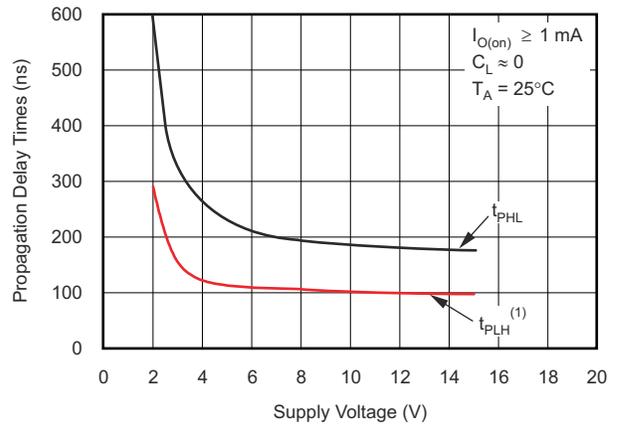


Figure 5-1. Discharge Switch On-State Resistance vs Free-Air Temperature



(1) The effects of the load resistance on these values must be taken into account separately.

Figure 5-2. Propagation Delay Times to Discharge Output From Trigger and Threshold Shorted Together vs Supply Voltage

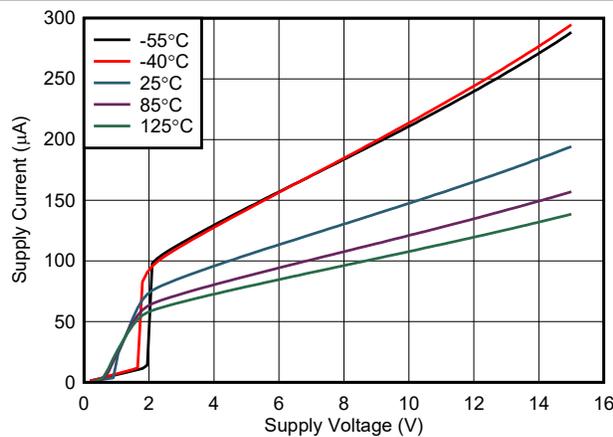


Figure 5-3. Supply Current vs Supply Voltage, Unit 1

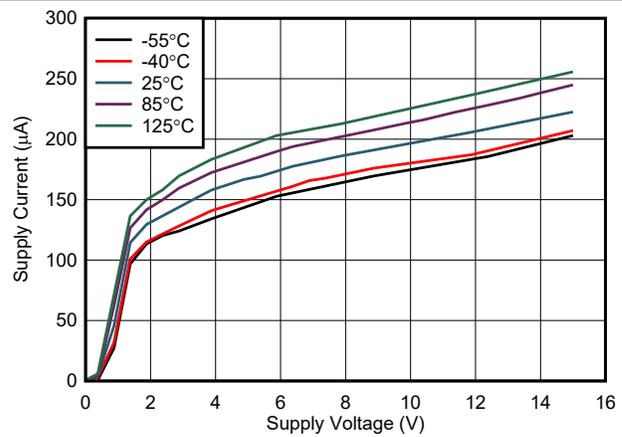


Figure 5-4. Supply Current vs Supply Voltage, Unit 2

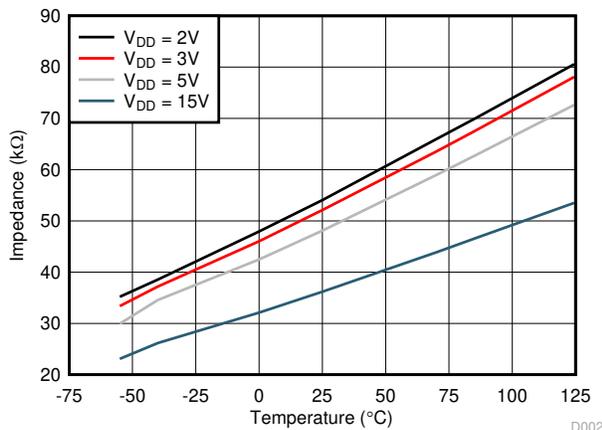


Figure 5-5. Control Impedance vs Temperature

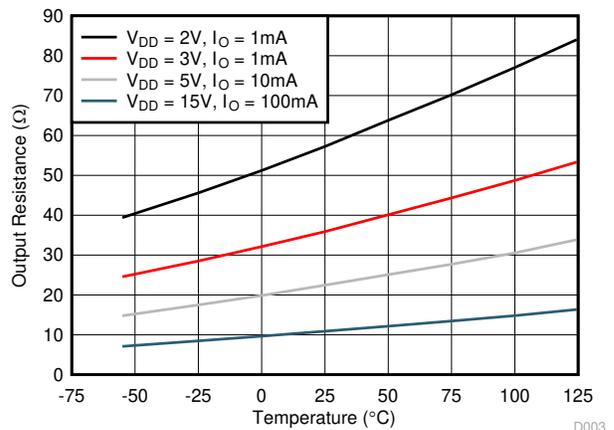


Figure 5-6. Output Low Resistance vs Temperature

5.9 Typical Characteristics (continued)

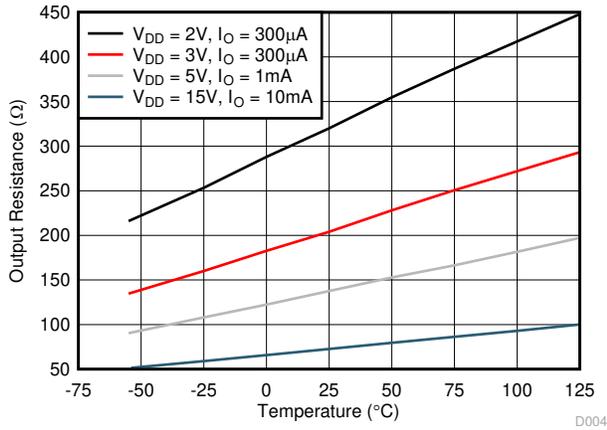
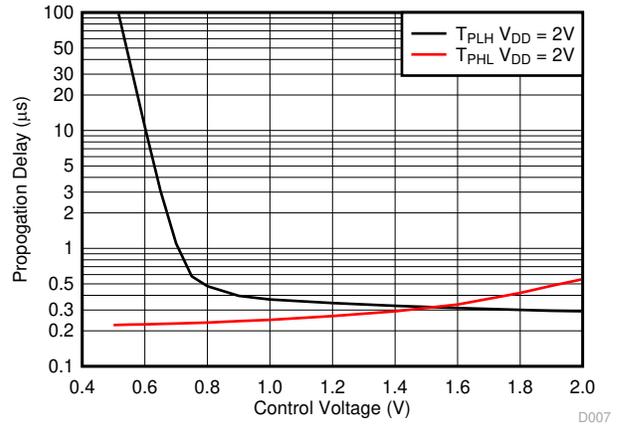
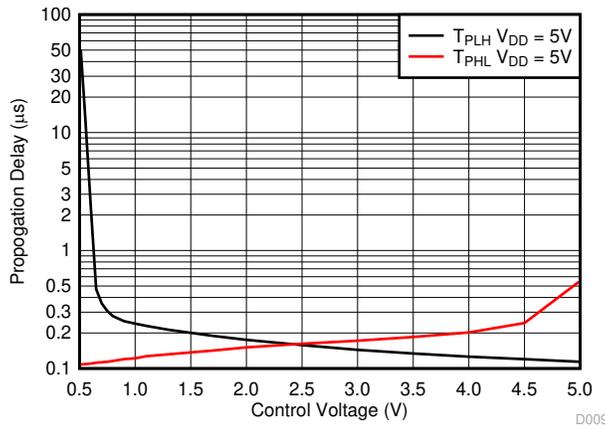


Figure 5-7. Output High Resistance vs Temperature



V_{DD} = 2 V

Figure 5-8. Propagation Delay vs Control Voltage



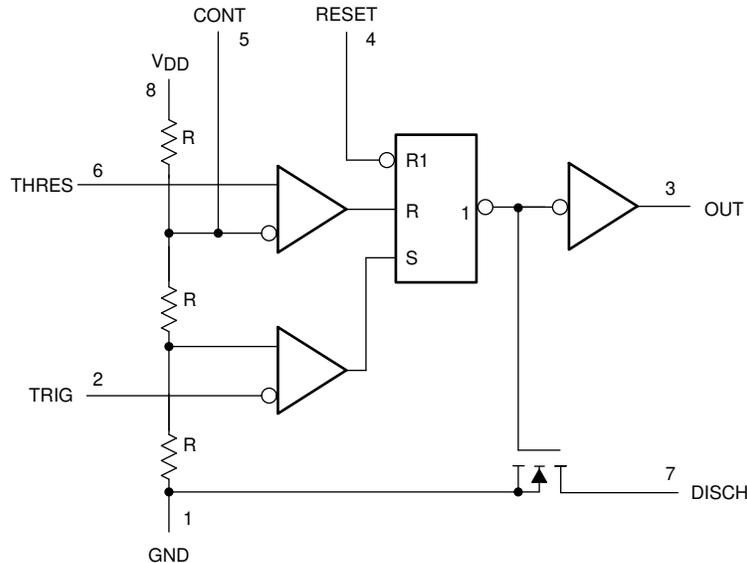
V_{DD} = 5 V

Figure 5-9. Propagation Delay vs Control Voltage

6 Detailed Description

6.1 Overview

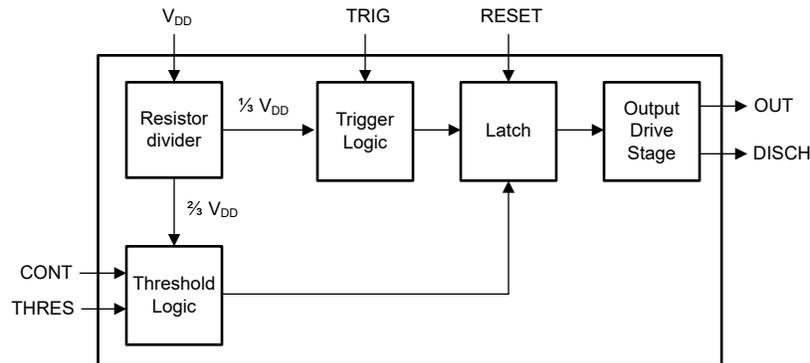
The TLC555 is a precision timing device used for general-purpose timing applications up to 2.1 MHz. All inputs are level sensitive, not edge-triggered inputs.



Pin numbers are for all packages except PW and FK. RESET overrides TRIG, which overrides THRES (when CONT pin is $2/3 V_{DD}$). The resistance of R resistors vary with V_{DD} and temperature. The resistors match each other very well across V_{DD} and temperature for a temperature-stable control-voltage ratio.

Figure 6-1. Simplified Schematic

6.2 Functional Block Diagram



6.3 Feature Description

6.3.1 Monostable Operation

For monostable operation, [Figure 6-2](#) shows how any of these timers can be connected. If the output is low, application of a negative-going pulse to the trigger (TRIG) sets the internal latch; the output goes high, and discharge pin (DISCH) becomes open drain. Capacitor C then is charged through R_A until the voltage across the capacitor reaches the threshold voltage of the threshold (THRES) input. If TRIG has returned to a high level, the output of the threshold comparator resets the internal latch, the output goes low, the discharge pin goes low, which quickly discharges capacitor C.

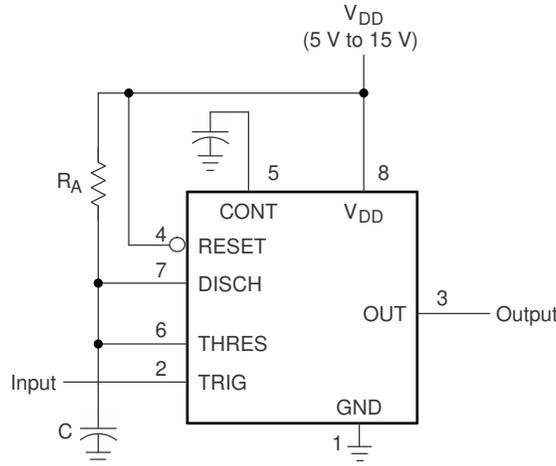


Figure 6-2. Circuit for Monostable Operation

Monostable operation is initiated when TRIG voltage is less than the trigger threshold. If initiated, the sequence ends only if TRIG is high for at least 1 μ s before the end of the timing interval. When the trigger is grounded, the comparator storage time can be as long as 1 μ s, which limits the minimum monostable pulse duration to 1 μ s. The output pulse duration is approximately $t_w = 1.1 \times R_A C$. [Figure 6-4](#) is a plot of the time constant for various values of R_A and C . The threshold levels and charge rates both are directly proportional to the supply voltage, V_{DD} . The timing interval is, therefore, independent of the supply voltage, so long as the supply voltage is constant during the time interval.

Applying a negative-going trigger pulse simultaneously to RESET and TRIG during the timing interval discharges capacitor C and reinitiates the cycle, commencing on the positive edge of the reset pulse. The output is held low as long as the reset pulse is low. To prevent false triggering, when RESET is not asserted low, RESET must be connected to V_{DD} . If the RESET function is required and the pin is driven by external logic or a microcontroller, use a pullup resistor to V_{DD} (such as 10 k Ω) to prevent the RESET pin from floating. If the RESET function is not required, short the RESET pin directly to the V_{DD} pin.

In monostable applications, set the trip point of the trigger input by a voltage applied to CONT. An input voltage between 10% and 80% of the supply voltage, from a resistor divider with at least 500- μ A bias, provides good results.

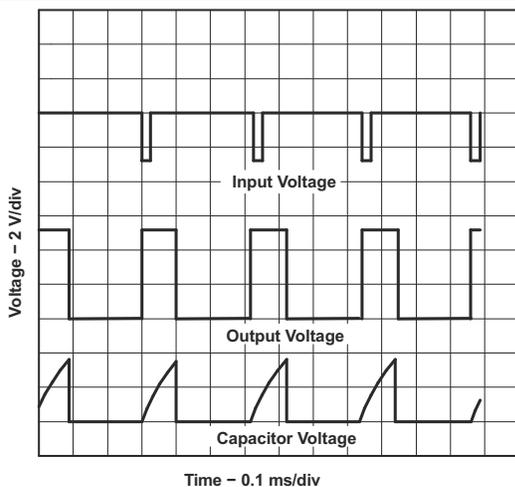


Figure 6-3. Typical Monostable Waveforms
 $R_A = 9.1 \text{ k}\Omega$ $C_L = 0.01 \text{ }\mu\text{F}$ See [Figure 6-2](#)

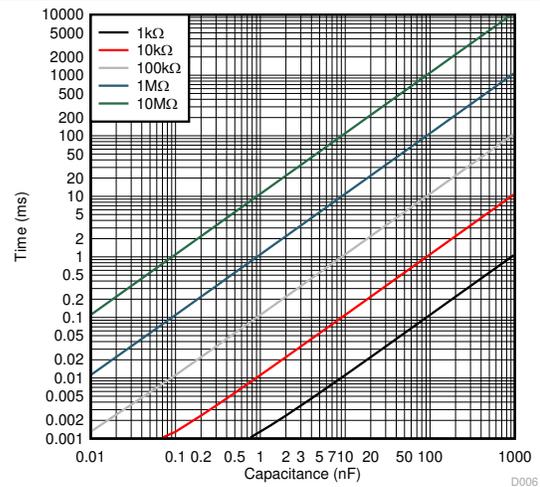


Figure 6-4. Output Pulse Duration vs Capacitance

Equation 1 to Equation 7 do not account for any propagation delay times from the TRIG and THRES inputs to DISCH output. These delay times add directly to the period and overcharge the capacitor, which creates differences between calculated and actual values that increase with frequency. In addition, the internal on-state resistance r_{on} during discharge adds to R_B to provide another source of timing error in the calculation when R_B is very low. The following equations provide better agreement with measured values. The formulas in Equation 8 represent the actual low and high times when used at higher frequencies (beyond 100 kHz) because propagation delay and discharge on resistance is added to the formulas. The value of C_T includes both the nominal or deliberate timing capacitance, as well as parasitic capacitance on the PCB. Decoupling capacitance on CONT also affects the duty cycle, with an error contribution that depends on the capacitor leakage resistance. For additional discussion, see the [Design low-duty-cycle timer circuits article](#).

$$t_{c(H)} = C_T (R_A + R_B) \ln \left[3 - \exp \left(\frac{-t_{PLH}}{C_T (R_B + r_{on})} \right) \right] + t_{PHL}$$

$$t_{c(L)} = C_T (R_B + r_{on}) \ln \left[3 - \exp \left(\frac{-t_{PHL}}{C_T (R_A + R_B)} \right) \right] + t_{PLH}$$
(8)

These equations and those given earlier are similar in that a time constant is multiplied by the logarithm of a number or function. The limit values of the logarithmic terms must be between $\ln(2)$ at low frequencies, and $\ln(3)$ at extremely high frequencies. For a duty cycle close to 50%, an appropriate constant for the logarithmic terms can be substituted with good results. Output waveform duty cycles less than 50% require that $t_{c(H)} / t_{c(L)} < 1$ and possibly that $R_A \leq r_{on}$. These conditions can be difficult to obtain. Figure 6-8 shows the nominal free-running frequency associated with various combinations of C_T and $R_A + 2 \times R_B$.

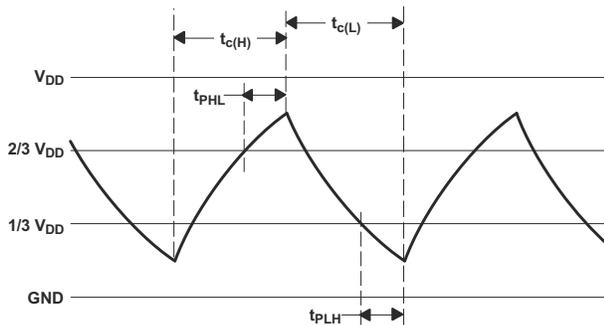


Figure 6-7. Trigger and Threshold Voltage Waveform

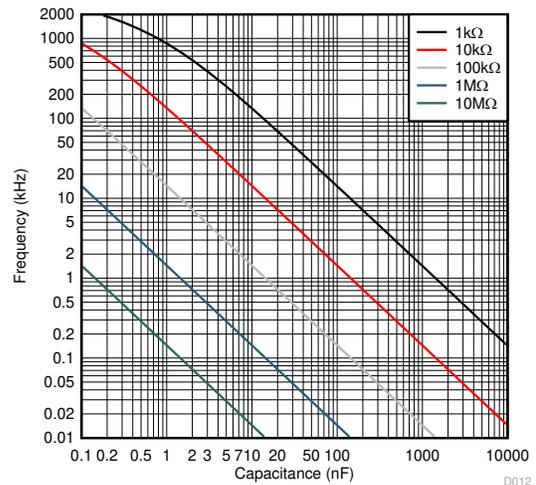
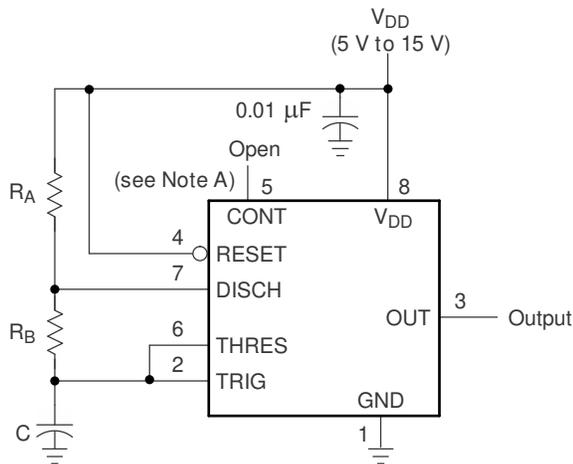


Figure 6-8. Nominal Free-Running Frequency vs Timing Capacitance
Resistance = $R_A + 2 \times R_B$

6.3.2 Astable Operation

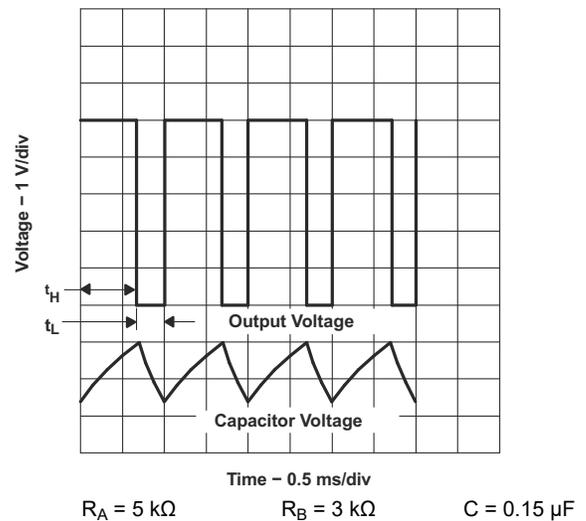
As shown in Figure 6-5, adding a second resistor, R_B , to the circuit of Figure 6-2 and connecting the trigger input to the threshold input causes the timer to self-trigger and run as a multivibrator. The capacitor C charges through R_A and R_B and then discharges through R_B only. Therefore, the duty cycle is controlled by the values of R_A and R_B .

This astable connection results in capacitor C charging and discharging between the threshold-voltage level ($\approx 0.67 \times V_{CC}$) and the trigger-voltage level ($\approx 0.33 \times V_{CC}$). As in the monostable circuit, charge and discharge times (and, therefore, the frequency and duty cycle) are independent of the supply voltage.



Decouple CONT voltage to ground with a capacitor to improve operation. Reevaluate for individual applications.

Figure 6-5. Circuit for Astable Operation



See Figure 6-5

Figure 6-6. Typical Astable Waveforms

Figure 6-6 shows typical waveforms generated during astable operation. The output high-level duration t_H and low-level duration t_L for frequencies below 100 kHz can be calculated as follows:

$$t_H = 0.693(R_A + R_B)C \quad (1)$$

$$t_L = 0.693(R_B)C \quad (2)$$

Other useful relationships are shown below:

$$\text{period} = t_H + t_L = 0.693(R_A + 2R_B)C \quad (3)$$

$$\text{frequency} \approx \frac{1.44}{(R_A + 2R_B)C} \quad (4)$$

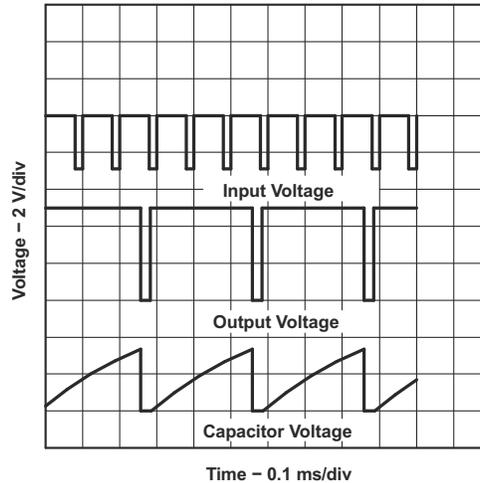
$$\text{Output driver duty cycle} = \frac{t_L}{t_H + t_L} = \frac{R_B}{R_A + 2R_B} \quad (5)$$

$$\text{Output waveform duty cycle} = \frac{t_H}{t_H + t_L} = 1 - \frac{R_B}{R_A + 2R_B} \quad (6)$$

$$\text{Low-to-high ratio} = \frac{t_L}{t_H} = \frac{R_B}{R_A + R_B} \quad (7)$$

6.3.3 Frequency Divider

By adjusting the length of the timing cycle, the basic circuit of [Figure 6-2](#) can be made to operate as a frequency divider. [Figure 6-9](#) shows a divide-by-three circuit that makes use of the fact that retriggering cannot occur during the timing cycle.



$$V_{CC} = 5 \text{ V}$$

$$R_A = 1250 \ \Omega$$

$$C = 0.02 \ \mu\text{F}$$

See [Figure 6-2](#)

Figure 6-9. Divide-by-Three Circuit Waveforms

6.4 Device Functional Modes

[Table 6-1](#) shows the device truth table. For a valid reset voltage condition, use an external pullup resistor to V_{DD} (if using the RESET functionality), or short the RESET pin directly to V_{DD} (if the RESET functionality is not used).

Table 6-1. Function Table

RESET VOLTAGE ⁽¹⁾	TRIGGER VOLTAGE ⁽¹⁾	THRESHOLD VOLTAGE ⁽¹⁾	OUTPUT	DISCHARGE SWITCH
< MIN	Irrelevant	Irrelevant	L	On
> MAX	< MIN	Irrelevant ⁽²⁾	H	Off
> MAX	> MAX	> MAX	L	On
> MAX	> MAX	< MIN	As previously established	

(1) For conditions shown as MIN or MAX, use the appropriate value specified under [Section 5.6](#).

(2) CONT pin open or $2/3 V_{DD}$.

7 Application and Implementation

Note

Information in the following applications sections is not part of the TI component specification, and TI does not warrant its accuracy or completeness. TI's customers are responsible for determining suitability of components for their purposes, as well as validating and testing their design implementation to confirm system functionality.

7.1 Application Information

The TLC555 timer device uses resistor and capacitor charging delay to provide a programmable time delay or operating frequency. [Section 7.2](#) presents a simplified discussion of the design process. Reset mode forces output and discharge low and provides a small reduction in supply current.

7.2 Typical Applications

7.2.1 Missing-Pulse Detector

The circuit shown in [Figure 7-1](#) can be used to detect a missing pulse or abnormally long spacing between consecutive pulses in a train of pulses. The timing interval of the monostable circuit is re-triggered continuously by the input pulse train as long as the pulse spacing is less than the timing interval. A longer pulse spacing, missing pulse, or terminated pulse train permits the timing interval to be completed, thereby generating an output pulse as shown in [Figure 7-2](#).

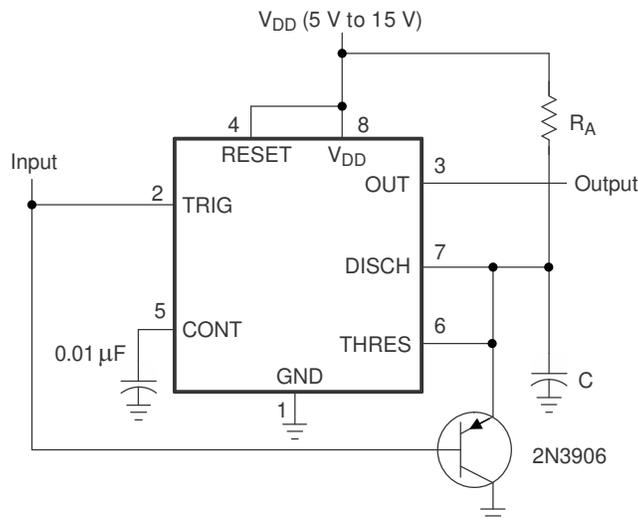


Figure 7-1. Circuit for Missing-Pulse Detector

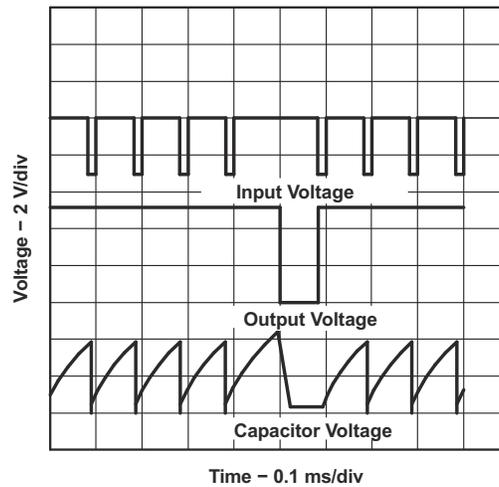
7.2.1.1 Design Requirements

Input fault (missing pulses) must be input high. An input stuck low cannot be detected because the timing capacitor (C) remains discharged.

7.2.1.2 Detailed Design Procedure

Choose R_A and C so that $R_A \times C > [\text{maximum normal input high time}]$.

7.2.1.3 Application Curve



$V_{DD} = 5\text{ V}$

$R_A = 1\text{ k}\Omega$

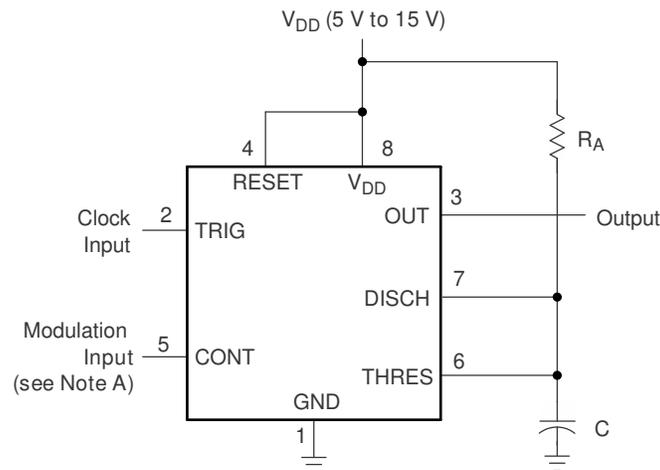
$C = 0.1\text{ }\mu\text{F}$

See [Figure 7-1](#)

Figure 7-2. Timing Waveforms for Missing-Pulse Detector

7.2.2 Pulse-Width Modulation

To modify timer operation, apply an external voltage (or current) to CONT to modulate the internal threshold and trigger voltages. [Figure 7-3](#) shows a circuit for pulse-width modulation. A continuous input pulse train triggers the monostable circuit, and a control signal modulates the threshold voltage. [Figure 7-4](#) shows the resulting duty cycle versus control voltage transfer function. Attempting to run under 10% duty cycle can result in inconsistent output pulses. Attempting to run close to 100% duty cycle results in frequency division by 2, then 3, then 4.



- A. The modulating signal can be direct or capacitively coupled to CONT. For direct coupling, consider the effects of modulation source voltage and impedance on the bias of the timer.

Figure 7-3. Circuit for Pulse-Width Modulation

7.2.2.1 Design Requirements

The clock input must have V_{OL} and V_{OH} levels that are less than and greater than $1/3 V_{DD}$, respectively. Clock input V_{OL} time must be less than minimum output high time; therefore, a high (positive) duty cycle clock is recommended. Minimum recommended modulation voltage is 1 V. Lower CONT voltage can greatly increase threshold comparator propagation delay and storage time. The application must be tolerant of a nonlinear transfer function; the relationship between modulation input and pulse width is not linear because the capacitor charge is RC-based with an negative exponential curve.

7.2.2.2 Detailed Design Procedure

Choose R_A and C so that $R_A \times C$ is same or less than clock input period. Figure 7-4 shows the non linear relationship between control voltage and output duty cycle. Duty cycle is function of control voltage and clock period relative to RC time constant.

7.2.2.3 Application Curve

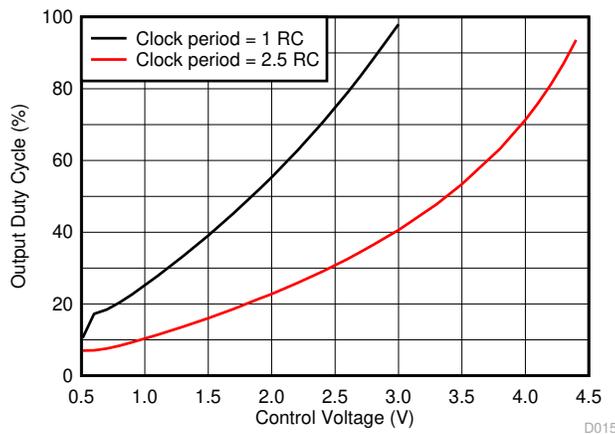
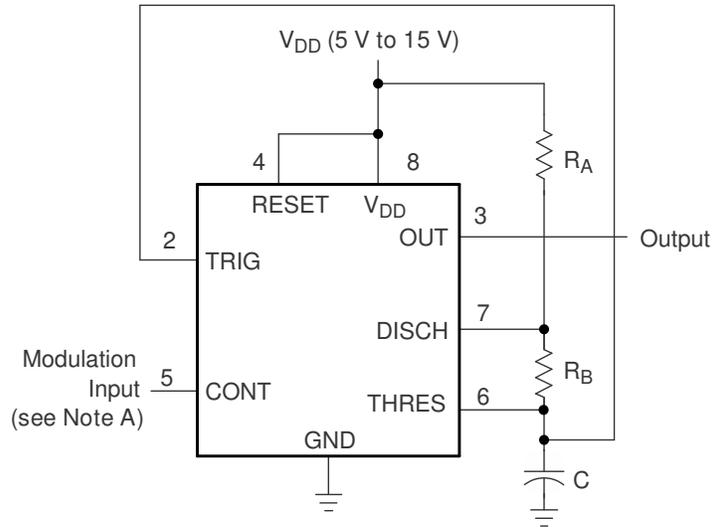


Figure 7-4. Pulse-Width-Modulation vs Control Voltage
Clock Duty Cycle 98%, $V_{DD} = 5 V$

7.2.3 Pulse-Position Modulation

As shown in Figure 7-5, any of these timers can be used as a pulse-position modulator. This application modulates the threshold voltage and thereby the time delay of a free-running oscillator. Figure 7-6 and Figure 7-7 shows the output frequency and duty cycle versus control voltage.



A. The modulating signal can be direct or capacitively coupled to CONT. For direct coupling, consider the effects of modulation source voltage and impedance on the bias of the timer.

$R_A = 3\text{ k}\Omega$

$R_B = 309\text{ k}\Omega$

$C = 1\text{ nF}$

Figure 7-5. Circuit for Pulse-Position Modulation

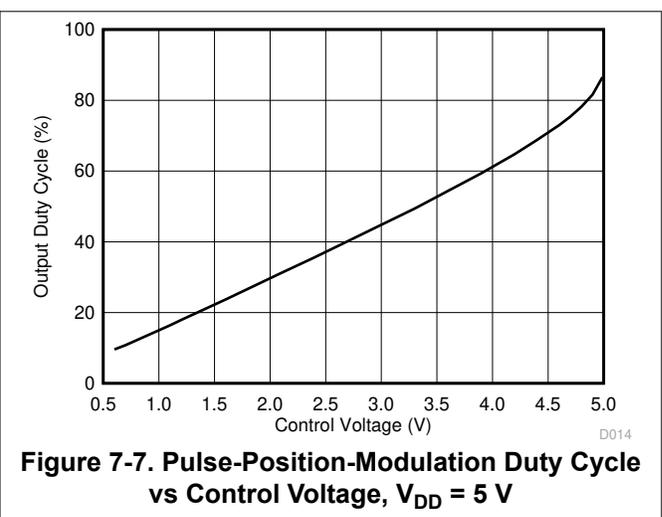
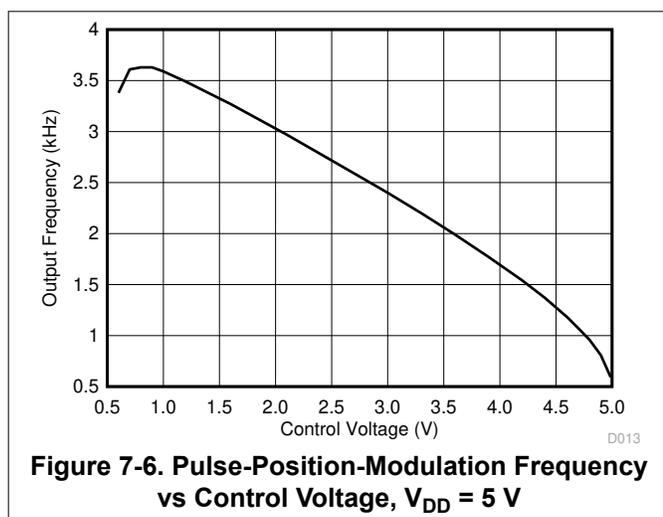
7.2.3.1 Design Requirements

Both dc- and ac-coupled modulation input changes the upper and lower voltage thresholds for the timing capacitor. Both frequency and duty cycle vary with the modulation voltage. Control voltage less than 1 V can result in output glitches instead of a steady-output pulse stream

7.2.3.2 Detailed Design Procedure

The nominal output frequency and duty cycle for control voltage set to 2/3 of V_{DD} can be determined using formulas in [Section 6.3.2](#) section.

7.2.3.3 Application Curves



7.2.4 Sequential Timer

Many applications, such as computers, require signals for initializing conditions during start-up. Other applications, such as test equipment, require activation of test signals in sequence. These timing circuits can be connected to provide such sequential control. The timers can be used in various combinations of astable or monostable circuit connections, with or without modulation, for extremely flexible waveform control. [Figure 7-8](#) shows a sequencer circuit with possible applications in many systems, and [Figure 7-9](#) shows the output waveforms.

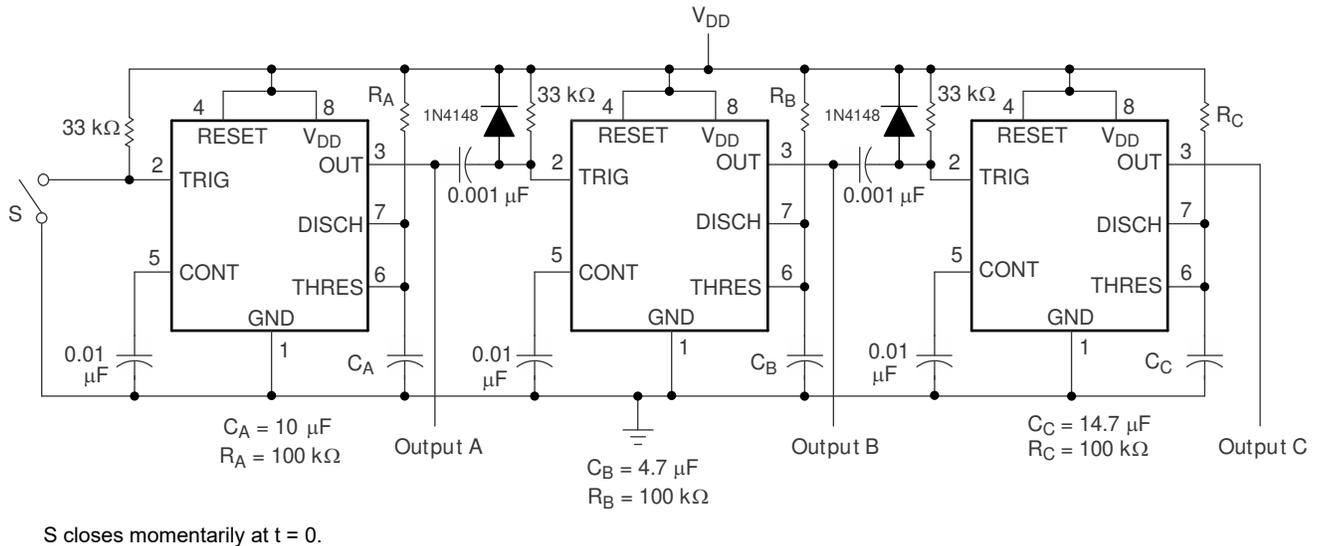


Figure 7-8. Sequential Timer Circuit

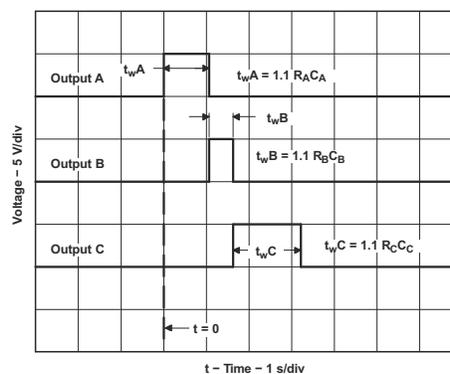
7.2.4.1 Design Requirements

The sequential-timer application chains together multiple monostable timers. The joining components are the 33-kΩ resistors and 0.001-μF capacitors. The output high-to-low edge passes a 10-μs start pulse to the next monostable. A diode is required to prevent overvoltage on the trigger input when on the previous output low-to-high edge.

7.2.4.2 Detailed Design Procedure

The timing resistors and capacitors can be chosen using this formula: $t_w = 1.1 \times R \times C$.

7.2.4.3 Application Curve



See [Figure 7-8](#)

Figure 7-9. Sequential Timer Waveforms

7.2.5 Designing for Improved ESD Performance

The TLC555 internal HBM and CDM protection allows for safe assembly in ESD-controlled environments. In applications that expose the pins of the TLC555 to ESD, additional protection is highly recommended. The following test board schematic has bypass capacitors, current-limiting resistors, and voltage-clamping TVS diodes to provide additional protection for commonly exposed pins (Reset, Trig, and Output) against ESD.

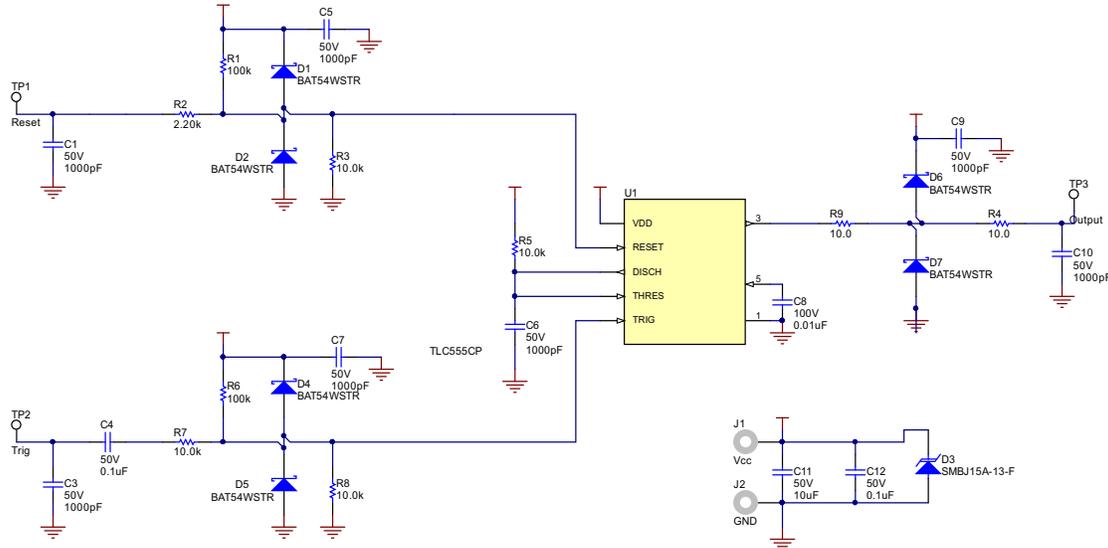


Figure 7-10. ESD Test Schematic

The following table gives the ESD protection levels recorded for different supply voltages and external components populated. Using only passive components to protect the TLC555 with a single 15-V supply is not recommended because the higher voltage allows for an unacceptable amount of current to flow through the device.

Table 7-1. ESD Test Results

SUPPLY VOLTAGE	ONLY PASSIVE COMPONENTS POPULATED D1..D7 NOT POPULATED ⁽¹⁾	ALL COMPONENTS POPULATED ⁽¹⁾
5 V	8 kV	12 kV
15 V	Not recommended	12 kV

(1) Sample results. Results can vary with populated components, board layout, and samples used.

7.3 Power Supply Recommendations

The TLC555 requires a voltage supply greater than or equal to 2 V, 3 V, or 5 V based the coldest ambient temperature supported and a supply voltage less than or equal to 15 V. Adequate power supply bypassing is necessary to protect associated circuitry and provide stable output pulses. Minimum recommended is 0.1- μ F ceramic in parallel with 1- μ F electrolytic. Place the bypass capacitors as close as possible to the TLC555 and minimize the trace length.

7.4 Layout

7.4.1 Layout Guidelines

Standard PCB rules apply to routing the TLC555. The 0.1- μ F ceramic capacitor in parallel with a 1- μ F electrolytic capacitor must be as close as possible to the TLC555. The capacitor used for the time delay must also be placed as close to the discharge pin. A ground plane on the bottom layer can be used to provide better noise immunity and signal integrity.

Figure 7-11 is the basic layout for various applications.

- C1—based on time delay calculations
- C2—0.01- μ F bypass capacitor for control voltage pin
- C3—0.1- μ F bypass ceramic capacitor
- C4—1- μ F electrolytic bypass capacitor
- R1—based on time-delay calculations

7.4.2 Layout Example

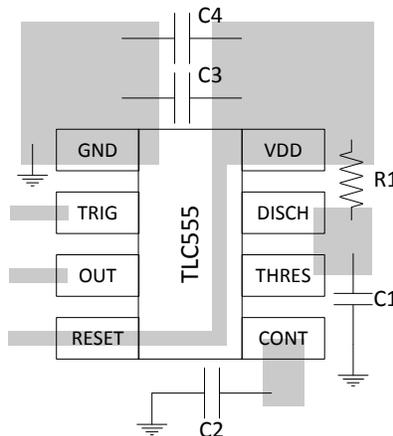


Figure 7-11. Layout Example

8 Device and Documentation Support

8.1 Receiving Notification of Documentation Updates

To receive notification of documentation updates, navigate to the device product folder on [ti.com](https://www.ti.com). Click on *Notifications* to register and receive a weekly digest of any product information that has changed. For change details, review the revision history included in any revised document.

8.2 Support Resources

[TI E2E™ support forums](#) are an engineer's go-to source for fast, verified answers and design help — straight from the experts. Search existing answers or ask your own question to get the quick design help you need.

Linked content is provided "AS IS" by the respective contributors. They do not constitute TI specifications and do not necessarily reflect TI's views; see TI's [Terms of Use](#).

8.3 Trademarks

LinCMOS™ and TI E2E™ are trademarks of Texas Instruments.
All trademarks are the property of their respective owners.

8.4 Electrostatic Discharge Caution



This integrated circuit can be damaged by ESD. Texas Instruments recommends that all integrated circuits be handled with appropriate precautions. Failure to observe proper handling and installation procedures can cause damage.

ESD damage can range from subtle performance degradation to complete device failure. Precision integrated circuits may be more susceptible to damage because very small parametric changes could cause the device not to meet its published specifications.

8.5 Glossary

[TI Glossary](#)

This glossary lists and explains terms, acronyms, and definitions.

9 Revision History

NOTE: Page numbers for previous revisions may differ from page numbers in the current version.

Changes from Revision I (July 2019) to Revision J (November 2023)	Page
• Changed ESD protection specification from 2000 V per MIL-STD-883C, method 3015.2, to 1000 V per ANSI/ESDA/JEDEC JS-001, in <i>Features</i>	1
• Changed <i>Device Information</i> table to <i>Package Information</i> , and changed <i>Body Size (Nom)</i> to <i>Package Size</i> , in <i>Description</i> section.....	1
• Added <i>ESD Ratings</i> table and HBM, CDM, and MM specifications.....	4
• Changed thermal resistance and characterization parameter values for SOIC and PDIP packages in <i>Thermal Information</i> table.....	5
• Changed reset current (I_{RESET}) test conditions to $V_{\text{RESET}} = V_{\text{DD}}$, in <i>Electrical Characteristics: $V_{\text{DD}} = 5 \text{ V}$</i> and <i>Electrical Characteristics: $V_{\text{DD}} = 15 \text{ V}$</i>	6
• Added new reset current (I_{RESET}) typical specification, for test condition $V_{\text{RESET}} = 0 \text{ V}$, to <i>Electrical Characteristics: $V_{\text{DD}} = 5 \text{ V}$</i> and <i>Electrical Characteristics: $V_{\text{DD}} = 15 \text{ V}$</i>	6
• Changed supply current (I_{DD}) typical value from 170 μA to 180 μA in <i>Electrical Characteristics: $V_{\text{DD}} = 5 \text{ V}$</i>	6
• Changed title of <i>Operating Characteristics</i> section to <i>Timing Characteristics</i> and clarified that values are specified by design or characterization.....	9
• Deleted Initial error of timing interval specification in <i>Timing Characteristics</i>	9
• Added Figure 5-4, <i>Supply Current vs Supply Voltage, Unit 2</i>	10
• Changed Figure 5-3, <i>Supply Current vs Supply Voltage</i> , to add "Unit 1" to title, and deleted 0°C and 70°C curves.....	10
• Changed functional block diagram to simplified schematic and moved to <i>Overview</i>	12
• Updated <i>Functional Block Diagram</i>	12
• Added guidance for RESET pin pullup resistance and CONT pin voltage range to <i>Monostable Operation</i> ...	12
• Added clarity regarding nominal operating frequency and parasitic terms in <i>Astable Operation</i>	14
• Deleted link to deprecated TLC555 Design Calculator in <i>Astable Operation</i>	14

- Deleted Figure 17, *Equivalent Schematic*, and added guidance concerning the RESET pin in *Device Functional Modes* 16

Changes from Revision H (August 2016) to Revision I (July 2019) Page

- Added MIN value for input voltage in *Absolute Maximum Ratings*4
- Added discharge pin in *Absolute Maximum Ratings* 4
- Changed MIN supply voltage based on part number in *Recommended Operating Conditions* 4
- Added power dissipation capacitance TYP value in *Electrical Characteristics: V_{DD} = 2 V for TLC555C, V_{DD} = 3 V for TLC555I* 5
- Added trigger, threshold capacitance TYP value in *Electrical Characteristics: V_{DD} = 5 V*6
- Changed V_{OH} test condition current to –1 mA in *Electrical Characteristics: V_{DD} = 5 V*6
- Added power dissipation capacitance TYP value in *Electrical Characteristics: V_{DD} = 5 V*6
- Added trigger, threshold capacitance TYP value in *Electrical Characteristics: V_{DD} = 15 V*8
- Added power dissipation capacitance TYP value in *Electrical Characteristics: V_{DD} = 15 V*8
- Added *Operating Characteristics* to the *Specifications* section..... 9
- Added Supply Current vs Supply Voltage chart to the *Typical Characteristics* section..... 10
- Added Control Impedance vs Temperature chart to the *Typical Characteristics* section..... 10
- Added Output Low Resistance vs Temperature chart to the *Typical Characteristics* section..... 10
- Added Output High Resistance vs Temperature chart to the *Typical Characteristics* section..... 10
- Added Propagation Delay vs Control Voltage chart, V_{DD} = 2 V to the *Typical Characteristics* section..... 10
- Added Propagation Delay vs Control Voltage chart, V_{DD} = 5 V to the *Typical Characteristics* section..... 10
- Changed trigger high hold time to 1 μs in *Monostable Operation* 12
- Changed minimum monostable pulse width to 1 μs in *Monostable Operation* 12
- Changed Output Pulse Duration vs Capacitance chart scale down to 0.001 ms in *Monostable Operation* 12
- Added more astable frequency formulas to the *Astable Operation* section..... 14
- Changed scale on Free-Running Frequency vs Timing Capacitance chart up to 2 MHz in the *Astable Operation* section..... 14
- Added CONT pin table note to the Table 6-1, *Function Table* in the *Device Functional Modes* 16
- Changed the application curve chart in the *Pulse-Width Modulation* section..... 19
- Changed the application curve charts in the *Pulse-Position Modulation* section..... 20
- Added clamping diodes to Sequential Timer Circuit in the *Sequential Timer* section..... 21
- Added *Designing for Improved ESD Performance* section to the *Application Information* section..... 22

Changes from Revision G (November 2008) to Revision H (August 2016) Page

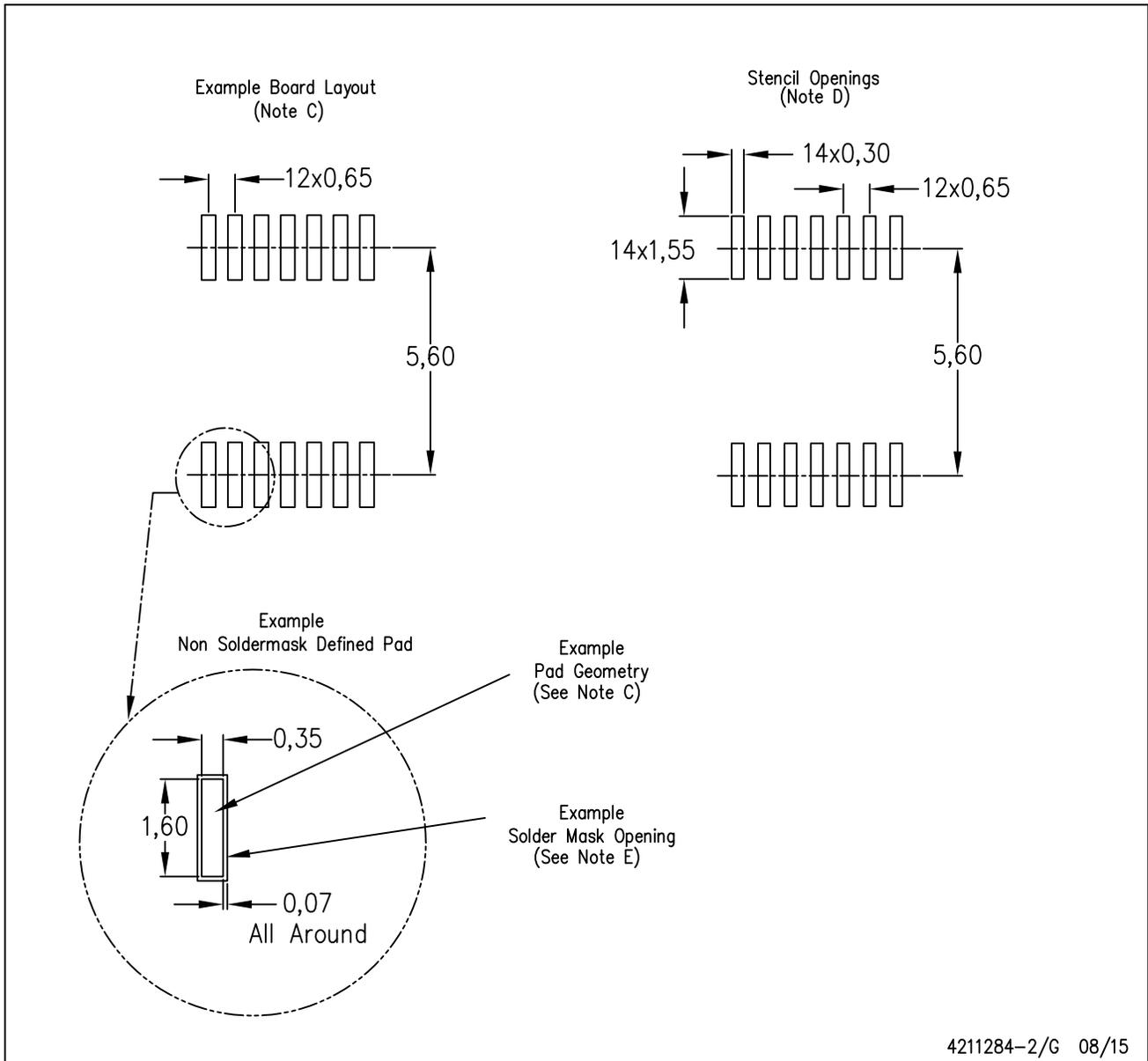
- Added *Feature Description* section, *Device Functional Modes*, *Application and Implementation* section, *Power Supply Recommendations* section, *Layout* section, *Device and Documentation Support* section, and *Mechanical, Packaging, and Orderable Information* section..... 1
- Changed values in the *Thermal Information* table to align with JEDEC standards..... 5
- Deleted *Dissipation Ratings* table 5

10 Mechanical, Packaging, and Orderable Information

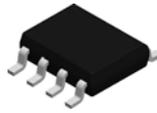
The following pages include mechanical, packaging, and orderable information. This information is the most current data available for the designated devices. This data is subject to change without notice and revision of this document. For browser-based versions of this data sheet, refer to the left-hand navigation.

PW (R-PDSO-G14)

PLASTIC SMALL OUTLINE



- NOTES:
- All linear dimensions are in millimeters.
 - This drawing is subject to change without notice.
 - Publication IPC-7351 is recommended for alternate designs.
 - Laser cutting apertures with trapezoidal walls and also rounding corners will offer better paste release. Customers should contact their board assembly site for stencil design recommendations. Refer to IPC-7525 for other stencil recommendations.
 - Customers should contact their board fabrication site for solder mask tolerances between and around signal pads.

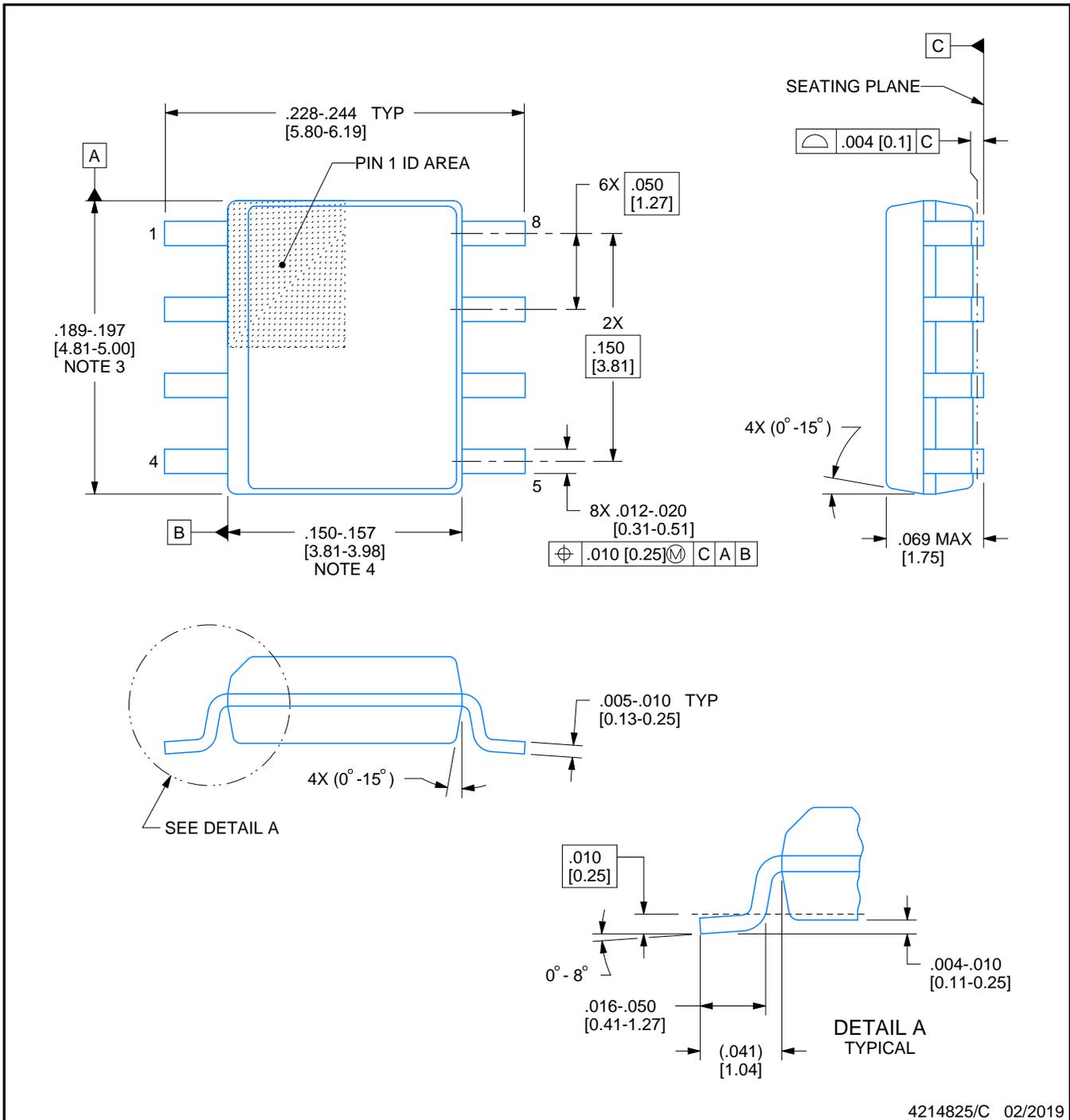


D0008A

PACKAGE OUTLINE

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



4214825/C 02/2019

NOTES:

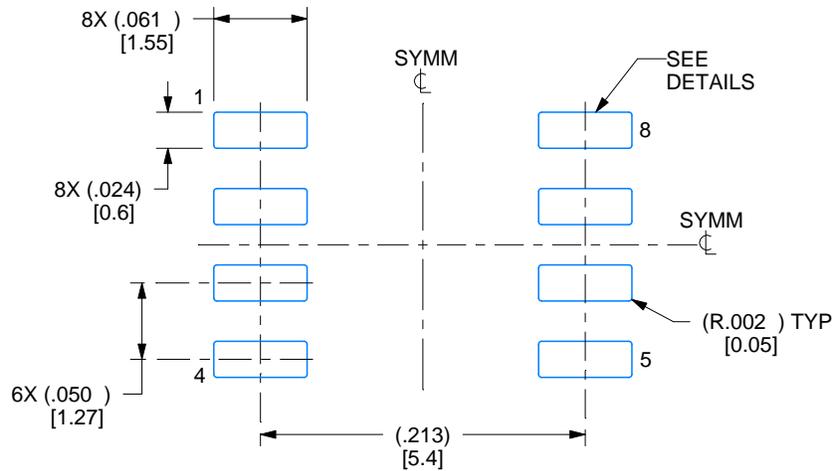
- Linear dimensions are in inches [millimeters]. Dimensions in parenthesis are for reference only. Controlling dimensions are in inches. Dimensioning and tolerancing per ASME Y14.5M.
- This drawing is subject to change without notice.
- This dimension does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed .006 [0.15] per side.
- This dimension does not include interlead flash.
- Reference JEDEC registration MS-012, variation AA.

EXAMPLE BOARD LAYOUT

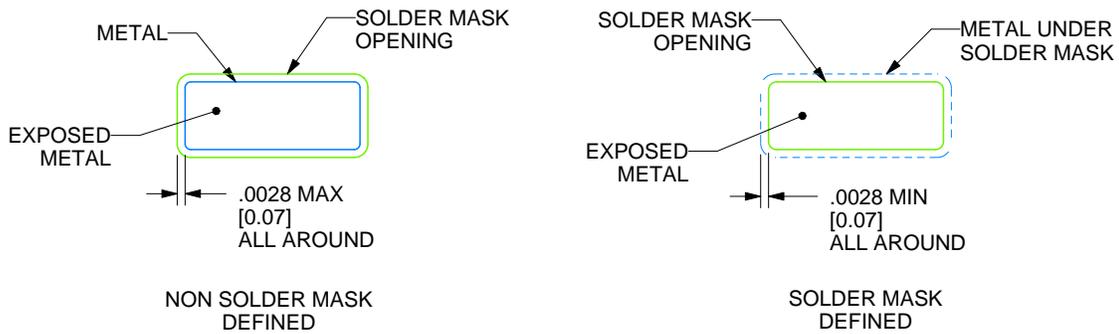
D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



LAND PATTERN EXAMPLE
EXPOSED METAL SHOWN
SCALE:8X



SOLDER MASK DETAILS

4214825/C 02/2019

NOTES: (continued)

6. Publication IPC-7351 may have alternate designs.

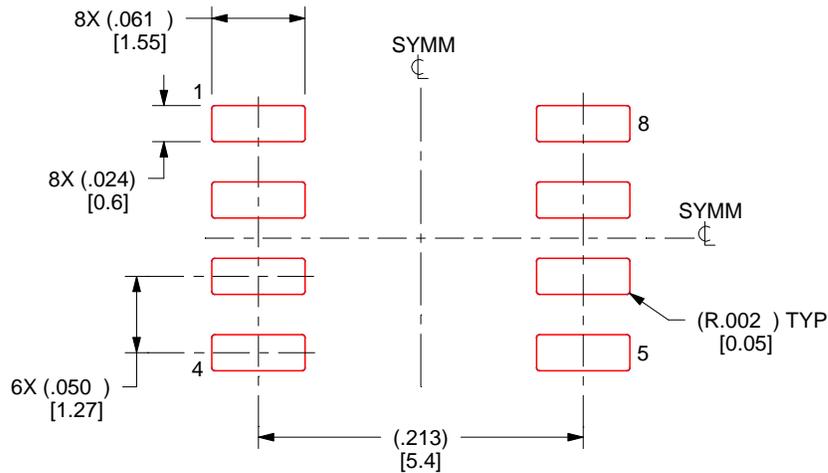
7. Solder mask tolerances between and around signal pads can vary based on board fabrication site.

EXAMPLE STENCIL DESIGN

D0008A

SOIC - 1.75 mm max height

SMALL OUTLINE INTEGRATED CIRCUIT



SOLDER PASTE EXAMPLE
BASED ON .005 INCH [0.125 MM] THICK STENCIL
SCALE:8X

4214825/C 02/2019

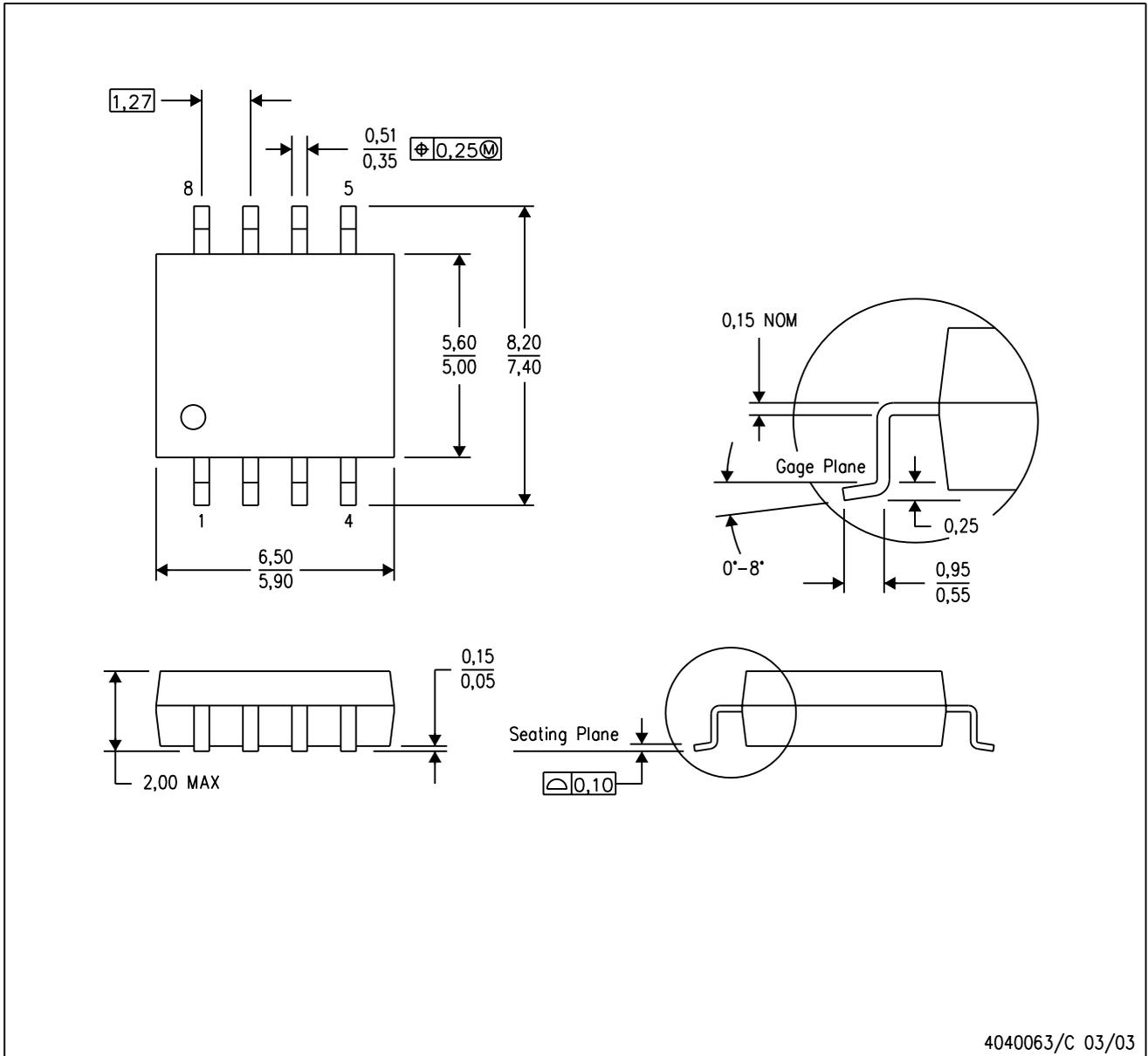
NOTES: (continued)

8. Laser cutting apertures with trapezoidal walls and rounded corners may offer better paste release. IPC-7525 may have alternate design recommendations.
9. Board assembly site may have different recommendations for stencil design.

MECHANICAL DATA

PS (R-PDSO-G8)

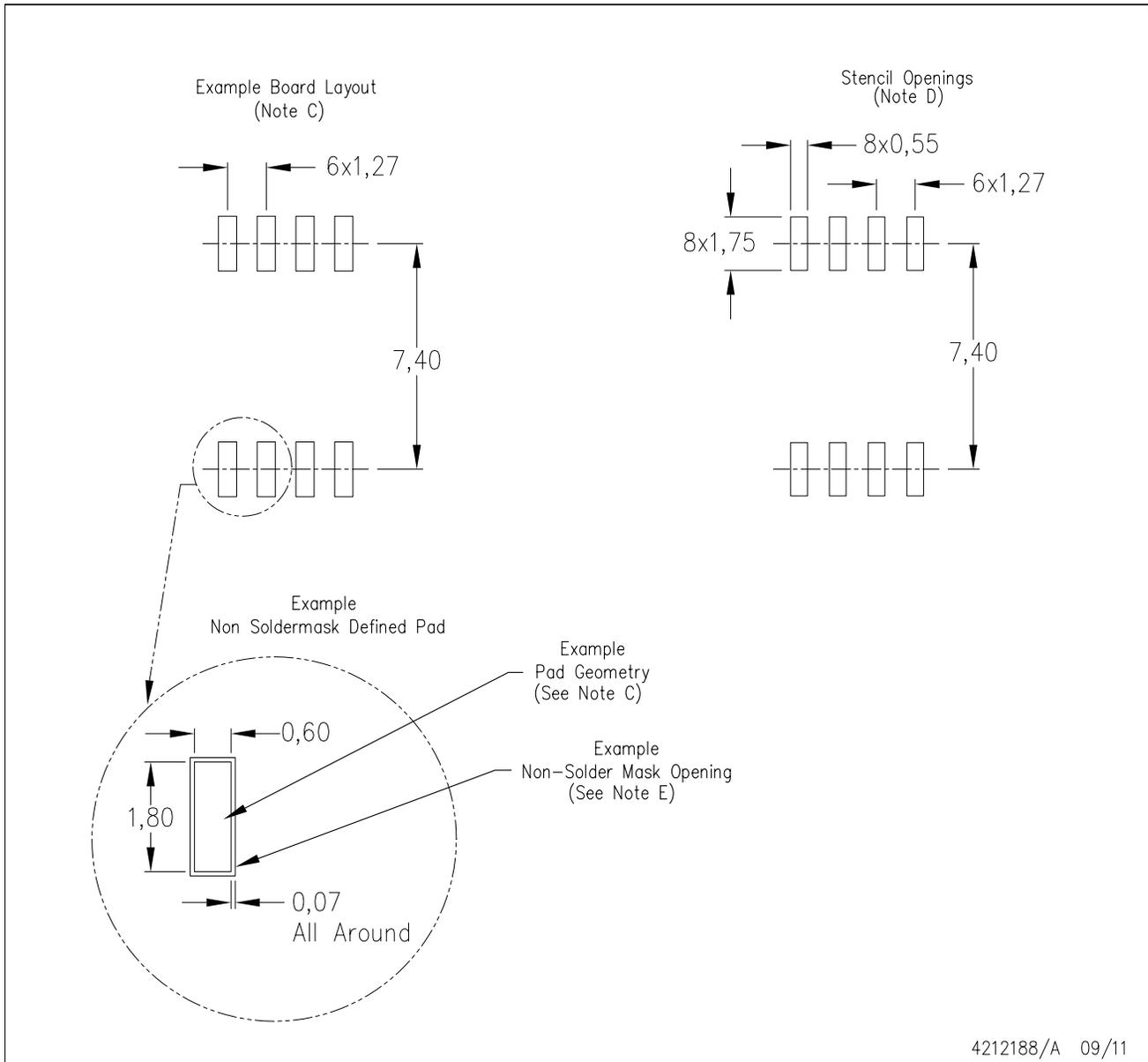
PLASTIC SMALL-OUTLINE PACKAGE



- NOTES:
- A. All linear dimensions are in millimeters.
 - B. This drawing is subject to change without notice.
 - C. Body dimensions do not include mold flash or protrusion, not to exceed 0,15.

PS (R-PDSO-G8)

PLASTIC SMALL OUTLINE



- NOTES:
- All linear dimensions are in millimeters.
 - This drawing is subject to change without notice.
 - Publication IPC-7351 is recommended for alternate designs.
 - Laser cutting apertures with trapezoidal walls and also rounding corners will offer better paste release. Customers should contact their board assembly site for stencil design recommendations. Refer to IPC-7525 for other stencil recommendations.
 - Customers should contact their board fabrication site for solder mask tolerances between and around signal pads.

IMPORTANT NOTICE AND DISCLAIMER

TI PROVIDES TECHNICAL AND RELIABILITY DATA (INCLUDING DATA SHEETS), DESIGN RESOURCES (INCLUDING REFERENCE DESIGNS), APPLICATION OR OTHER DESIGN ADVICE, WEB TOOLS, SAFETY INFORMATION, AND OTHER RESOURCES "AS IS" AND WITH ALL FAULTS, AND DISCLAIMS ALL WARRANTIES, EXPRESS AND IMPLIED, INCLUDING WITHOUT LIMITATION ANY IMPLIED WARRANTIES OF MERCHANTABILITY, FITNESS FOR A PARTICULAR PURPOSE OR NON-INFRINGEMENT OF THIRD PARTY INTELLECTUAL PROPERTY RIGHTS.

These resources are intended for skilled developers designing with TI products. You are solely responsible for (1) selecting the appropriate TI products for your application, (2) designing, validating and testing your application, and (3) ensuring your application meets applicable standards, and any other safety, security, regulatory or other requirements.

These resources are subject to change without notice. TI grants you permission to use these resources only for development of an application that uses the TI products described in the resource. Other reproduction and display of these resources is prohibited. No license is granted to any other TI intellectual property right or to any third party intellectual property right. TI disclaims responsibility for, and you will fully indemnify TI and its representatives against, any claims, damages, costs, losses, and liabilities arising out of your use of these resources.

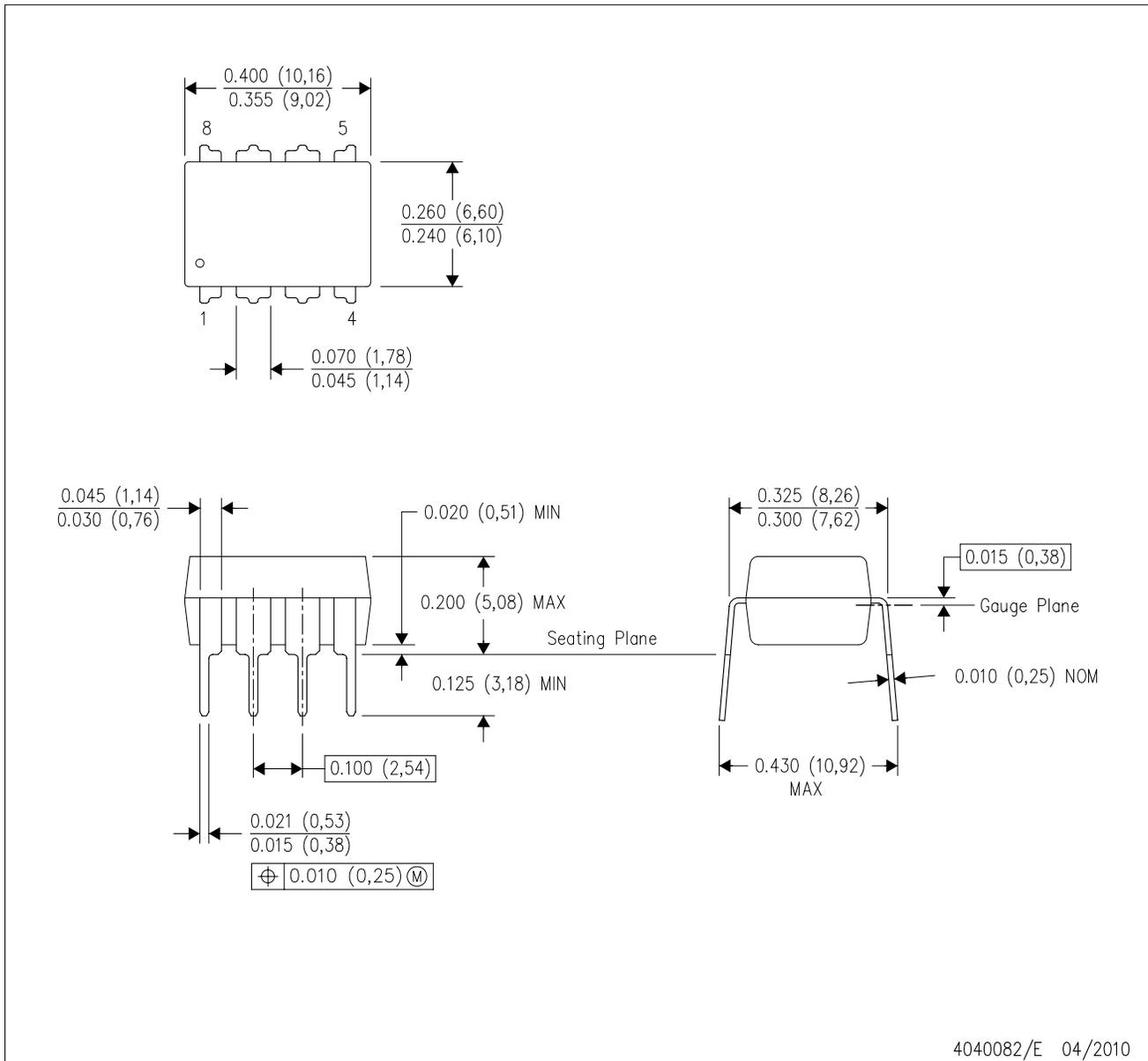
TI's products are provided subject to [TI's Terms of Sale](#) or other applicable terms available either on [ti.com](https://www.ti.com) or provided in conjunction with such TI products. TI's provision of these resources does not expand or otherwise alter TI's applicable warranties or warranty disclaimers for TI products.

TI objects to and rejects any additional or different terms you may have proposed.

Mailing Address: Texas Instruments, Post Office Box 655303, Dallas, Texas 75265
Copyright © 2024, Texas Instruments Incorporated

P (R-PDIP-T8)

PLASTIC DUAL-IN-LINE PACKAGE



- NOTES:
- A. All linear dimensions are in inches (millimeters).
 - B. This drawing is subject to change without notice.
 - C. Falls within JEDEC MS-001 variation BA.

Anexo 5 – Relación del Trabajo con los Objetivos de Desarrollo Sostenible de la Agenda 2030

A.6.1. Tabla descripción grado de relación del trabajo con los objetivos de desarrollo sostenible (ODS)

Objetivos de Desarrollo Sostenible	Alto	Medio	Bajo	NP
<i>ODS 1. Fin de la pobreza.</i>			X	
<i>ODS 2. Hambre cero.</i>			X	
<i>ODS 3. Salud y bienestar.</i>				X
<i>ODS 4. Educación de calidad.</i>				X
<i>ODS 5. Igualdad de género.</i>				X
<i>ODS 6. Agua limpia y saneamiento.</i>	X			
<i>ODS 7. Energía asequible y no contaminante.</i>			X	
<i>ODS 8. Trabajo decente y crecimiento económico.</i>	X			
<i>ODS 9. Industria, innovación e infraestructuras.</i>		X		
<i>ODS 10. Reducción de las desigualdades.</i>		X		
<i>ODS 11. Ciudades y comunidades sostenibles.</i>	X			
<i>ODS 12. Producción y consumo responsables.</i>	X			
<i>ODS 13. Acción por el clima.</i>		X		
<i>ODS 14. Vida submarina.</i>			X	
<i>ODS 15. Vida de ecosistemas terrestres.</i>			X	
<i>ODS 16. Paz, justicia e instituciones sólidas.</i>				X
<i>ODS 17. Alianzas para lograr objetivos.</i>				X

A.5.2. Descripción de la alineación del TFG con los ODS con un grado de relación más alto

ODS 6. Agua limpia y saneamiento.

El diseño de un circuito de acondicionamiento para sensores de humedad capacitivos se alinea directamente con el ODS 6, que busca garantizar la disponibilidad y la gestión sostenible del agua y el saneamiento para todos. La agricultura consume aproximadamente el 70% del agua dulce disponible a nivel mundial, por lo que la implementación de sistemas de riego eficientes es crucial para reducir el consumo y preservar este recurso vital. Al desarrollar un sistema de medición preciso del nivel de humedad del suelo, este proyecto permite optimizar el uso del agua en la agricultura, evitando el desperdicio y asegurando que solo se use la cantidad necesaria. Esto no solo ayuda a conservar el agua, sino que también contribuye a la sostenibilidad a largo plazo de las fuentes de agua dulce, especialmente en regiones donde la escasez de agua es una preocupación creciente debido a factores demográficos y climatológicos.

ODS 8. Trabajo decente y crecimiento económico.

El proyecto también contribuye al ODS 8, que promueve el crecimiento económico sostenido, inclusivo y sostenible, el empleo pleno y productivo, y el trabajo decente para todos. Al mejorar la eficiencia en el uso del agua en la agricultura, se puede aumentar la productividad agrícola sin aumentar el consumo de recursos. Esto no solo beneficia a los agricultores al reducir los costos de agua, sino que también puede mejorar la competitividad del sector agrícola en general. La innovación tecnológica y la implementación de sistemas de riego avanzados pueden generar nuevas oportunidades de empleo en áreas como la ingeniería, la manufactura de sensores y equipos de riego, y el mantenimiento y operación de estos sistemas. Además, al contribuir a una agricultura más sostenible, se promueve un crecimiento económico que respeta el medio ambiente y utiliza los recursos de manera más inteligente.

ODS 11. Ciudades y comunidades sostenibles.

La mejora en la gestión del agua para la agricultura también tiene un impacto positivo en el ODS 11, que busca hacer que las ciudades y los asentamientos humanos sean inclusivos, seguros, resilientes y sostenibles. La eficiencia en el uso del agua agrícola ayuda a reducir la presión sobre los recursos hídricos que también son necesarios para las áreas urbanas. Esto es especialmente relevante en regiones donde el crecimiento de la población urbana está poniendo en tensión las fuentes de agua disponibles. Al utilizar el agua de

manera más eficiente en la agricultura, se libera más agua para su uso en las ciudades y comunidades, contribuyendo a su sostenibilidad y resiliencia. Además, la tecnología desarrollada en este proyecto puede ser adaptada para su uso en entornos urbanos, como en jardines comunitarios y espacios verdes, promoviendo así prácticas sostenibles en el manejo del agua en todos los niveles.

ODS 12. Producción y consumo responsables.

Finalmente, el proyecto está alineado con el ODS 12, que promueve patrones de producción y consumo sostenibles. La implementación de sistemas de riego basados en sensores de humedad precisa fomenta una agricultura más sostenible, minimizando el uso excesivo de agua y reduciendo el impacto ambiental asociado. Al mejorar la eficiencia en el uso del agua, se contribuye a una producción agrícola más responsable, donde los recursos son gestionados de manera sostenible y se minimizan los desperdicios. Este enfoque no solo beneficia al medio ambiente, sino que también puede ser más económicamente viable para los agricultores, fomentando prácticas agrícolas que sean tanto sostenibles como rentables. Además, al reducir el consumo de agua, se apoya la conservación de recursos naturales para las generaciones futuras, promoviendo un equilibrio entre las necesidades actuales y futuras.

Anexo 6. Medidas para curva de calibración

Aquí se adjuntan todas las capturas del osciloscopio en la toma de medidas para la curva de calibración.

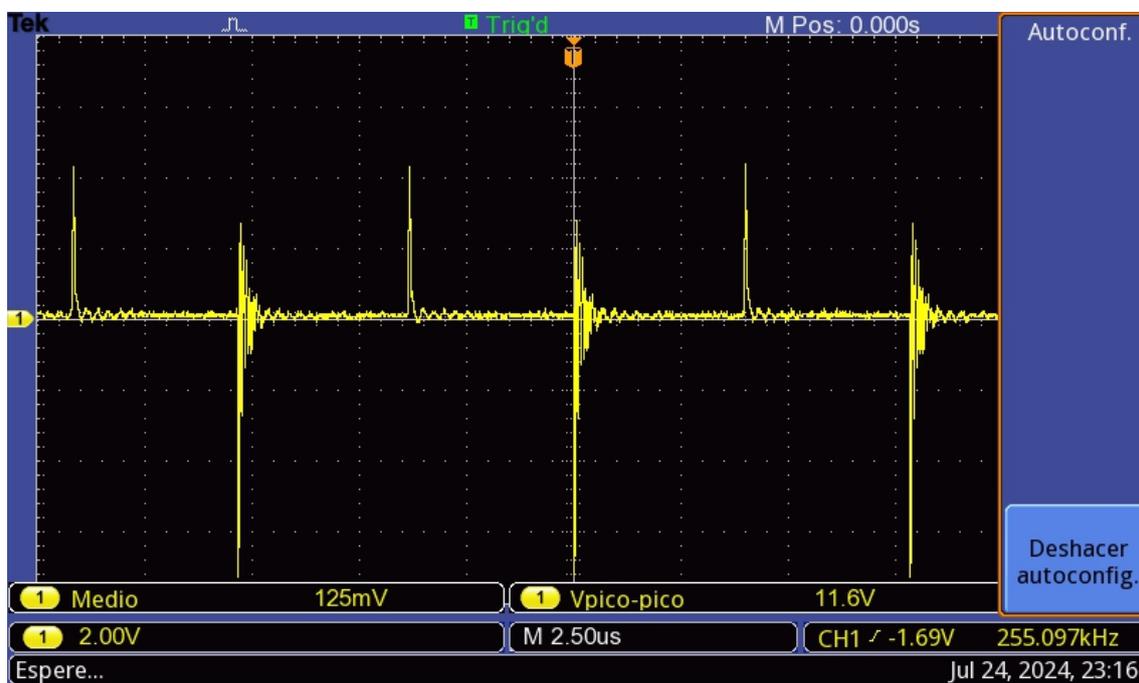


Fig. 59 (Señal en el FPB, Sensor: 10pF, 128 kHz)

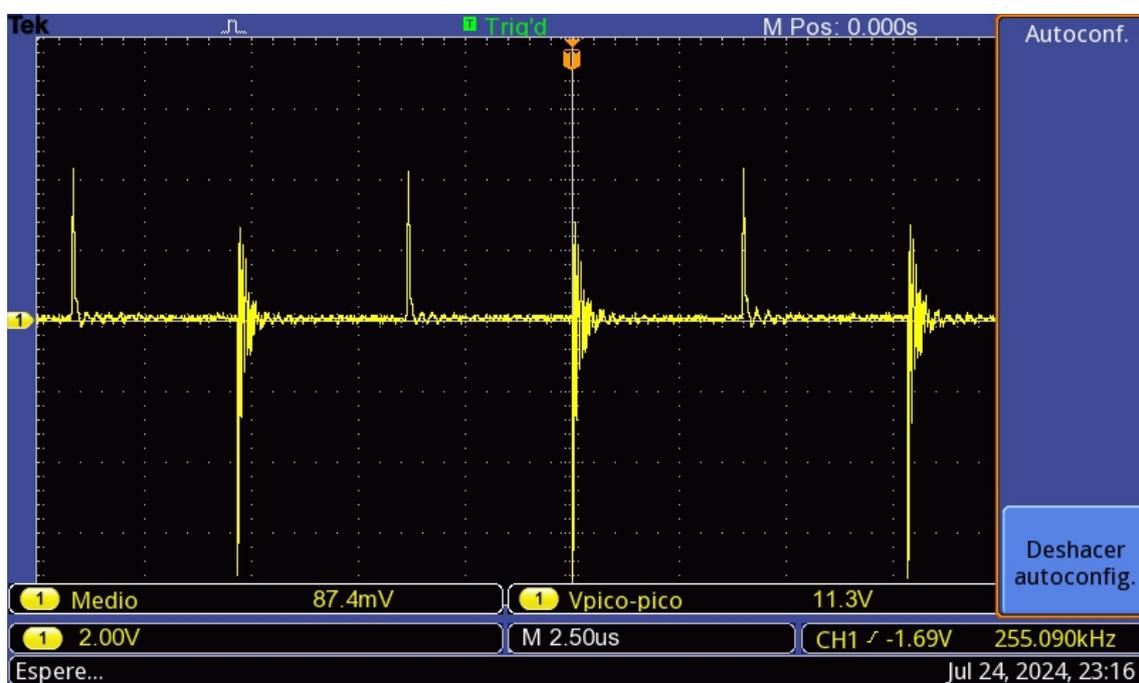


Fig. 60 (Señal en el FPB, Sensor: 15pF, 128 kHz)

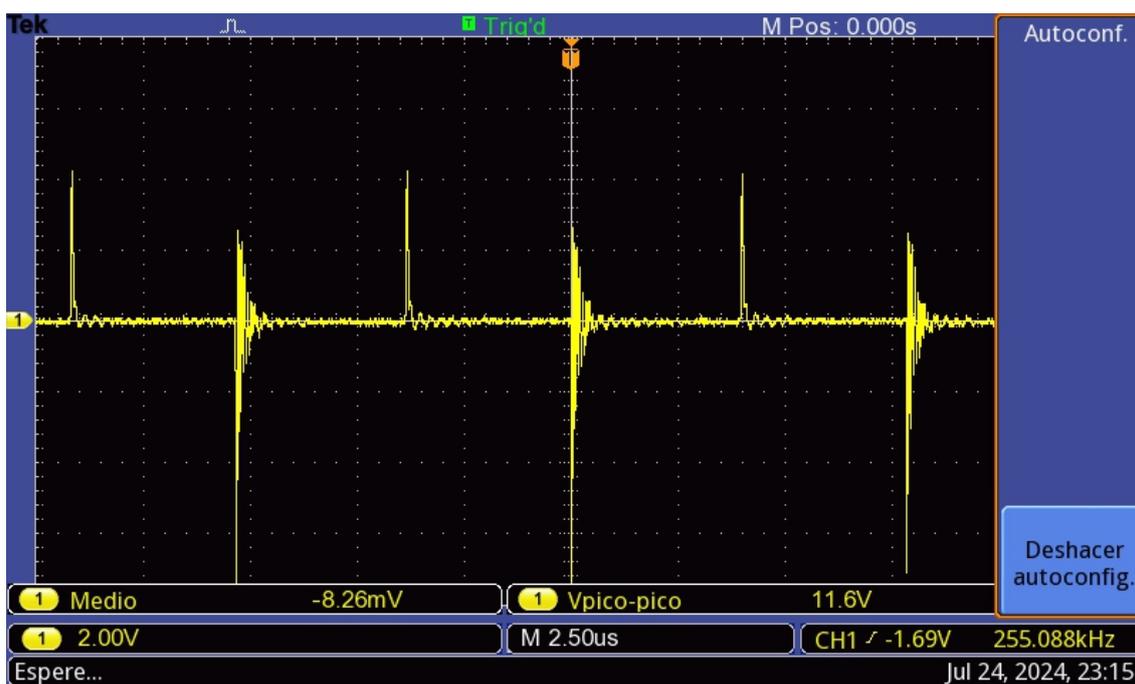


Fig. 61 (Señal en el FPB, Sensor: 27pF, 128 kHz)

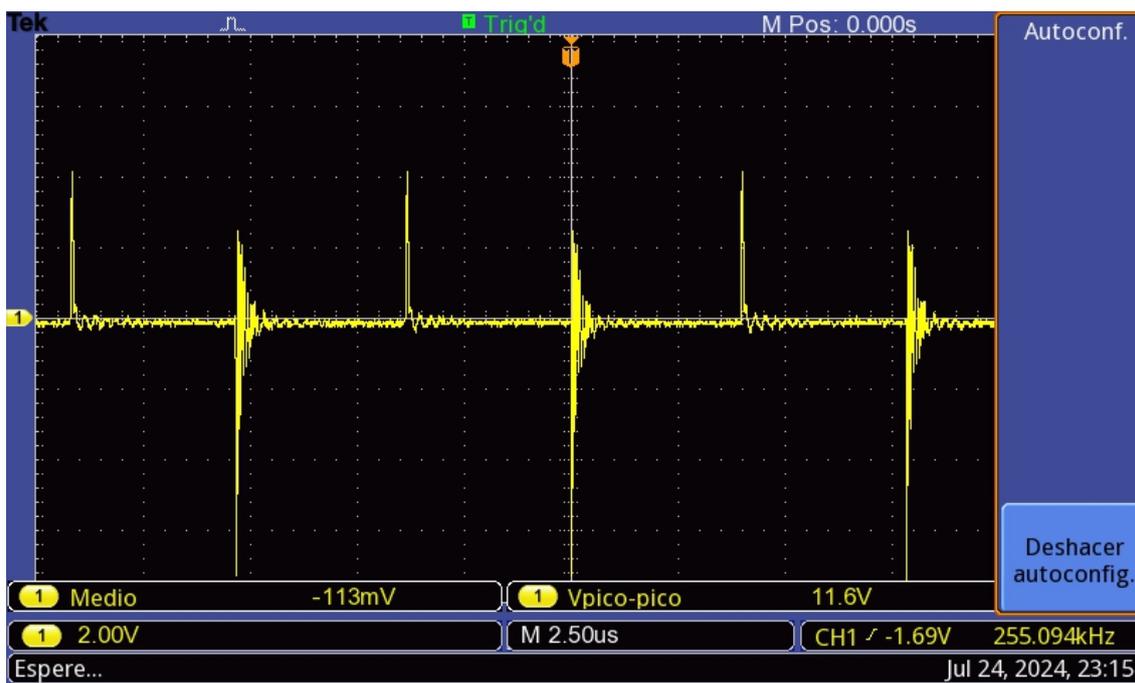


Fig. 62 (Señal en el FPB, Sensor: 39pF, 128 kHz)

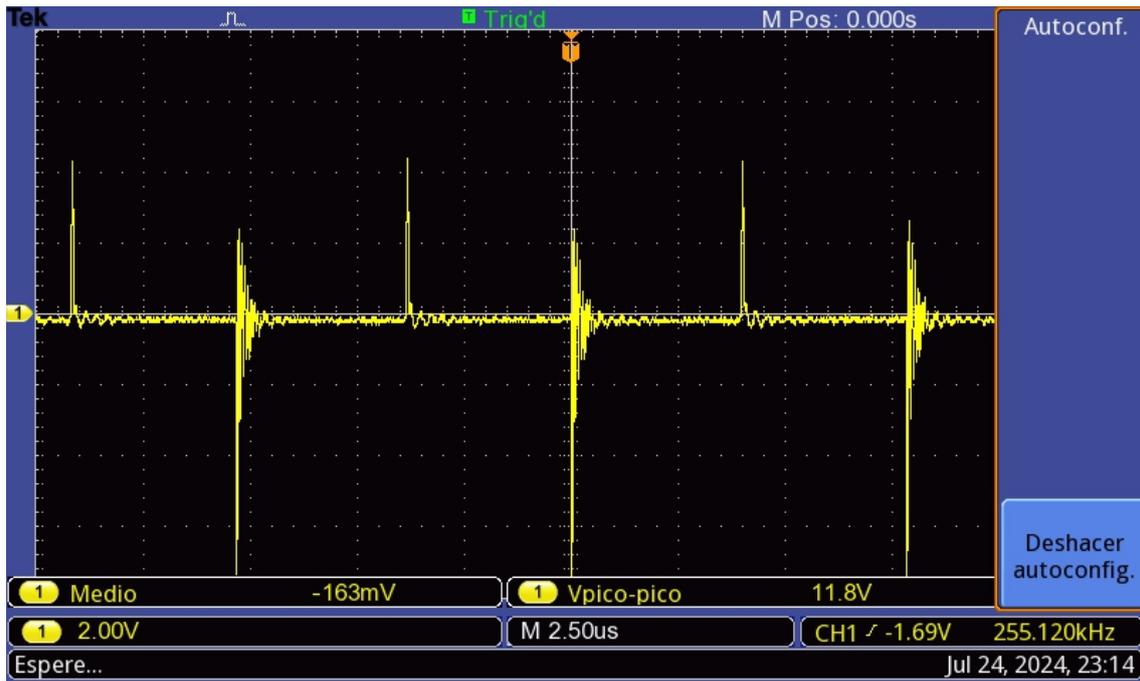


Fig. 63 (Señal en el FPB, Sensor: 47pF, 128 kHz)

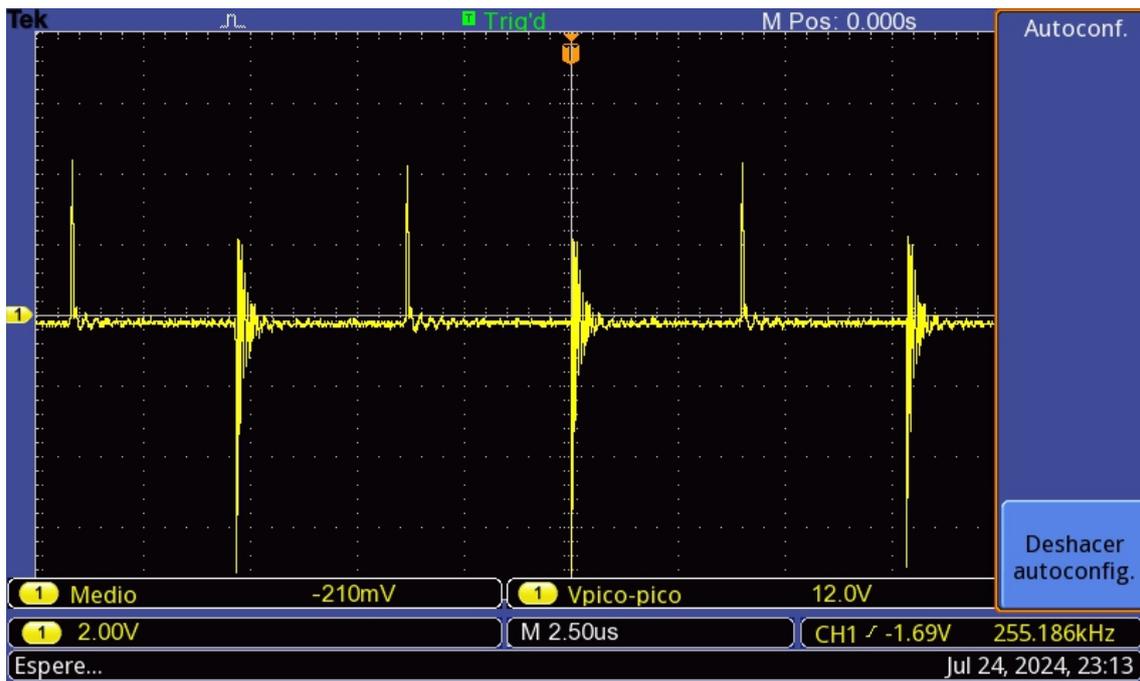


Fig. 64 (Señal en el FPB, Sensor: 56pF, 128 kHz)

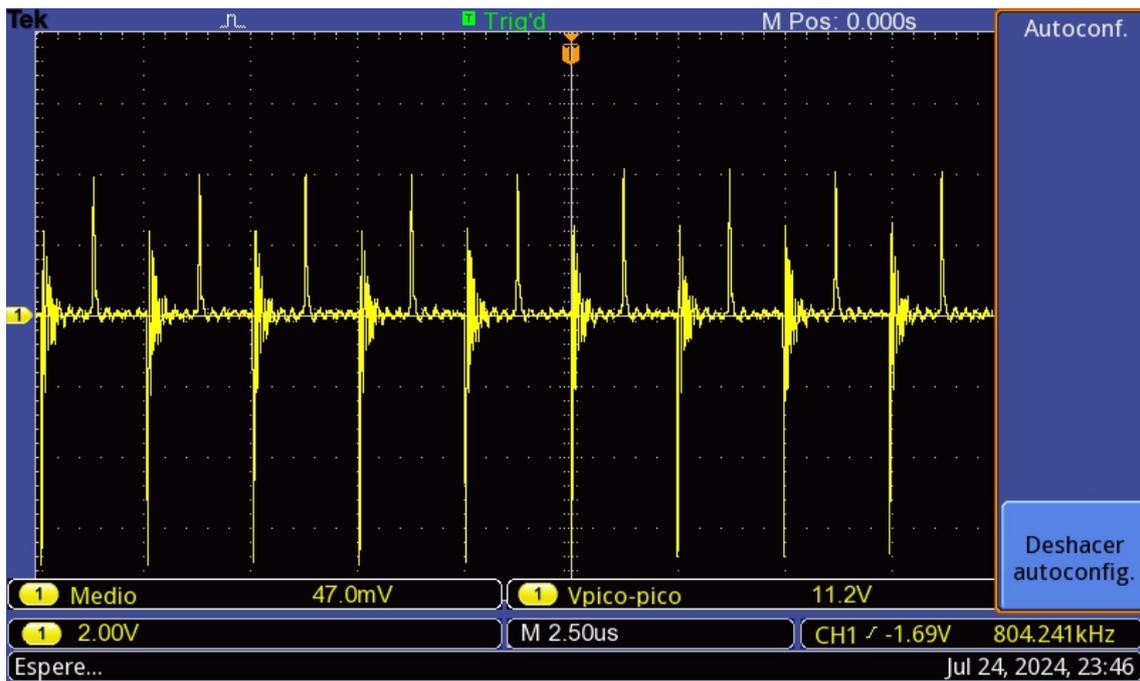


Fig. 65 (Señal en el FPB, Sensor: 10pF, 400 kHz)

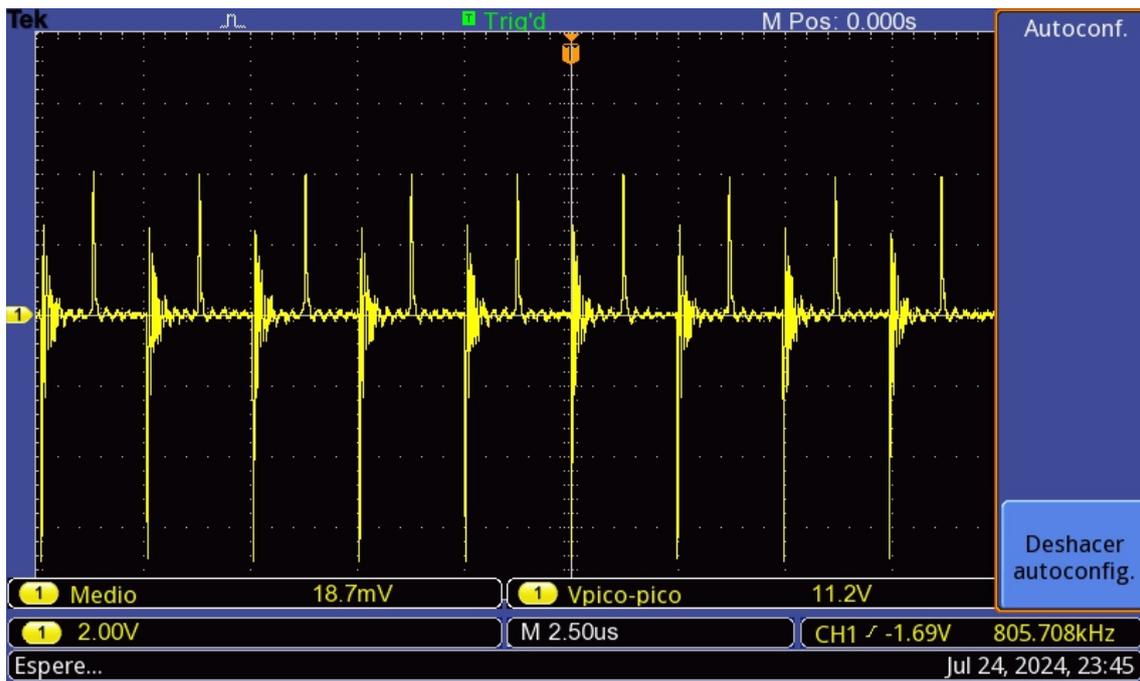


Fig. 66 (Señal en el FPB, Sensor: 15pF, 400 kHz)

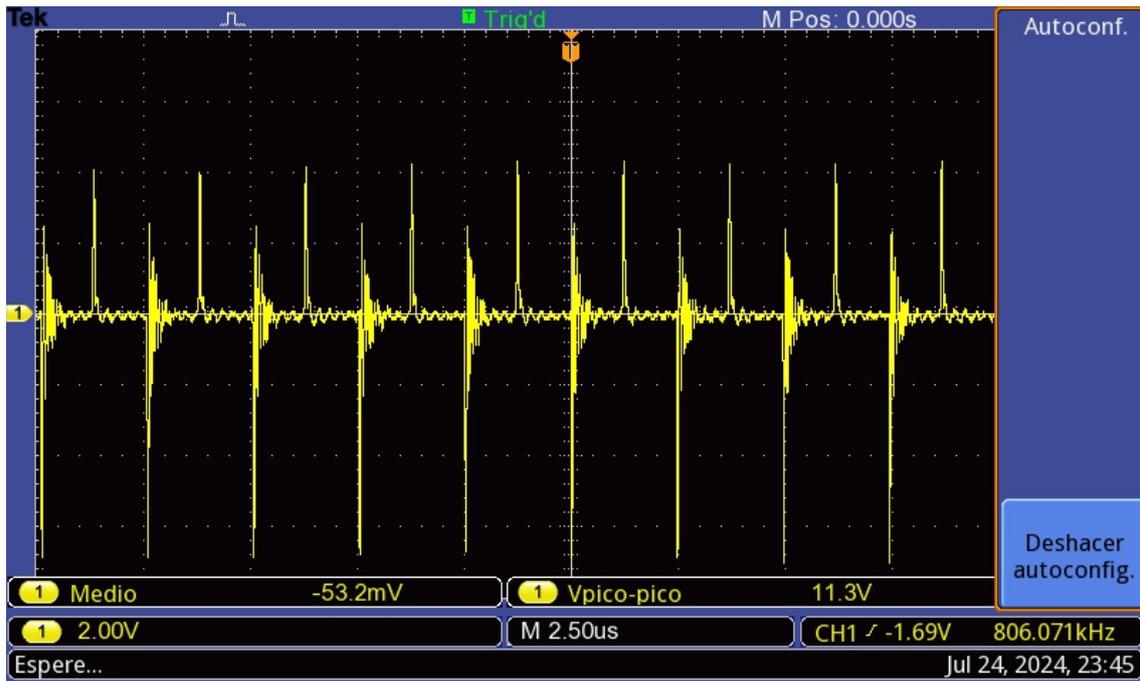


Fig. 67 (Señal en el FPB, Sensor: 27pF, 400 kHz)

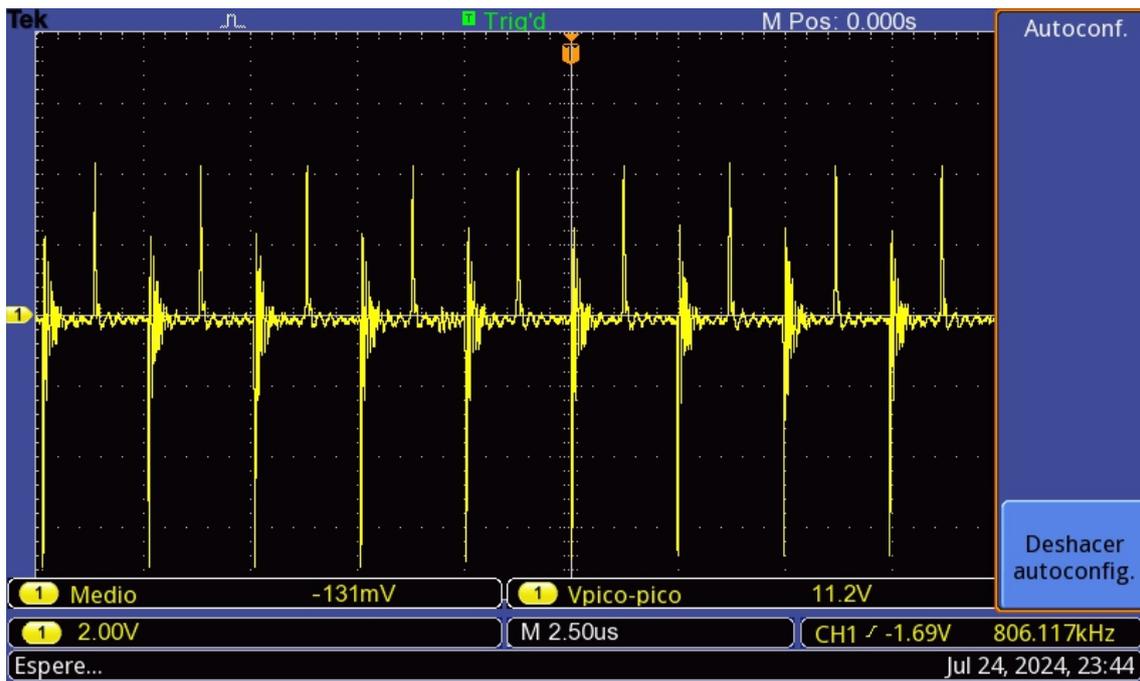


Fig. 68 (Señal en el FPB, Sensor: 39pF, 400 kHz)

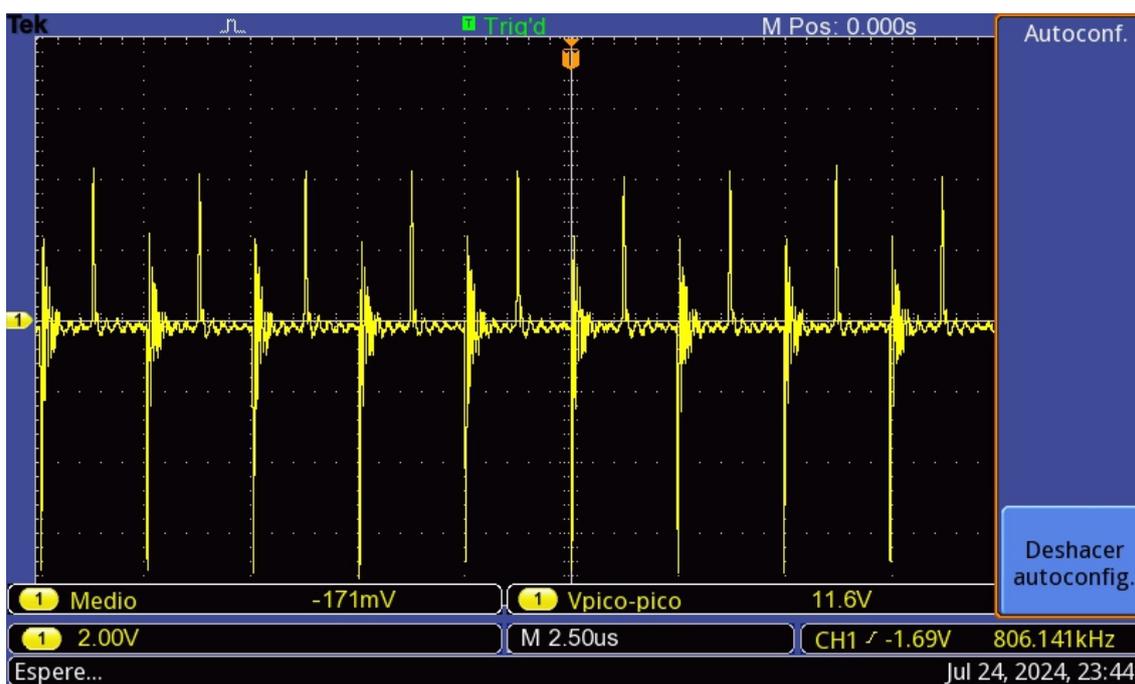


Fig. 69 (Señal en el FPB, Sensor: 47pF, 400 kHz)

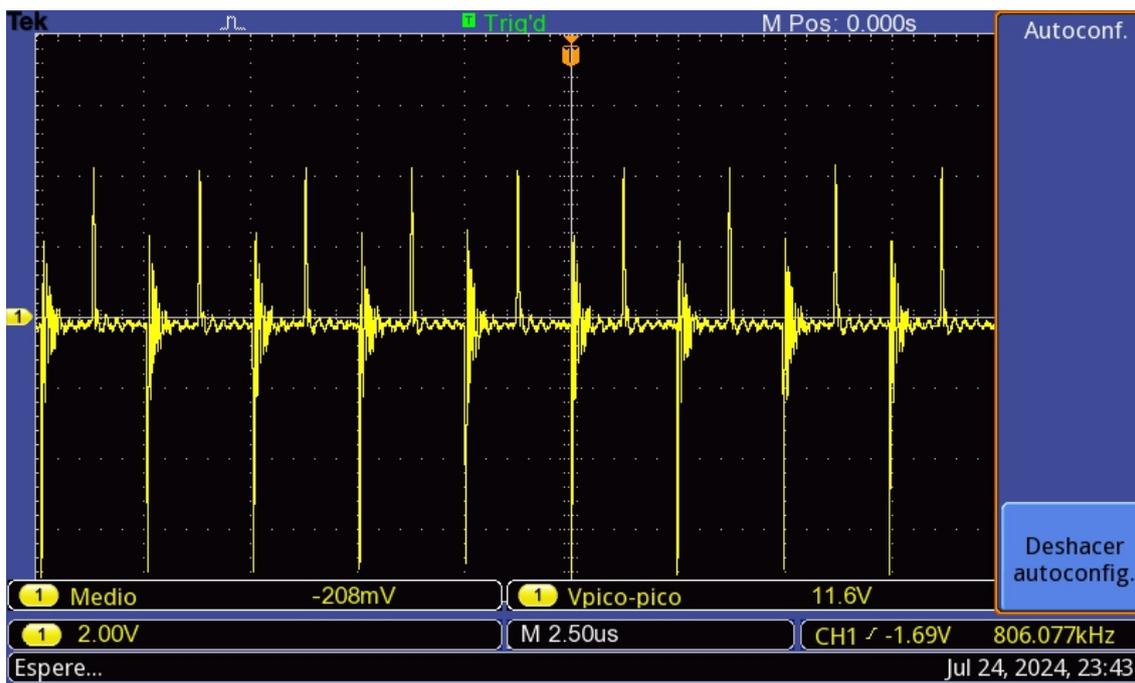


Fig. 70 (Señal en el FPB, Sensor: 56pF, 400 kHz)